

YILDIZ TEKNİK ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

**İese-488 iec-t28 Bilgisayar Arabirimleri
Haberleşme Standardı**

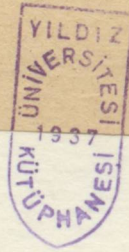
F. Neşe Aktüre

Yüksek Lisans Tezi

YILDIZ ÜNİVERSİTESİ
GENEL KİTAPLIĞI

R 368
10

Kot :
Alındığı Yer : Fen Bil.Enst.
Tarih : 14/11/1988
Fatura :
Fiatı : 7500 TL
Ayniyat No : 1/20
Kayıt No : 45683
UDC : 001.64
Ek :



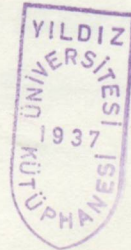
YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

YILDIZ ÜNİVERSİTESİ
D.B. No 43494

IEEE-488 IEC-625
BİLGİSAYAR ARABİRLERİ
HABERLEŞME STANDARDI

YÜKSEK LİSANS TEZİ

MÜH. F. NEŞE AKTÖRE



Mühendislik eğitimim ve tez çalışmalarım süresince değerli yardım ve katkılarını esirgemeyen hocam ve tez yürütücüm Sayın Doç.Dr. Sezgin Alsan'a ve Elektronik ve Haberleşme Mühendisliği Bölümü Elektronik Anabilim Dalı öğretim üyelerine teşekkürü bir borç bilirim.



İ Ç İ N D E K İ L E R

ÖZET	IV
SUMMARY	V
GİRİŞ	1
BİRİNCİ BÖLÜM	
IEEE-488 (IEC-625)	
ARABİRİMİNİN YAPISI	
1.1. GİRİŞ	4
1.2. IEEE-488 İLETİŞİM HATTI UYARLIKLI ALETLER	6
1.3. İLETİŞİM HATTI	7
1.3-1 VERİ GİRİŞ-ÇIKIŞ HATTI	8
1.3-2 VERİ İLETİŞİM KONTROL HATLARI	9
1.3-3 GENEL ARABİRİM KONTROL HATLARI	10
İKİNCİ BÖLÜM	
IEEE-488 (IEC-625) HATTI ÜZERİNDE	
BİLGİ İLETİŞİMİNİN KONTROLU	
2.1. GİRİŞ	13
2.2. VERİ İLETİŞİM KONTROLU	15
2.3. ADRESLEME	18
2.4. ÇOKLU DİNLEME VE KONUŞMA ADRESLERİ	26
2.5. HAT KOMUTLARI	29
2.5-1 ADRESİZ KOMUTLAR	30
2.5-2 GENEL KOMUTLAR	30
2.5-3 ADRESLENMİŞ KOMUTLAR	31

ÜÇÜNCÜ BÖLÜM

IEEE-488 (IEC-625)

ARABİRİM ÖZELLİKLERİ

3.1. GİRİŞ	34
3.2. SİSTEM YAPILARI	34
3.2-1 KONTROLÖRSÜZ SİSTEM	34
3.2-2 TEK KONTROLÖRLÜ SİSTEM	35
3.2-3 ÇOK KONTROLÖRLÜ SİSTEM	36
3.3. ÖZEL FONKSİYONLAR	36
3.3-1 SERVİS İSTEMİ VE TARAMA İŞLEMLERİ	36
3.3-1.1 SERİ TARAMA	37
3.3-1.2 PARALEL TARAMA	39
3.3-2 SIFIRLAMA	41
3.3-3 TETİKLEME	42
3.3-4 UZAKTAN / BÖLGESEL KONTROL	42

DÖRDÜNCÜ BÖLÜM

KODLAMA VE FORMAT ŞEKİLLERİ

4.1. GİRİŞ	45
4.2. GENEL MESAJ YAPISI	45
4.3. BİRİM MESAJ AYRIMI	47
4.3-1 BAŞLIK	49
4.3-2 ANABÖLÜM	52
4.3-3 SINIRLAYICILAR	53
4.4. FARKLI MESAJ TIPLERİ	55
4.4-1 ÖLÇÜM VERİSİ	55
4.4-2 GÖSTERGE VERİSİ	56
4.4-3 DURUM VERİSİ	57
4.4-4 PROGRAMLAMA KOMUTLARI	59
4.5. VERİNİN GÖSTERİLİŞİ	60

BEŞİNCİ BÖLÜM

AMSTRAD CPC6128BİLGİSAYARI İLE

IEEE-488 İLETİŞİM HATTI

5.1. AMSTRAD CPC-6128 İLE IEEE-488 ARABİRİMİNİN OLUŞTURULMASI	65
5.2. IEEE-488 HATTINA BAĞLI ALETLERLE VERİ İLETİŞİMİ SAĞLAYAN PROGRAM	69

EKLER

A- MC68438-HEF4738V ENTEGRE DEVRELERİ KATALOG BİLGİLERİ	77
B- INS8255 PPI ENTEGRE DEVRESİ KATALOG BİLGİSİ	94
C- IEEE-488 ARABİRİM FONKSİYONLARI	106
D- IEEE-488 ARABİRİM MESAJLARI	108
E- ÇOK HATLI ARABİRİM MESAJLARININ KODLARLA GÖSTERİMİ	111
F- HAT KONEKTÖRÜ	112
KAYNAKÇA	113
ÖZGEÇMİŞ	114

ÖZET

IEEE-488-1975 (IEC-625) standardının kabulü uluslararası ölçü sistemlerinin gelişmesi açısından oldukça büyük bir adımdır. Üretim anındaki test, sistem kontrolleri ve bilimsel veri kayıt sistemlerinin kullanımını büyük ölçüde basite indirdiğinden programlanabilir ölçü, kontrol, kayıt aletleri ile kurulan bir sistemde aranan bir özellik haline gelmiştir.

Bir sistem içinde, IEEE-488 (IEC-625) hattına bağlı tüm aletler, yapımçı firma farkı gözetilmeksizin birbirleriyle anlaşabilmektedir.

IEEE-488 (IEC-625) arabirimi 'bus line' sistem üzerine kurulmuştur, yani sistem içindeki her bir alet merkezi bir birime kendi kontrol hatlarıyla bağlanmamakta, tüm aletler, merkezi birim de dahil, bir hat üzerine bağlanmaktadır. Bu hat üzerinde veri iletimi bit paralel, byte seri şeklinde yapılır. Arabirimin güvenilirliği sıkı bir haberleşme protokolunun olmasından kaynaklanır.

Sistemin diğer özellikleri ise:

- farklı hızlardaki aletlerin birbirleriyle rahatlıkla anlaşabilmesi,
- verinin iki alet arasında bir kontrole gerek duymaksızın iletilebilmesi,
- saniyede 1 Mbyte'a kadar asenkron veri iletiminin yapılabilmesidir.

SUMMARY

Acceptance of IEEE-488-1975 (IEC-625) Standard is a significant step for the development of measurement systems. Because it simplifies production-test, using of system controls and using of scientific data recording systems, it becomes a special feature which is requested in a system with programmable measurement, control and data recording instruments.

All of the instruments in the system, even if they are instruments of different firms, can communicate easily with each other.

The organization of the IEEE-488 (IEC-625) interface is based on a 'bus line' system, i.e., instead of connecting each instrument to the central unit by its own control lines, all instruments are connected to a common set of lines, called 'bus-line'. The data transfer via this bus is byte-serial, bit-parallel. The reliability of the interface is based on a serious handshaking protocol.

The other features of the system are:

- Instruments with different data transfer rates can be coupled together easily.
- Data can be transferred directly between two devices without any additional control.
- It is possible to transfer asynchronous data up to 1 Mbyte per second.



GİRİŞ

Son yıllarda otomatik test sistemleri oldukça hızlı bir şekilde artmaya ve gelişmeye başlamıştır. Her üreticinin veri ve kontrol işaretleri farklı olduğundan ölçü aletlerini bir sisteme bağlamak çoğu zaman büyük sorunlar yaratır. Bazı zamanlar aynı üretici tarafından yapılan aletler bile birbirleriyle uyum sağlayamayabilir, bağlantı sorunları çıkartabilir. Bu nedenle, bu tip büyük sistemlerde kullanılacak aletlerin bağlama yönünden esnek olması gerekmektedir.

Her üretici bir test sistemi kurarken kullandığı aletlerin kendi gruplarında en iyileri olmalarını ister. Böyle bir sistem farklı firmaların en iyi aletleri ile hazırlandığından zaman alan ve pahalıya mal olan arabirim sorunları ortaya çıkar. Bu sorunlar, ölçü aletlerini bilgisayarlara, mikro işlemcilere bağlamaya kalkıldığında daha da artar. Bu sorunları çözümenin en doğru yolu uluslararası standartlaştırılmış bir arabirim kullanmaktır. Bu çözümü etkin kılmak için tüm üreticilerin ölçü, kontrol ve kayıt aletlerini bu standart arabirime göre düzenlemeleri gerekir.

İlk olarak, nükleer fizik dalında CAMAC standardı adıyla geliştirilen standarda uygun arabirimin, ölçü aletlerine bağlanması çok karmaşık olduğundan 1972 sonlarında, U.S. Danışma Komitesi tarafından amaçları yayımlanan ve Hewlett Packard firması tarafından daha önce oluşturulmuş HP-IB'ı temel kabul eden bir standart oluşturuldu ve IEC (International Elektrotechnical Commission) çalışma gurubuna sunuldu.

1974'te teknik komitenin IEC-TC76 arabirimi olarak sunduğu taslak 1976'da 625-1 Standardı olarak kabul edildi. Bu arada, "IEEE Standards Board" (International Electric and Electronics Engineers Inc.), IEEE Standard 488-1975 "Digital Interface for Programmable Instrumentation", programlanabilir ölçü aletleri için sayısal arabirimi 1975'te kabul etti. Daha sonra, 1978'de küçük değişikliklerle IEEE Standard 488-1978 olarak tekrar yayımlandı. Ocak 1976'da "American National Standards Institute" bu standardı kabul etti ve ANSI Standard MCl.1 olarak yayınlandı.

IEEE-488 arabirim hattı iki yönlü veri iletimini gerçekleştirmesi ve sağlam bir alışveriş protokolunun olması nedeniyle hata olasılığını en aza indirmiş, fonksiyonel bir anlaşma yoludur. Bu nedenle, günümüzde bir çok üretici firma, ölçü, kayıt ve kontrol aletleri üretimi sırasında, bunların bir sistem içerisinde uyumlu çalışabilmesi için giriş ve çıkışlarında IEEE-488 standardının öngördüğü şartları sağlamaktadır.

IEEE-488 (IEC-625) arabiriminin yapısı 'bus-line' sistem üzerine kurulmuş, yani tüm aletlerin kontrol hatları tek bir hat üzerinde toplanmıştır. Hat üzerinde bilgi iletimi 'byte seri - bit paralel' şeklinde yapılmaktadır.

Bu standartta giriş - çıkışı olan tüm aletler aynı sistem içinde kolaylıkla kullanılabilir.

IEEE-488 (IEC-625) arabirim sisteminin özellikleri şu şekilde özetlenebilir:

- Veri iletim hızları farklı olan aletler kolaylıkla birbirlerine bağlanabilirler.
- Sistemden en iyi verimi almak için veri kodları, veri hızları ve akışları bir test süresince kolaylıkla değiştirilebilir.
- Veri iki devre arasında, bir kontrol devresine gerek duymaksızın iletilebilir.
- IEEE-488 (IEC-625) arabirimi ile saniyede Bir Megabyte'a kadar asenkron veri iletimi yapılabilir.

BİRİNCİ BÖLÜM

IEEE-488 (IEC-625) ARABİRİMİNİN

YAPISI

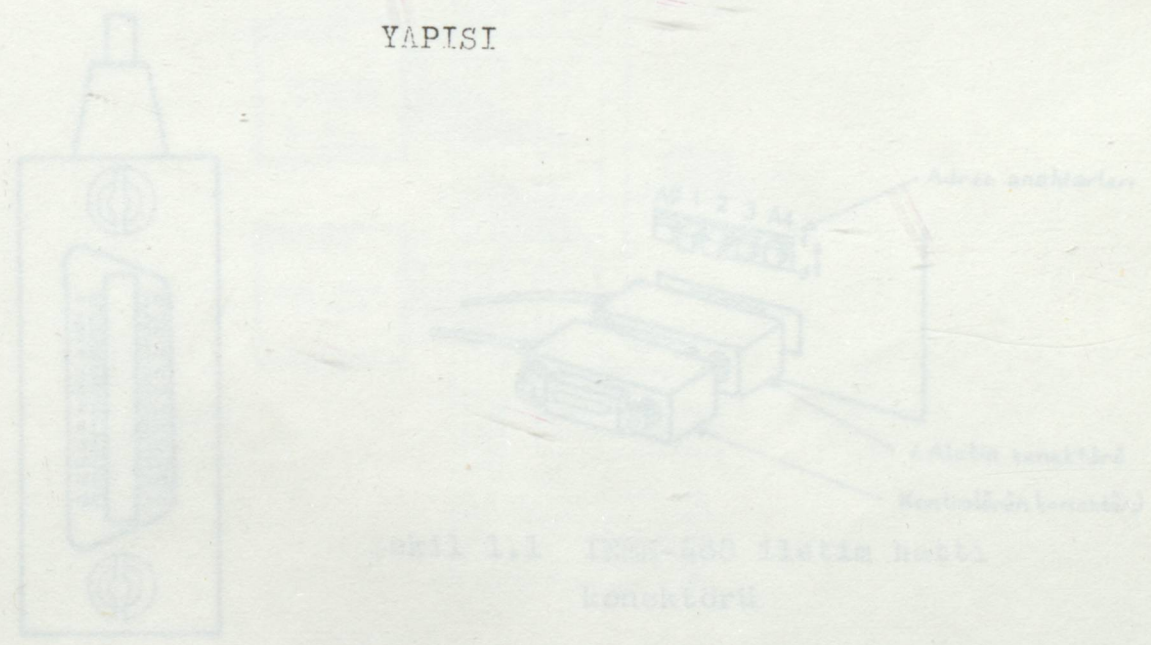
1.1. Uzunluk

IEEE-488 (IEC-625) standardı daha önce belirtildiği gibi byte seri-bit paralel şeklinde iletişim sağlayan bir arabirimi sistemidir. Aletler arasındaki bağlantı veri iletimi, zamanlama ve kontrol bilgileri için 16 paralel telli bir kablo ile yapılmaktadır. Bir iletişim yolu üzerinde en çok 15 alet bağlanabilir. İletim yolu üzerinde düzgün ve yüksek hızlı veri iletimi sağlamak için iki alet arasındaki kablo uzunluğu 20.yi aşmamalıdır. Sistem içindeki toplam kablo uzunluğu ise en çok 50m. olmalıdır. Eğer daha çok kablo gerekiyorsa 30ft uzunluğunda yada terminaller kullanılmalıdır. Aletlerin bağlantıları için kullanılan konektör 'piggy back' şeklinde çift taraflı konektördür, bir kablunun bir diğeri arkasına vidalanarak diğer alete bağlanmasını sağlar. IEEE-488 iletişim hattında kullanılan konektör 25, IEC-625 iletişim hattında

BİRİNCİ BÖLÜM

IEEE-488 (IEC-625) ARABİRİMİNİN

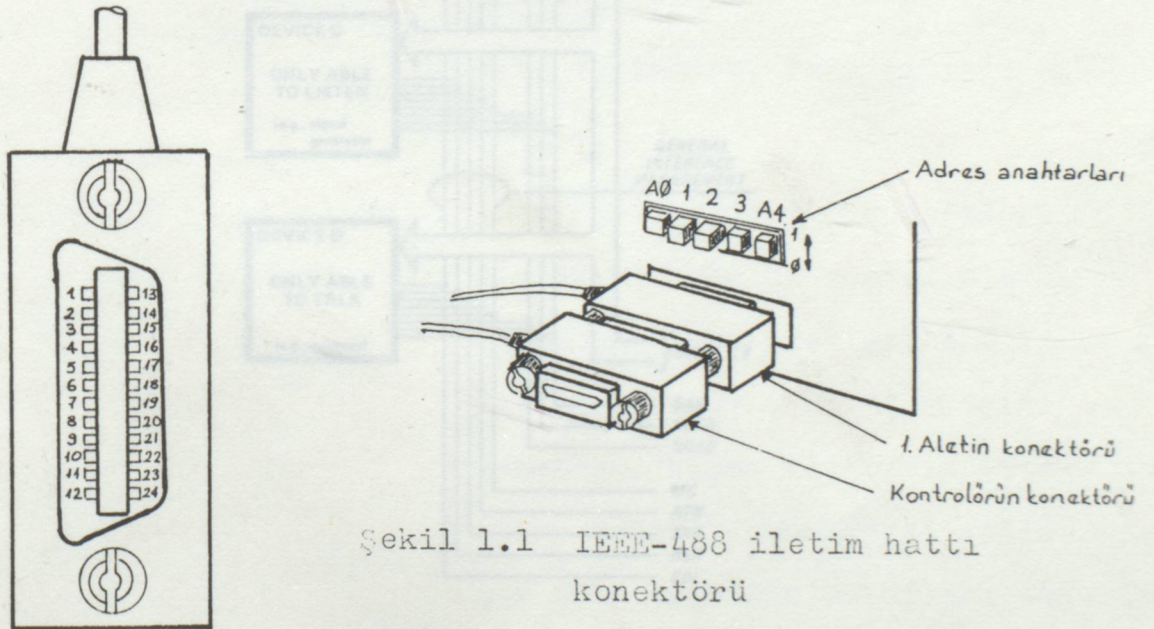
YAPISI



Şekil 1.1 IEEE-488 iletişim hattı konektörü

1.1. GİRİŞ

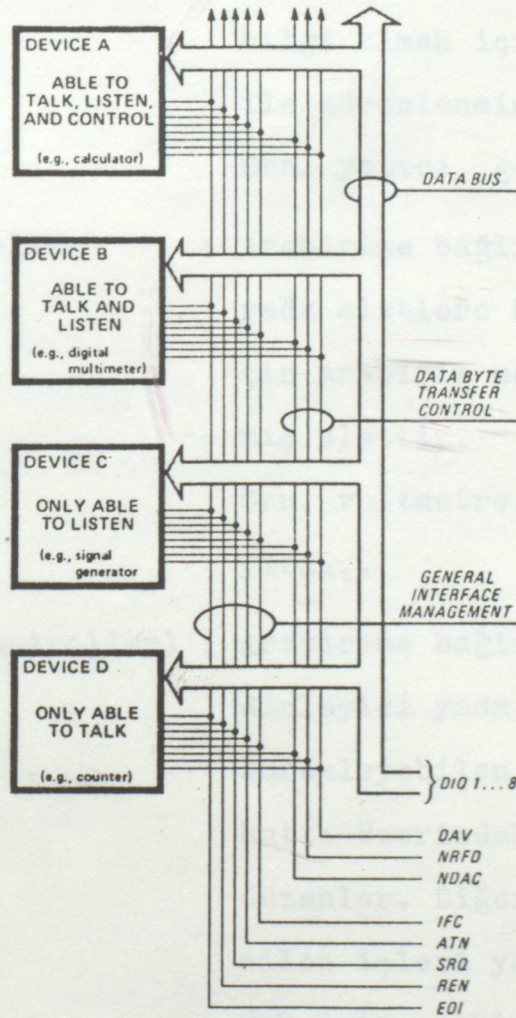
IEEE-488 (IEC-625) standardı daha önce belirtildiği gibi byte seri-bit paralel şeklinde iletim sağlayan bir arabirim sistemidir. Aletler arasındaki bağlantı veri iletimi, zamanlama ve kontrol bilgileri için 16 paralel telli bir kablo ile yapılmaktadır. Bir iletim yolu üzerine en çok 15 alet bağlanabilir. İletim yolu üzerinde düzgün ve yüksek hızlı veri iletimi sağlamak için iki alet arasındaki kablo uzunluğu 2m.yi aşmamalıdır. Sistem içindeki toplam kablo uzunluğu ise en çok 20m. olmalıdır. Eğer daha çok kablo gerekiyorsa özel uzatıcı yada terminaller kullanılmalıdır. Aletlerin bağlantıları için kullanılan konektör 'piggy back' denilen çift taraflı konektördür, bir kablonun bir diğeri arkasına vidalanmak suretiyle bağlanmasına izin verir. IEEE-488 iletim hattında kullanılan konektör 24, IEC-625 iletim hattında kullanılan konektör ise 25 pinlidir.



Şekil 1.1 IEEE-488 iletim hattı konektörü

Contact	Signal Line	Contact	Signal Line
1	DIO1	13	DIO5
2	DIO2	14	DIO6
3	DIO3	15	DIO7
4	DIO4	16	DIO8
5	EOI	17	REN
6	DAV	18	Gnd, (6)
7	NRFD	19	Gnd, (7)
8	NDAC	20	Gnd, (8)
9	IFC	21	Gnd, (9)
10	SRQ	22	Gnd, (10)
11	ATN	23	Gnd, (11)
12	SHIELD	24	Gnd, LOGIC

Şekil 1.2 Konektör pin düzeni



Şekil 1.3 Arabirim yetenekleri ve Hat yapısı

1.2. IEEE-488 İLETİŞİM HATTI UYARLIKLIL ALETLER

IEEE-488 (IEC-625) arabirim yapısı söz konusu aletin özelliklerine göre farklılıklar gösterir. Örneğin bir voltmetre ile bir yazıcının arabirimlerinin farklı olacağı açıktır. Sayısal voltmetre ölçülen veriyi iletim yoluna gönderip, programlanmış bilgiyi almak isterken yazıcı, yalnızca veri byte'larını almak ister. Bu nedenle IEEE-488 (IEC-625) iletim yolu çıkışlı aletler üç grupta toplanabilir:

- DİNLEYİCİ (Listener) : Arabirime bağlı başka bir alettten bilgi almak için arabirim mesajı ile adreslenmiş alettir. Örn. yazıcı, gösterge...
- KONUŞMACI (Talker) : Arabirime bağlı başka bir alete yada aletlere bilgi göndermek için arabirim mesajı ile adreslenmiş alettir. Örn. voltmetre, veri çıkışlı sayıcı...
- KONTROLÖR (Controller) : Arabirime bağlı diğer aletleri dinleyici yada konuşmacı olarak adresleyebilen alettir. İletim hattı üzerindeki bilgi akışını düzenler. Diğer aletlerin istenilen işleri yapmalarını sağlamak için arabirim mesajları gönderir.

Her aletin bir adresi vardır. Belirlenen aletler arasında veri iletimi gerçekleşmeden önce tüm aletler kontrolör tarafından adreslenmelidir.

Bir IEEE-488 iletim hattındaki aletler arasında haberleşme belirlenmiş kesin kurallarla yapılmaktadır. Örneğin aynı anda bir çok alet 'dinleyici' olabilirken yalnızca bir alet 'konuşmacı' olabilir.

Bilgi iletimi sırasında iletim hızı o anda aktif durumda olan en yavaş alete uyum sağlar. Bir kontrolörün iletim yolundaki bilgiyi iletmek için kontrol işlevi yanında konuşma işlevinin de olması gerekir. Hatta iletim yolu üzerindeki bilgiyi anlayabilmek için dinleme işlevi de olmalıdır. Bir aletin hem konuşmacı hemde dinleyici özelliği olması olasıdır.

Bir sistem içinde birden fazla kontrolör olabilir. Ancak belirli bir anda yalnız bir tanesi aktiftir, bu alete sistem kontrolörü denir. Konuşmacı görevi yapan kontrolörlerden herhangi biri özel kontrol mesajları "interface clear"(IFC) ve "remote enable"(REN) gönderdiğinde, bu mesajları gönderen alet sistem kontrolörü olur.

1.3. İLETİŞİM HATTI

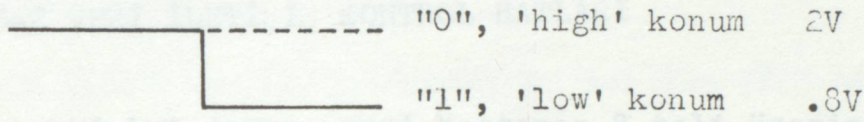
IEEE-488 (IEC-625) arabirimin iletim hattı 16 telden oluşmuştur. Bunlar 3 grupta toplanabilir.

a) 8 veri giriş çıkış hattı: Bu 8 hat ASCII karakterlerin iletilmesini sağlar. Veri, asenkron ve çift yönlüdür.

b) 3 anlasma hattı: (handshaking) Bu 3 hat veri iletiminin kontrolunu sağlar.

c) 5 genel arabirim kontrol hattı

Bu hatların hepsi ters mantık (negative logic) sistemine göre kurulmuştur. 2V'un üstü "0" seviyesi, 0.8V'un altı "1" seviyesi olarak kabul edilir.



1.3-1 VERİ GİRİŞ-ÇIKIŞ HATTI

8 Veri giriş çıkış hattı (DI01-8) veri byte'larını, adresleri, programlama komutlarını, özel komutları göndermek amacıyla kullanılır. Bir veri byte'ı 8 paralel veri bitinden oluşur. Bu nedenle bilgi iletimi bit paralel, byte seri yapılır. Bilgi çift yönlü ve asenkron olarak iletilir. İletim hızı en çok 1MByte/s dir.

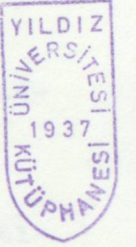
IEEE-488 (IEC-625) iletim sisteminde iki iletim modu vardır. Bunlar veri ve emir modları adını alır.

. Veri iletim modu genel arabirim kontrol hatlarından biri olan ATN (attention) telinin "0" yapılmasıyla seçilir.

Veri modunda, veri byte'ları yada komutlar konuşmacı olarak adreslenmiş bir devreden veri hattı yolu ile dinleyici olarak adreslenmiş bir yada daha çok alete gönderilir.

. Emir modunda, yani ATN teli "1" iken, veri hattı, bir dev-

reyi dinleyici yada konuşmacı olarak adreslemek, bir yada daha çok devreyi programlamak amacı ile özel komutlar göndermek için kullanılır. Tüm programlama mesajları kontrolör tarafından gönderilir. Veri ve mesajlar için 7 bitlik ASCII kodu kullanılır. 8.bit istendiğinde 'parity' kontrolü için kullanılabilir.



1.3-2 VERİ İLETİŞİM KONTROL HATLARI

Her veri byte'ının, veri hattının 8 teli üzerinden veri yada emir modunda iletilmesinden 3 anlaşma hattı sorumludur.

Bir konuşmacı, adreslenmiş dinleyici kabul etmediği sürece bilgi gönderemez, adreslenmiş dinleyicilerin en ağırından daha hızlı çalışamaz. Tüm bunlar 3 anlaşma hattı ile sağlanır.

- DAV (Data Valid) - Üç anlaşma hattından biri olan bu hat konuşmacıdan gelen verinin geçerliliğini belirtir. DIO hatlarındaki veri geçerli olduğunda DAV teli "1" seviyesine konuşmacı tarafından çıkartılır.
- NRFD (Not Ready For Data) - Bu anlaşma hattı sisteme bağlı adreslenmiş tüm aletlerin bilgi almaya hazır olup olmadıklarını belirtmek için kullanılır. Aletler bilgi almaya hazır olana kadar "0" seviyesinde kalır.
- NDAC (Not Data Accepted) - Bu anlaşma hattı ise adreslenmiş tüm aletler tarafından verinin kabul edilip edilmediğini belirtmek için kullanılır. Tüm aletler veriyi kabul edene kadar "0" seviyesinde tutulur.

NRFD ve NDAC hatları wired-or şeklinde bağlanmış olduğundan sistemdeki dinleyicilerden bir tanesi veri almaya hazır değilse NRFD="0" yada veriyi almamışsa NDAC="0" olur.

1.3-5 GENEL ARABİRİM KONTROL HATLARI

Bu beş hattın her birinin kontrolör ve diğer aletler arasında özel görevleri vardır.

- . ATN (Attention) - Kontrolör bu hat ile IEEE-488 DIO hattının veri modunda (ATN="0") yada komut modunda (ATN="1") olduğunu belirler.

Veri modunda DIO hatları bir vericiden bir yada daha çok alıcıya bilgi göndermek için kullanılır.

Komut modunda ise adres ve özel kontrol komutları DIO hattından gönderilir.

- . IFC (Interface Clear) - Bu hat tüm aletlerin IEEE-488 hattını daha önceden tanımlanmamış bir konuma getirir. Yanlızca sistem kontrol fonksiyonu olan devreler IFC işareti gönderebilir. Aktif seviyesi "1"dir.

Tüm konuşmacı ve dinleyiciler adressiz konuma getirilir.

Sistemde birden fazla kontrolör varsa hattın kontrolü IFC işaretini gönderen alete devredilir. Böylece yazılım yolu ile bir reset yapılmış, sistem için düzgün bir başlama noktası elde edilmiş olur.

- . REN (Remote Enable) - Bu hat yanılcza sistem kontrol fonksiyonu olan bir alet tarafından kullanılabilir. Aktif seviyesi "1"dir. IEEE-488 hattına bağlı aletlerin yerel (ön

panelden) kontrolunu uzaktan kontrol konumuna geçirmek için kullanılır.

Belirli bir devreyi uzaktan kontrol konumuna alabilmek için kontrolör REN telini aktif duruma sokar ve devreyi adresler. Alet REN aktif konumda olduğu için "return to local"komutu gelmediği sürece uzaktan kontrol konumunda kalır.

- SRQ (Service Request) - IEEE-488 arabiriminde SRQ fonksiyonu olan bir alet gereksinim karşısında kontrolörün dikkatini çekmek için SRQ hattını "1" yapar. Bu durumda kontrolör akış durumundaki olayları kesip SRQ gönderen alete bakar.

- EOI (End Or Identify) - Bu hattın ATN teli ile birlikte 2 görevi vardır. Aktif seviyesi "1"dir.

Veri modunda iken yani ATN="0" iken bir konuşmacı EOI hattını çoklu byte iletiminin sonunu belirlemek için kullanır. Emir modunda iken yani ATN="1" iken tarama olayı için EOI hattı kontrolör tarafından "1"e çekilir.

Hat üzerinde iletilen bilgiler tek ya da çok hatlı hatlar ile
veya ikisine ayrılır.

Tek hatlı bilgiler, her genel adresin kontrol kodunu
aynı alana iletilen bir dizi bitlerdir (120 ya da 128 bit).

Çok hatlı bilgiler, bu anlamda (herhangi bir hat) her
aynı alana iletilen bir dizi bitlerdir.

İletim sistemi, sistem kontrol kodları, adresler ve diğer
bilgilerin iletilmesi için kullanılır.

Bu bölümde adresler ve bunların iletilmesi için kullanılan
bilgilerin kontrol kodları gösterilmiştir.

IEEE-488 hattındaki bilgi akışını kontrol etmek için
kullanılan adresler ve diğer bilgiler:

İKİNCİ BÖLÜM

IEEE-488 (IEC-625) HATTI ÜZERİNDE

BİLGİ İLETİŞİMİNİN KONTROLU

IEEE-488 hattındaki bilgi akışını kontrol etmek için
kullanılan adresler ve diğer bilgiler:

İletim sistemi, sistem kontrol kodları, adresler ve diğer
bilgilerin iletilmesi için kullanılır.

Bu bölümde adresler ve bunların iletilmesi için kullanılan
bilgilerin kontrol kodları gösterilmiştir.

2.1. Giriş

Hat üzerinde iletilen bilgiler tek ve çok hatlı bilgiler diye ikiye ayrılır.

- Tek hatlı bilgiler, beş genel arabirim kontrol hattından uygun olanı ile gönderilen bilgilerdir (IFC ve SRQ gibi).
- Çok hatlı bilgiler, üç anlaşma(handshaking) hattı yardımıyla veri hattına gönderilen kodlanmış bilgilerdir.

Arabirim mesajları, sistem kontrolörü tarafından iletim akışını kontrol amacı ile gönderilir.

İzin verilen mesajlar ve bunların iletimi için kullanılan kodlar tablo 2.1'de gösterilmiştir.

IEEE-488 hattı üzerindeki bilgi akışını kontrol etmek için kullanılan arabirim mesajları 4 ana gruba ayrılır:

- Adresler : Aleti dinleyici yada konuşmacı olarak seçen çok hatlı mesajlardır.
- Genel komutlar : Sisteme bağlı her aletin istenilen arabirim işlemini yapması için kullanılan çok hatlı mesajlardır.
- Adreslenmiş komutlar : Genel komutlardan tek farkları yalnız adreslenmiş aletler için geçerli olmalarıdır.
- İkinci dereceli komutlar : Bu komutlar kodlama uzunluğunu arttırmak için her zaman bir adres, bir genel komut yada adreslenmiş komutla birlikte kullanılır.

Mnemonic	Message Name	Bus Signal Line(s) and Coding That Assert Message True														Message Type	Message Class			
		Data I/O								Handshake			Bus Management							
		D108	D107	D106	D105	D104	D103	D102	D101	DAV	NRFD	NDAC	ATN	EOI	RSQ			IFC	REN	
ACG	Addressed Command Group	X	Ø	Ø	Ø	X	X	X	X	X	X	X	X	X	X	X	X	M	AC	
ATN	Attention	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	X	U	UC
DAB	Data Byte	D8	D7	D6	D5	D4	D3	D2	D1	X	X	X	X	X	X	X	X	M	DD	
DAC	Data Accepted	X	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	U	HS	
DCL	Device Clear	X	Ø	Ø	1	Ø	1	Ø	Ø	X	X	X	X	X	X	X	X	M	UC	
END	End	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	U	ST	
EOS	End of String	E8	E7	E6	E5	E4	E3	E2	E1	X	X	X	X	X	X	X	X	M	DD	
GET	Group Execute Trigger	X	Ø	Ø	Ø	1	Ø	Ø	Ø	X	X	X	X	X	X	X	X	M	AC	
GEL	Go To Local	X	Ø	Ø	Ø	Ø	Ø	Ø	1	X	X	X	X	X	X	X	X	M	AC	
IDY	Identify	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	U	UC	
IFC	Interface Clear	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	X	U	UC	
LAG	Listen Address Group	X	Ø	1	X	X	X	X	X	X	X	X	X	X	X	X	X	M	AD	
LLO	Local Lock Out	X	Ø	Ø	1	Ø	Ø	Ø	1	X	X	X	X	X	X	X	X	M	UC	
MLA	My Listen Address	X	Ø	1	L5	L4	L3	L2	L1	X	X	X	X	X	X	X	X	M	AD	
MTA	My Talk Address	X	1	Ø	T5	T4	T3	T2	T1	X	X	X	X	X	X	X	X	M	AD	
MSA	My Secondary Address	X	1	1	S5	S4	S3	S2	S1	X	X	X	X	X	X	X	X	M	SE	
NUL	Null Byte	Ø	Ø	Ø	Ø	Ø	Ø	Ø	Ø	X	X	X	X	X	X	X	X	M	DD	
OSA	Other Secondary Address	(OSA = SCG \wedge MSA)														M	SE			
OTA	Other Talk Address	(OTA = TAG \wedge MTA)														M	AD			
PCG	Primary Command Group	(PCG = ACG \vee UCG \vee LAG \vee TAG)														M	-			
PPC	Parallel Poll Configure	X	Ø	Ø	Ø	Ø	1	Ø	1	X	X	X	X	X	X	X	X	M	AC	
PPE	Parallel Poll Enable	X	1	1	Ø	S	P3	P2	P1	X	X	X	X	X	X	X	X	M	SE	
PPD	Parallel Poll Disable	X	1	1	1	D4	D3	D2	D1	X	X	X	X	X	X	X	X	M	SE	
PPR1	Parallel Poll Response 1	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	U	ST	
PPR2	Parallel Poll Response 2	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	U	ST	
PPR3	Parallel Poll Response 3	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	U	ST	
PPR4	Parallel Poll Response 4	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	U	ST	
PPR5	Parallel Poll Response 5	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	U	ST	
PPR6	Parallel Poll Response 6	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	U	ST	
PPR7	Parallel Poll Response 7	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	U	ST	
PPR8	Parallel Poll Response 8	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	U	ST	
PPU	Parallel Poll Unconfigure	X	Ø	Ø	1	Ø	1	Ø	1	X	X	X	X	X	X	X	X	M	UC	
REN	Remote Enable	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	U	UC	
RFD	Ready For Data	X	X	X	X	X	X	X	X	X	Ø	X	X	X	X	X	X	U	HS	
RQS	Request Service	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	U	ST	
SCG	Secondary Command Group	X	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X	M	SE	
SDC	Selected Device Clear	X	Ø	Ø	Ø	Ø	1	Ø	Ø	X	X	X	X	X	X	X	X	M	AC	
SPD	Serial Poll Disable	X	Ø	Ø	1	1	Ø	Ø	1	X	X	X	X	X	X	X	X	M	UC	
SPE	Serial Poll Enable	X	Ø	Ø	1	1	Ø	Ø	Ø	X	X	X	X	X	X	X	X	M	UC	
SRQ	Service Request	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	U	ST	
STB	Status Byte	S8	X	S6	S5	S4	S3	S2	S1	X	X	X	X	X	X	X	X	M	ST	
TCT	Take Control	X	Ø	Ø	Ø	1	Ø	Ø	1	X	X	X	X	X	X	X	X	M	AC	
TAG	Talk Address Group	X	1	Ø	X	X	X	X	X	X	X	X	X	X	X	X	X	M	AD	
UGG	Universal Command Group	X	Ø	Ø	1	X	X	X	X	X	X	X	X	X	X	X	X	M	UC	
UNL	Unlisten	X	Ø	1	1	1	1	1	1	X	X	X	X	X	X	X	X	M	AD	
UNT	Untalk	X	1	Ø	1	1	1	1	1	X	X	X	X	X	X	X	X	M	AD	

Tablo 2.1. IEEE-488 arabirim mesaj ve kodları

Semboller:

U: tek hat mesajı

DD: alet bağımlı

ST: durum

M: çok hatlı mesaj

HS: anlaşma

0: lojik "0"

AC: adresli komut

UC: genel komut

1: lojik "1"

AD: adres

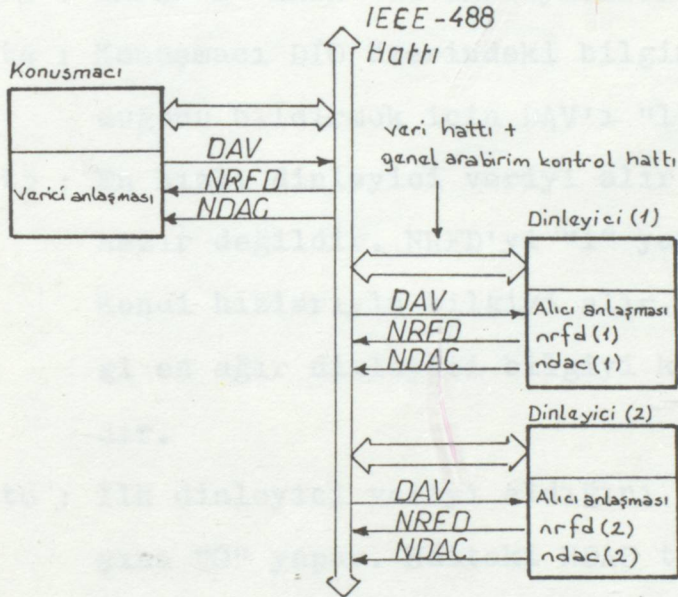
SE: ikinci

X: önemsiz

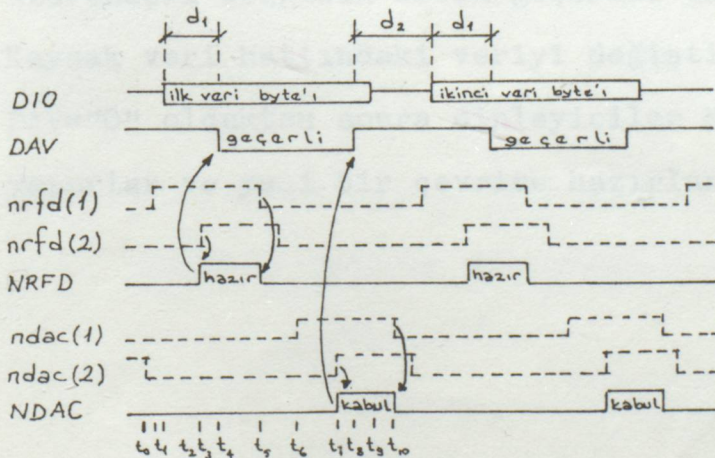
2.2. VERİ İLETİŞİM KONTROLU

Veri modunda, bir konuşmacıdan dinleyiciye bir veri byte'ı gönderilmek istendiğinde veri iletim kontrolunun nasıl yapıldığını bir örnekle görelim.

Bir hat üzerinde biri konuşmacı ikisi dinleyici olarak adreslenmiş üç alet olsun. Konuşmacıdan dinleyicilere bilgi gönderilmek isteniyor. (Şekil 2.1). Alıcı(1)'in anlaşma fonksiyonları nrfd(1) ve ndac(1), alıcı(2)'nin anlaşma fonksiyonları ise nrfd(2) ve ndac(2) ile gösterilmektedir. Şekil 2.2'de bu anlaşma işaretlerinin zaman diagramı ve Şekil 2.3'te de anlaşma işleminin akış diagramı verilmiştir.

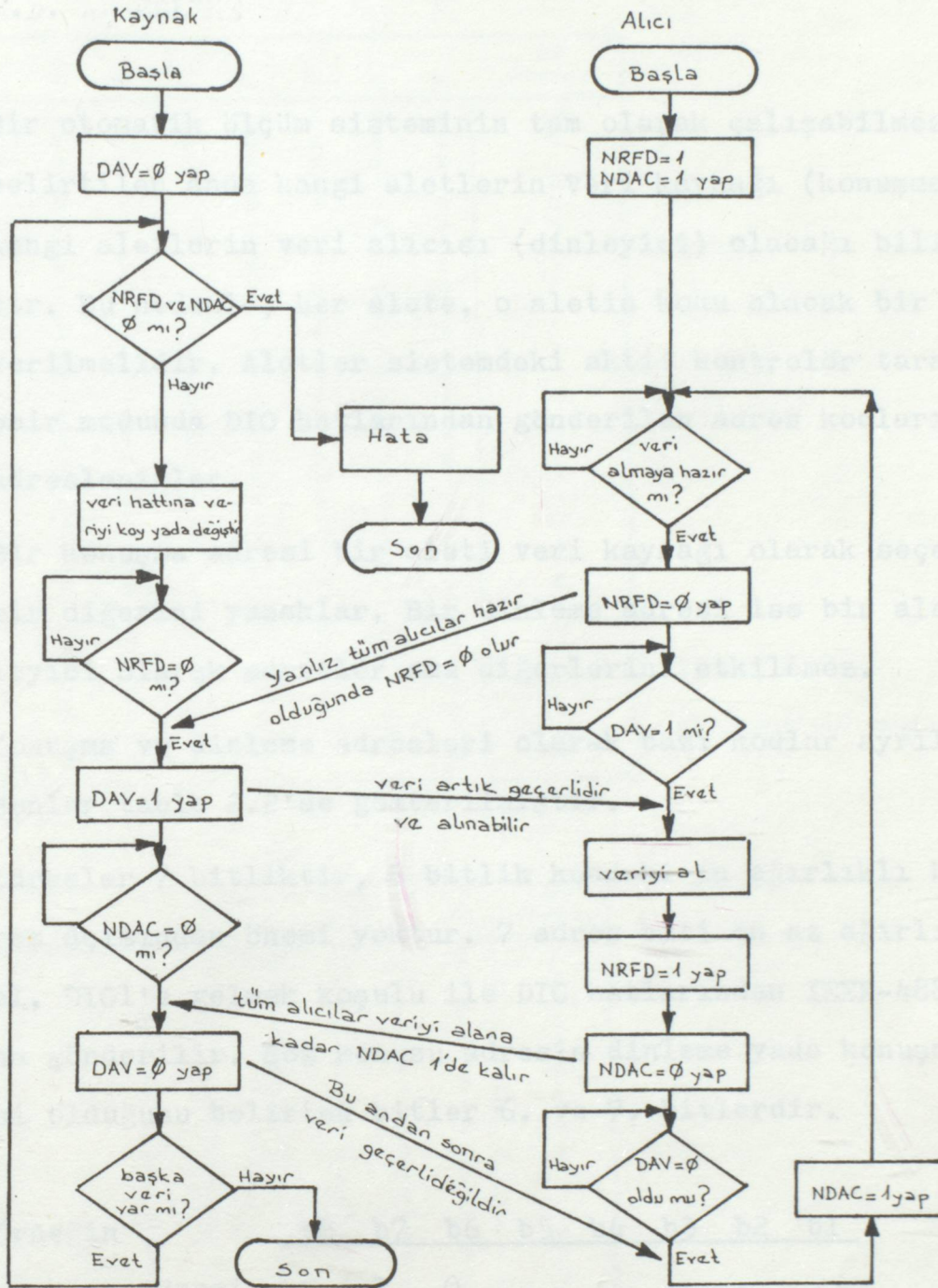


Şekil 2.1 Veri byte iletim kontrolü



Şekil 2.2 Anlaşma işaretlerinin zaman diagramı

- d1 : Veriyi DIO hatlarına koyma sırasında kaynağın gecikmesi
- d2 : Kaynağın DIO hatlarındaki veriyi değiştirmesi
- t0 : Konuşmacı verinin geçerli olmadığını (DAV="0");
dinleyiciler veri almak için hazır olmadıklarını(NRFD="1")
ve veri almadıklarını (NDAC="1") belirtir.
- t1 : İlk dinleyici veri byte'ını almaya hazır
- t2 : DAV="0" olunca konuşmacı veri byte'ını DIO'ya yerleş-
tirir.
- t3 : NRFD="0" iken tüm dinleyiciler veri almak için hazırdır.
- t4 : Konuşmacı DIO üzerindeki bilginin hazır ve geçerli ol-
duğunu bildirmek için DAV'ı "1" yapar.
- t5 : En hızlı dinleyici veriyi alır. Fakat yeni veri için
hazır değildir. NRFD'yi "1" yapar. Diğer dinleyiciler
kendi hızlarıyla bilgiyi alır. DIO hattı üzerindeki bil-
gi en ağır dinleyici bilgiyi kabul edene kadar geçerli-
dir.
- t6 : İlk dinleyici veriyi aldığını belirtmek için NDAC çıkı-
şını "0" yapar. Hattaki NDAC teli hala "1"dir.
- t7 : Tüm dinleyiciler veri byte'ını alır NDAC teli "0" olur.
- t8 : Konuşmacı DAV telini "0" yapar. Bu, dinleyicilere DIO
üzerindeki bilginin artık geçersiz olduğunu gösterir.
- t9 : Kaynak veri hattındaki veriyi değiştirir.
- t10: DAV="0" olduktan sonra dinleyiciler NDAC hatlarını "1"
yaparlar ve yeni bir çevrime hazırlanırlar.



Şekil 2.3 Veri byte'ının iletimi sırasındaki alıcı-verici arasında anlaşma işleminin akış diagramı

2.2. ADRESLEME

Bir otomatik ölçüm sisteminin tam olarak çalışabilmesi için belirtilen anda hangi aletlerin veri kaynağı (konuşmacı), hangi aletlerin veri alıcısı (dinleyici) olacağı bilinmelidir. Bu nedenle, her alete, o aletin kodu olacak bir adres verilmelidir. Aletler sistemdeki aktif kontrolör tarafından emir modunda DIO hatlarından gönderilen adres kodları ile adreslenirler.

Bir konuşma adresi bir aleti veri kaynağı olarak seçerken bir diğerini yasaklar. Bir dinleme adresi ise bir aleti dinleyici olarak adresler ama diğerlerini etkilemez.

Konuşma ve dinleme adresleri olarak bazı kodlar ayrılmıştır. Bunlar tablo 2.2'de gösterilmiştir.

Adresler 7 bitliktir, 8 bitlik koddaki en ağırlıklı bitin adres açısından önemi yoktur. 7 adres biti en az ağırlıklı bit b1, DIO1'e gelmek koşulu ile DIO hatlarından IEEE-488 hattına gönderilir. Söz konusu adresin dinleme yada konuşma adresi olduğunu belirten bitler 6. ve 7. bitlerdir.

Örneğin	b8	b7	b6	b5	b4	b3	b2	b1
konuşma adresi	x	1	0
dinleme adresi	x	0	1

Geri kalan beş bit aletin adresini oluşturur.

Tablo 2.2.b,

Konuşma adresleri

Bits								ISO Character
b ₈	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	
x	0	1	0	0	0	0	0	SP
x	0	1	0	0	0	0	1	!
x	0	1	0	0	0	1	0	"
x	0	1	0	0	0	1	1	#
x	0	1	0	0	1	0	0	\$
x	0	1	0	0	1	0	1	%
x	0	1	0	0	1	1	0	&
x	0	1	0	0	1	1	1	'
x	0	1	0	1	0	0	0	(
x	0	1	0	1	0	0	1)
x	0	1	0	1	0	1	0	.
x	0	1	0	1	0	1	1	+
x	0	1	0	1	1	0	0	=
x	0	1	0	1	1	0	1	-
x	0	1	0	1	1	1	0	/
x	0	1	1	0	0	0	0	0
x	0	1	1	0	0	0	1	1
x	0	1	1	0	0	1	0	2
x	0	1	1	0	0	1	1	3
x	0	1	1	0	1	0	0	4
x	0	1	1	0	1	1	0	5
x	0	1	1	0	1	1	1	6
x	0	1	1	1	0	0	0	7
x	0	1	1	1	0	0	1	8
x	0	1	1	1	0	1	0	9
x	0	1	1	1	0	1	1	:
x	0	1	1	1	1	0	0	<
x	0	1	1	1	1	0	1	=
x	0	1	1	1	1	1	0	>

Tablo 2.2.a.
Dinleme adresleri

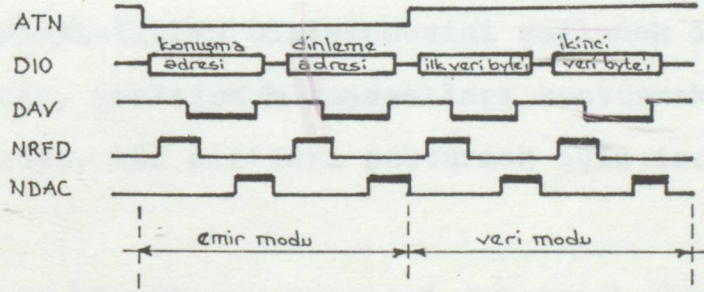
Bits								ISO Character
b ₈	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	
x	1	0	0	0	0	0	0	@
x	1	0	0	0	0	0	1	A
x	1	0	0	0	0	1	0	B
x	1	0	0	0	0	1	1	C
x	1	0	0	0	1	0	0	D
x	1	0	0	0	1	0	1	E
x	1	0	0	0	1	1	0	F
x	1	0	0	0	1	1	1	G
x	1	0	0	1	0	0	0	H
x	1	0	0	1	0	0	1	I
x	1	0	0	1	0	1	0	J
x	1	0	0	1	0	1	1	K
x	1	0	0	1	1	0	0	L
x	1	0	0	1	1	0	1	M
x	1	0	0	1	1	1	0	N
x	1	0	0	1	1	1	1	O
x	1	0	1	0	0	0	0	P
x	1	0	1	0	0	0	1	Q
x	1	0	1	0	0	1	0	R
x	1	0	1	0	0	1	1	S
x	1	0	1	1	0	0	0	T
x	1	0	1	1	0	0	1	U
x	1	0	1	1	0	1	0	V
x	1	0	1	1	0	1	1	W
x	1	0	1	1	1	0	0	X
x	1	0	1	1	1	0	1	Y
x	1	0	1	1	1	1	0	Z
x	1	0	1	1	1	1	1	[
x	1	0	1	1	1	0	0	\
x	1	0	1	1	1	0	1]
x	1	0	1	1	1	1	0	^
x	1	0	1	1	1	1	1	_

Tablo 2.2.b.
Konuşma adresleri

	b8	b7	b6	b5	b4	b3	b2	b1
dinleme adresi "4"	x	0	1	1	0	1	0	0
konuşma adresi "E"	x	1	0	0	0	1	0	1

Kontrolör bir aleti adreslemek istediğinde o aletin adres kodunu 8 veri hattına koyar, aynı anda da ATN telini "1"e çeker. Hat üzerindeki tüm aletler bu adres ile kendi adreslerini karşılaştırırlar. Yalnızca hat üzerindeki adres ile adresi aynı olan alet konuşmacı yada dinleyici olarak kabul edilir.

Şekil 2.4'te ATN hattı, veri iletim kontrol hatları ile DIO hattındaki bilgiler zaman ekseninde gösterilmiştir.



Şekil 2.4 IEEE-488 hattının zaman ekseninde gösterimi

Bir IEEE-488 hattı düzenlenirken iki aletin aynı adreste bulunmamasına dikkat edilir. Fakat iki veya daha çok dinleyici aynı anda daima aynı veriyi alacaklarsa bu dinleyicilere aynı adres verilebilir.

Bir alet hem dinleyici hem konuşmacı olabiliyorsa her iki ko-

num için verilecek adreslerin (kodların) ilk beş biti sabit kalır. b6 ve b7 bitleri değiştirilerek konuşma ve dinleme adresleri belirlenmiş olur.

Örneğin bir sayısal voltmetre adreslenirken konuşma adresi olarak "V", dinleme adresi olarak "6" seçilirse adresin ilk beş biti hiç değişmemiş olur.

Konuşma adresi "V" x10 10110

Dinleme adresi "6" x01 10110

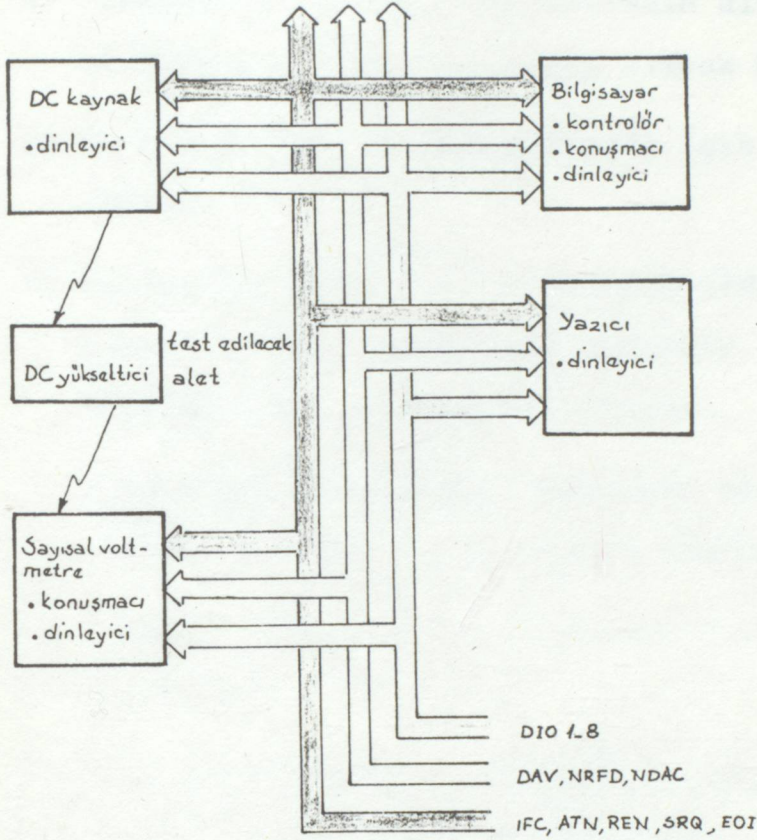
Aynı anda hat üzerinde birden fazla dinleyici bulunabiliyor-ken yalnızca bir konuşmacı bulunabilir. Bunu sağlamak için bir konuşmacı adreslendiğinde önceden aktif olan otomatik olarak susturulur.

Sistem kontrolörü tarafından hat üzerine bağlı aletlerden yalnızca dinleyicilerin dinlememesini sağlamak için UNL (Unlisten) komutu, yalnızca konuşmacıları susturmak için UNT (Untalk) komutu, tüm aletleri susturmak için ise IFC komutu gönderilir.

Adreslemeye bir ölçüm sistemini anlatarak örnek verelim.

Aşağıdaki sistem bir DC yükselticinin lineerliğini test etmek için kurulmuştur.

DC kaynak yükseltici girişine ardışıl DC gerilimler uygulanır. Bir sayısal voltmetre ise bu gerilimleri okur ve yazıcı bu verileri kaydeder. İşlemi kontrol eden bilgisayar ölçülen değerleri sonradan kullanmak gibi bazı amaçlar için kendi belleğine yazar.



Şekil 2.5 DC yükselticinin lineerliğini test etmek için kurulan sistem

Yukarıdaki gibi bir sistemde işlemler adım adım şu şekilde yapılır :

- 1) Bilgisayar tüm sistemi adreslenmemiş ve uzaktan kontrol konumuna gelecek şekilde şartlar.
- 2) Bilgisayar, sayısal voltmetreyi programlayabilmek için kendini 'konuşmacı', sayısal voltmetreyi 'dinleyici' olarak adresler.
- 3) Bilgisayar, sayısal voltmetreye ölçülecek büyüklüğün cinsi kademesi gibi bir yada daha fazla bilgi gönderir.

- 4) Bilgisayar, sayısal voltmetrenin dinleyici olma özelliğini bozar, kendisi konuşmacı olarak kalır.
- 5) Bu kez DC kaynağı programlamak için dinleyici olarak adresler.
- 6) Bilgisayar, belirli bir gerilim elde etmek için programlanmış bilgiyi DC kaynağa gönderir. Tüm mesaj seri halde iletilen bir çok byte'tan oluşur.
- 7) Bilgisayar DC kaynağın dinleyici özelliğini bozar, bu kez sayısal voltmetreyi dinleyici olarak adresler.
- 8) Sayısal voltmetre bilgisayardan başla komutunu alınca bir ölçüm yapar.
- 9) Bilgisayar, sayısal voltmetreyi konuşmacı, yazıcı ile kendisini dinleyici olarak adresler.
- 10) Ölçülen veri sayısal voltmetreden yazıcı ve bilgisayara gönderilir. İletilen bilgi dizisi bir çok seri byte'tan oluşmuştur. Bunlar, tip, birim, polarite ve verinin sayısal değeri gibi bilgilerdir.
- 11) Sayısal voltmetre son veri byte'ını gönderdiğinde bilgisayar tüm aktif dinleyicilerin konumunu bozar, kendisini konuşmacı, yazıcıyı dinleyici olarak adresler CR ve LF komut kodlarını hatta yerleştirerek yazıcıya gönderir. (CR : carriage return . LF : line feed) Yazıcı bu kodları aldığı anda bir sonra ölçülecek değeri yazmak için satır başına geçer.
- 12) İkinci ölçme çevrimi için 4. adıma dönülür.

Şimdi aynı örnekte adreslerin aşağıdaki gibi seçildiğini düşünelim.

	<u>konuşma adresi</u>	<u>dinleme adresi</u>
Bilgisayar	Q	1
Sayısal voltmetre	V	6
Yazıcı	-	4
DC kaynak	-	5

Bu durumda iletim hattında görülecek bilgiler aşağıdaki gibidir.

Genel arabirim kontrolleri				Veri hattı	Bilgi	Açıklama
REN	EOI	IFC	ATN	DIO 1-8		
.					REN	tüm aletlerin uzaktan kontrol konumuna alınması
.		.			IFC	tüm arabirimlerin sıfırlanması
.			.	"Q"	TAD	bilgisayarın konuşma adresi
.			.	"6"	LAD	sayısal voltmetrenin dinleme adresi
.				"D"	DAB	sayısal voltmetre için programlama
.				"R"	DAB	komutları(D-DC)
.				"2"	DAB	(R2-mV)
.				"ETX"	EOS	kod sonu
.			.	"?"	UNL	dinlememe hat komutu
.			.	"5"	LAD	DC kaynağın dinleme adresi

Genel arabirim kontrolları				Veri hattı	Bilgi	Açıklama
REN	EOI	IFC	ATN	DIO 1-8		
.				"A"	DAB	
.				"M"	DAB	
.				"V"	DAB	DC kaynaktan alınacak gerilim için
.				"÷"	DAB	kodlanmış veri byte'ları
.				"0"	DAB	(180mV DC gerilim)
.				"1"	DAB	
.				"8"	DAB	
.				"0"	DAB	
.				"ETX"	EOS	kod sonu
.			.	"?"	UNL	dinlememe hat komutu
.			.	"6"	LAD	sayısal voltmetrenin dinleme adresi
.				"E"	DAB	sayısal voltmetre için başla komutu
.			.	"?"	UNL	dinlememe hat komutu
.			.	"V"	TAD	sayısal voltmetrenin konuşma adresi
.			.	"1"	LAD	bilgisayarın dinleme adresi
.			.	"4"	LAD	yazıcının dinleme adresi
.				"D"	DAB	
.				"C"	DAB	
.				"M"	DAB	
.				"V"	DAB	sayısal voltmetreden bilgisayara ve yazıcıya gönderilen
.				"÷"	DAB	ölçülen gerilimle ilgili veri byte'ları
.				"0"	DAB	
.				"2"	DAB	
.				"."	DAB	
.				"3"	DAB	
.				"0"	DAB	(+230mV DC gerilim)
.				"E"	DAB	

Genel arabirim kontrolları				Veri hattı	Bilgi	Açıklama
REN	EOI	IFC	ATN	DIO 1-8		
.				"+"	DAB	
.				"0"	DAB	
.	.			"2"	END.DAB	Son mesajı
.			.	"?"	UNL	dinlememe hat komutu
.			.	"Q"	TAD	bilgisayarın konuşma adresi
.			.	"4"	LAD	yazıcının dinleme adresi
.				"CR"	DAB	satır başı
.				"LF"	DAB	satır atla

2.4. ÇOKLU DİNLEME VE KONUŞMA ADRESLERİ

Bazı aletlerin birden fazla konuşma ve dinleme fonksiyonları olabilir. Örneğin bir sayısal teypte verileri okuma ve yazma için birer dinleme ve konuşma fonksiyonları, programlama komutlarını almak için de fazladan bir dinleme komutu olabilir.

Bu durumda üç olası çözüm vardır.

- ikinci bir ilk adres
- genişletilmiş adres
- 'escape' karakterinden yararlanma

a) ikinci bir ilk adres seçildiğinde yani dinleme ve konuşma fonksiyonları için birer adres seçildikten sonra bir de programlama komutlarını almak için bir dinleyici adresi seçildiğinde iki IEEE-488 arabirimi gerekecek yani adres-

ler farklı olduğundan IEEE-488 hattı bunu iki farklı alet gibi görecektir.

- b) IEEE-488 hat sistemi ana adrese ikinci bir karakter ekleyerek genişletilmiş adres oluşturmaya olanak sağlamaktadır. Bu çözümde adresin ikinci karakterinin 6. ve 7. bitleri "1" olarak alınır.

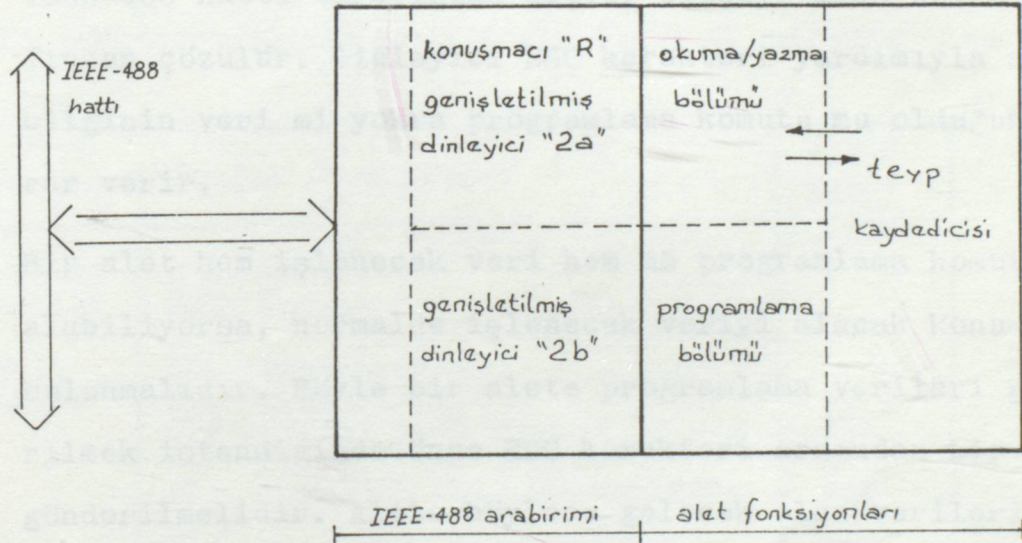
Örneğin genişletilmiş adres "Ad" olsun;

"A" = x1000001 (ilk adres)

"d" = x1100100 (ikinci adres)

Genişletilmiş adresler bir aletin farklı parçalarını seçebilmek için kullanılır.

Yukardaki sayısal teyp örneği için genişletilmiş adresleme kullanıldığında şekil 2.6'daki gibi bir düzenleme yapılmalıdır.



Şekil 2.6 Genişletilmiş adresli bir alet

Bu yöntemin avantajları:

- Aletler grubu sistem tarafından tek bir alet olarak görülür. Bu da hatta 15 aletten çok daha fazlasının bağlanmasına olanak sağlar.

- Arabirimin büyük bir kısmı gruptaki aletler için aynı olduğundan donanım gereksinimi azalır.

Aynı zamanda bu yöntemle birlikte gelen bazı zorluklar da vardır. Sistemin yapısı daha karmaşık bir hale gelir. İlk ve ikinci adresleri adresleyebilmek için iki adres kodu gerekir. Sistemde kullanılan kontrolör 2. adresler için bu kodları üretmezse genişletilmiş adresleme kullanılamaz.

c) Esc (escape) karakteri kullanmak da üçüncü bir çözümdür.

Bu çözüm için genişletilmiş adrese gerek yoktur. Sorun IEEE-488 hattı tarafından değil, bilgiyi alan devre tarafından çözülür. Dinleyici ESC karakteri yardımıyla aldığı bilginin veri mi yoksa programlama komutu mu olduğuna karar verir.

Bir alet hem işlenecek veri hem de programlama komutları alabiliyorsa, normalde işlenecek veriyi alacak konumda bulunmalıdır. Böyle bir alete programlama verileri gönderilmek istendiğinde önce ESC karakteri ardından bir "0" gönderilmelidir. Alete böylece gelecek olan verilerin programlama komutları olduğu belirtilir.

2.3. HAT KOMUTLARI

IEEE-488 (IEC-625) sisteminde bazı aletlerin aktif kontrolör tarafından programlanabilmesi için özel hat komutları vardır. Bu komutlar tüm IEEE-488 (IEC-625) sistemlerinde tanımlanmıştır ve aynıdır. Bir hat komutunu vermek için kontrolör emir modunda komutu DIO hatlarına yerleştirir. Alıcı, IEEE-488 arabiriminde sözkonusu komut varsa, bu komutu alır ve işler. Hat komutları üç grupta incelenebilir.

- Adressiz komutlar
- Genel komutlar
- Adresli komutlar

Hat komutları tablo 2.3'te gösterilmiştir.

Genel hat komutları ve adresli hat komutları çok telli arabirim mesajlarıdır. Bu mesajların 6. ve 7. bitleri "0"dır.

Komutlar (Çok hatlı)		7-bit ASCII
Adressiz Komutlar	UNL Unlisten	?
	UNT Untalk	-
Genel Komutlar	DCL Device Clear	DC 4
	LLO Local Lock Out	DC 1
	SPE Serial Poll Enable	CAN
	SPD Serial Poll Disable	EM
	PPU Parallel Poll Unconfigure	NAK
Adresli Komutlar	SDC Selective Device Clear	EOT
	GTL Go To Local	SOH
	GET Group Execute Trigger	BS
	TCT Take Control	HT
	PPC Parallel Poll Configure	ENQ

Tablo 2.3 Hat Komutları

2.5-1 ADRESSİZ KOMUTLAR

Bu komutlar adreslenmiş bir aletin dinleme yada konuşma konumunu bozmak için kullanılır.

UNL (Unlisten) Dinlememe emri.

Bu komut kullanıldığında tüm dinleyiciler pasif (adreslenmemiş) konumlarına dönerler. Yeni dinleyiciler tanımlanmadan önce bu komut kullanılır.

UNT (Untalk) Konuşmama emri.

Bu komut kullanıldığında aktif durumdaki konuşmacı adreslenmemiş duruma getirilir, yani susturulur. Böylece hatta hiç konuşmacı kalmaz.

Bir konuşmacı, başka bir konuşmacının kontrolör tarafından adreslenmesi sonucu da pasif duruma getirilebilir.

2.5-2 GENEL KOMUTLAR

Bu komutlar hatta bağlı, söz konusu komutu anlayabilecek tüm aletleri (adreslenmiş yada adreslenmemiş) etkiler.

DCL (Device Clear) Aletleri ilk konumlarına getirme emri.

Bu komut kullanıldığında tüm aletler önceden tanımlanmış ilk konumlarına dönerler.

LLO (Local Lock Out) Bölgesel kitleme

Bu komut REN teli ile birlikte, aletin ön panelindeki Remote/Local tuşunu kitler, yasaklar. Aletin, ön panelinden, elle kontrolünü sağlamak için kullanılır.

- SPE (Serial Poll Enable)** Seri tarama izni.
 Bu komut hat üzerinde seri tarama işleminin başlamasına izin verir. Bir alet SRQ teli ile servis istediğinde hangi aletin istekte bulunduğunu anlamak için yapılan seri tarama işleminden önce kullanılır.
- SPD (Serial Poll Disable)** Seri tarama izninin kaldırılması.
 Bu komut hattaki seri tarama modunu kaldırır. Sistemde SRQ gönderen aletin isteği seri tarama işlemi ile yapıldıktan sonra bu moddan çıkmak için kullanılır.
- PPU (Parallel Poll Unconfigure)**
 Bu komut hat üzerindeki tüm aletleri paralel tarama ile önceden tanımlanmış konumlarına getirir.

2.5-3 ADRESLENMİŞ KOMUTLAR

Bu komutlar yalnızca adreslenmiş aletler için geçerlidir. Bazı adreslenmiş komutlar, dinleyici olarak adreslenmiş aletler için, bazıları ise konuşmacı olarak adreslenmiş aletler içindir.

SDC (Selective Device Clear)
 dinleyici olarak adreslenmiş aletler bu komut ile ilk konumlarına dönerler.

CTL (Go To Local)
 Dinleyici olarak adreslenmiş aletlerin ön panelden, elle kontrol edilebilmesini sağlar.

GET (Group Execute Trigger)
 Bu komut, daha önce dinleyici olarak adreslenmiş bir

yada daha fazla alete önceden programlanmış bir hareketi başlatmak için kontrolör tarafından gönderilir.

TCT (Take Control)

Bu komut, aktif kontrolör tarafından, önceden konuşmacı olarak adreslenmiş bir alete kontrolü devretmek amacıyla ile kullanılır.

PPC (Parallel Poll Configure)

Bu komut önceden dinleyici olarak adreslenmiş aletlere DIO hatlarınınin paralel tarama için kullanılacağını söylemek amacıyla ile kullanılır. Bu komut kullanılmadan önce PPE komutu gönderilmelidir.

ÜÇÜNCÜ BÖLÜM

IEEE-488 (IEC-625)

ARABİRİM ÖZELLİKLERİ

3.1. GİRİŞ

Veri iletiminde ve aletler arasındaki anlaşmada kolaylık sağlamak için bazı özel fonksiyonlar oluşturulmuştur. Daha sonra teker teker açıklanacak olan bu fonksiyonlar şunlardır:

- Uzaktan kontrol/Bölgesel kontrol
- Seri tarama
- Sıfırlama
- Tetikleme
- Servis istemi
- Paralel tarama

3.2. SİSTEM YAPILARI

Bir ölçüm, test yada kayıt sistemi istenen özelliklere göre farklı şekillerde kurulabilir. Bir sistem içindeki iki yada daha çok alet arasında daha önceden söylenildiği gibi doğrudan veri iletimi sağlanabildiğinden sistemde bir yada birkaç kontrolör olabildiği gibi kontrolörsüz bir sistem de kurulabilir.

3.2-1 KONTROLÖRSÜZ SİSTEM

Böyle bir sistem içinde haberleşme bir konuşmacı ve bir yada daha çok dinleyici arasında doğrudan veri iletimi ile sınırlandırılmıştır. Aletler, sistemde kontrolör olmadığından,

bölgesel kontrollerle, yani ön panelden elle 'yanlızca konuş' yada 'yanlızca dinle' konumlarına alınır. Sistemde her an konuşan bir alet ve her an bu aleti dinleyen aletler olduğundan, yani adresleme sorunu olmadığından iletim hattı da her an veri modundadır, ATN teli "0"da durur.

3.2-2 TEK KONTROLÖRLÜ SİSTEM

Böyle bir sistemdeki olası haberleşme konumları aşağıdaki gibidir.

- Adreslenmiş konuşmacı ve bir yada daha çok adreslenmiş dinleyici arasında veri modunda doğrudan veri iletimi.
- Bir aletle kontrolör arasındaki iletim. Örneğin seri yada paralel tarama sırasındaki durum bildirimleri.
- Kontrolörden bir alete bilgi iletimi. Örneğin:
 - . veri modunda veri byte'ları yada programlama komutlarının,
 - . emir modunda emirler ve adreslerin iletimi
- Kontrolör ve diğer aletler arasında genel arabirim kontrol mesajlarının iletimi.

Kontrolör görevini yapmadan önce, örneğin bir aleti adreslemeden önce kontrolün onda olması gerekir, yani kontrol fonksiyonunu aktif hale getirmelidir. Bölgesel mesajlardan 'rsc' (request system control) sistem kontrolörünü aktif konuma getirir. Bir IFC mesajı üretildiğinde ise sistem kontrol fonksiyonu aktif hale gelir.

Tek kontrolörlü bir sistem içindeki kontrolör sistem kontrolörüdür.

3.2-3 ÇOK KONTROLÖRLÜ SİSTEM

Bu durumdaki haberleşme, tek kontrolörlü sistemdekini aynısıdır. Sistem içinde tek bir kontrolör aktif olabilir ve arabirim kontrol hatları REN ve IFC bu kontrolör tarafından kullanılır.

İki kontrolörlü bir sistemde kontrolün 1. aletten 2. alete geçmesi şu şekilde olur:

- 1. kontrolör aktif, 2.si (geri kalanlar) pasif
- 1. kontrolör 2. yi emir modunda konuşmacı olarak adresler
- 1. kontrolör emir modunda TCT hat komutu verir.
- 1. kontrolör veri moduna geçer (ATN="0") Artık 2. kontrolör aktiftir.

3.3. ÜZEL FONKSİYONLAR

Bu fonksiyonlar aletler arasındaki veri iletimini ve anlaşmayı kolaylaştırmak amacı ile kullanılır.

3.3-1 SERVİS İSTEMİ VE TARAMA İŞLEMLERİ

Otomatik bir ölçüm sisteminde ölçüm başladığında ne zaman biteceği bilinmediğinden bu süre içinde kontrolörün başka işler yapması, örneğin önceki verileri işlemesi, diğer aletleri dinlemesi, yararlı çoğu zaman da gereklidir.

Hat üzerindeki bir alet herhangi bir anda, örneğin ölçmeyi bitirdiğinde yada kritik bir ölçüm yaparken yardım isteyebi-

lır. Kontrolörün görevi bu isteđi saptayıp hangi aletten geldiđini bulmak ve gidermektir. Bu işlemleri iki şekilde yapabilir

- seri tarama yolu
- paralel tarama yolu

Seri taramada SRQ hattından 14 alet servis istemi gönderebilir. Kontrolör hangi aletin servis isteminde bulunduđunu anlamak için aletlere ardışıl olarak bakar.

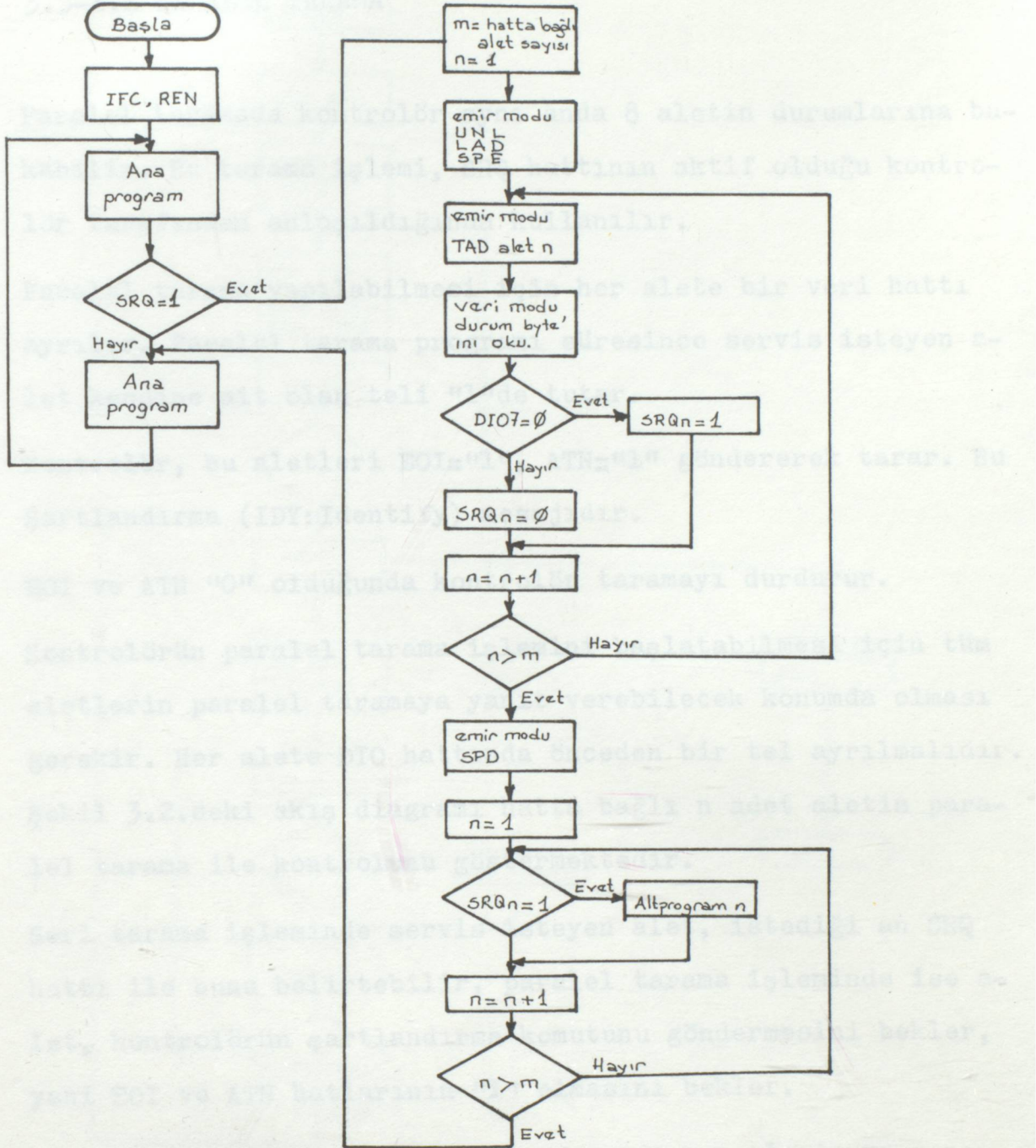
Paralel taramada ise kontrolör aynı anda en çok 8 alete birden bakabilir.

3.3-1.1 SERİ TARAMA

Arabiriminde servis isteme fonksiyonu bulunan bir alet SRQ hattı ile yardım isteyebilir. Servis isteminde bulunan bir aletin seri tarama işlemine katılabilmesi için konuşma fonksiyonunun olması ve SPE ve SPD komutlarını anlayabilmesi gerekir. Şekil 3.1.deki akış diagramı seri tarama işlem sırasını göstermektedir.

Seri tarama işlemi sırasındaki olaylar sırasıyla şöyledir:

Servis isteđinde bulunan alet SRQ hattını aktif duruma getirir. Kontrolör SRQ hattının "1" olduđunu gördüđünde bir kesme alt programını yürütmeye başlar. Eğer sistemde birden fazla SRQ üretebilecek alet varsa kontrolör önce SRQ gönderen aleti bulmalıdır. Bunun için önce sistemdeki aletleri SPE komutu ile seri tarama işlemine hazırlar sonra teker teker SRQ'nun hangi alet tarafından gönderildiđini sorar. Sırası gelen aleti konuşmacı olarak adresler ve veri modunda veri hattına



Şekil 3.1. Seri tarama işlemi

bakar. Hangi alet SRQ göndermişse o alete sıra geldiğinde DIO7'yi "1" yapar. Bu RQS bilgisidir. Tüm aletlerin taraması bittiğinde kontrolör SPD komutunu gönderir ve servis isteminde bulunan alet için gerekli işlemleri yapar.

3.3-1.2 PARALEL TARAMA

Paralel taramada kontrolör aynı anda 8 aletin durumlarına bakılabilir. Bu tarama işlemi, SRQ hattının aktif olduğu kontrolör tarafından anlaşıldığında kullanılır.

Paralel tarama yapılabilmesi için her alete bir veri hattı ayrılır. Paralel tarama programı süresince servis isteyen alet kendine ait olan teli "1"de tutar.

Kontrolör, bu aletleri EOİ="1", ATN="1" göndererek tarar. Bu şartlandırma (IDY:Identify) mesajıdır.

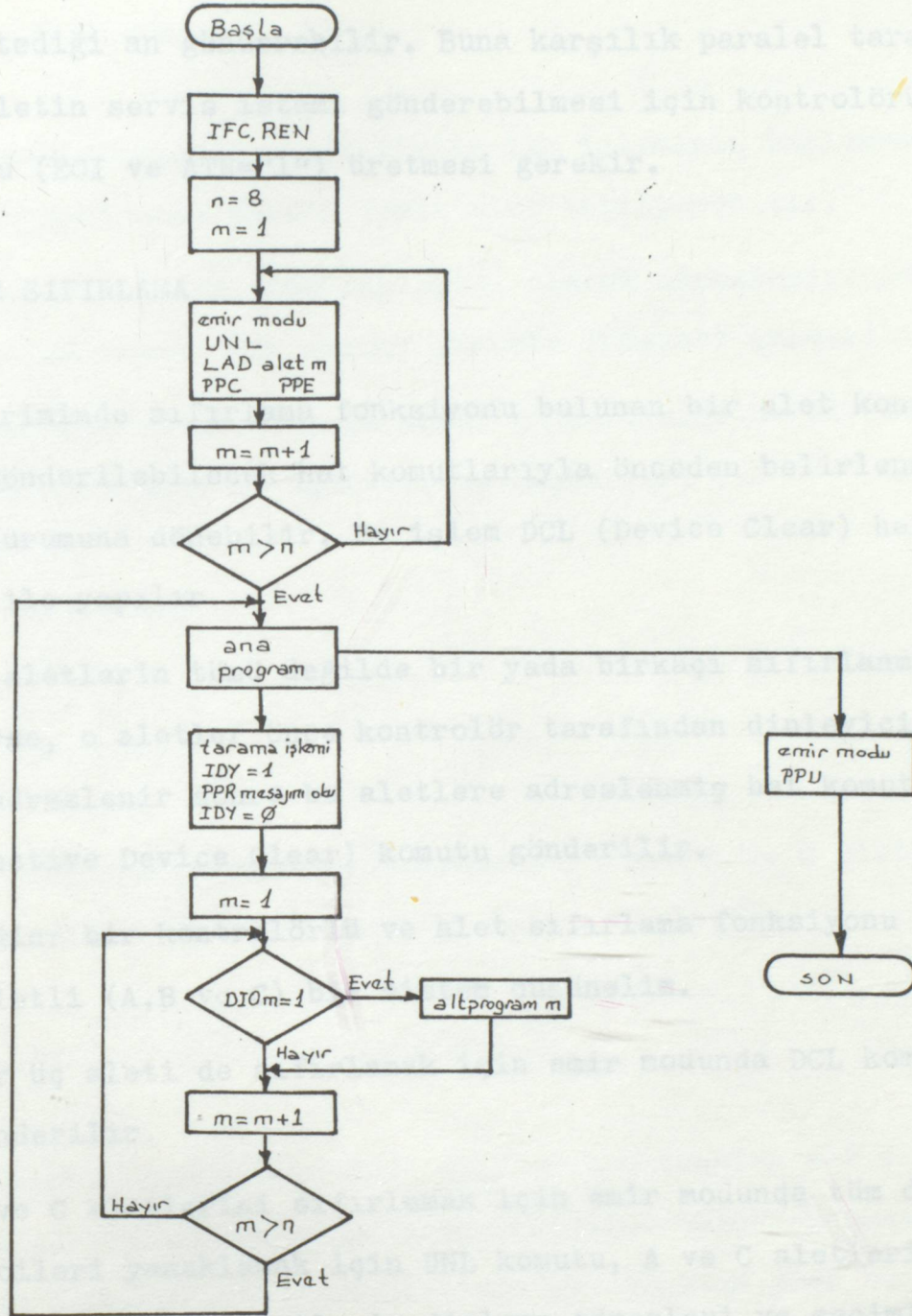
EOİ ve ATN "0" olduğunda kontrolör taramayı durdurur.

Kontrolörün paralel tarama işlemini başlatabilmesi için tüm aletlerin paralel taramaya yanıt verebilecek konumda olması gerekir. Her alete DIO hattında önceden bir tel ayrılmalıdır. Şekil 3.2.deki akış diagramı hatta bağlı n adet aletin paralel tarama ile kontrolunu göstermektedir.

Seri tarama işleminde servis isteyen alet, istediği an SRQ hattı ile bunu belirtebilir, paralel tarama işleminde ise alet, kontrolörün şartlandırma komutunu göndermesini bekler, yani EOİ ve ATN hatlarının "1" olmasını bekler.

Seri tarama ile paralel tarama arasında karşılaştırma yapılırsa: Paralel taramada aynı anda en çok 8 alete birden bakılabilir. Bu sayı bir yada daha çok DIO hattının ortak kullanılmasıyla arttırılabilir. Seri taramada ise en çok 14 alete sıra ile bakılabilir.

Her iki tarama şekli arasındaki en önemli farklardan biri,



Şekil 3.2. Paralel tarama işlemi

seri taramada aletin servis istemi yapısı ile ilgili bilgi verilebilirken, paralel taramada bu olanaksızdır.

Bir başka önemli fark ise seri taramada alet, servis istemi-

ni istediği an gönderebilir. Buna karşılık paralel taramada bir aletin servis istemi gönderebilmesi için kontrolörün IDY komutu (EOI ve ATN="1") üretmesi gerekir.

3.3-2 SIFIRLAMA

Arabiriminde sıfırlama fonksiyonu bulunan bir alet kontrolöründen gönderilebilecek hat komutlarıyla önceden belirlenmiş, ilk durumuna dönebilir. Bu işlem DCL (Device Clear) hat komutu ile yapılır.

Eğer aletlerin tümü değil de bir yada birkaçı sıfırlanmak istenirse, o aletler önce kontrolör tarafından dinleyici olarak adreslenir sonra bu aletlere adreslenmiş hat komutu SDC (Selective Device Clear) komutu gönderilir.

Örneğin: bir kontrolörlü ve alet sıfırlama fonksiyonu olan üç aletli (A,B ve C) bir sistem düşünelim.

- her üç aleti de sıfırlamak için emir modunda DCL komutu gönderilir.
- A ve C aletlerini sıfırlamak için emir modunda tüm dinleyicileri yasaklamak için UNL komutu, A ve C aletlerini sıfırlamak için bu aletlerin dinleme adresleri ve seçimli alet sıfırlama fonksiyonu SDC gönderilir.

Emir modu: DCL

Şekil 3.3.a.
A,B ve C aletlerinin
sıfırlanması

Emir modu UNL LAD alet A LAD alet C SDC

Şekil 3.3.b.
A ve C aletlerinin
sıfırlanması

3.3-3 TETİKLEME

Tetikleme fonksiyonu, bir aletin ilk işleminin başlamasını sağlar. Aynı anda birden fazla alet tetiklenebilir.

Söz konusu aletler önce dinleyici olarak adreslenir. Adreslenmiş hat komutu GET (Group Execute Trigger) gönderilir.

Adreslenmiş tüm aletler bu komut gönderildiğinde bir tetikleme darbesi alır ve işlemlerine başlarlar.

Örnek:

```
Emir modu
UNL
LAD alet B
LAD alet C
GET
```

Yukarıdaki örnekte verilen komutlardan sonra B ve C aletleri ölçüme yada herhangi başka bir işleme başlarlar.

3.3-4 UZAKTAN / BÖLGESEL KONTROL

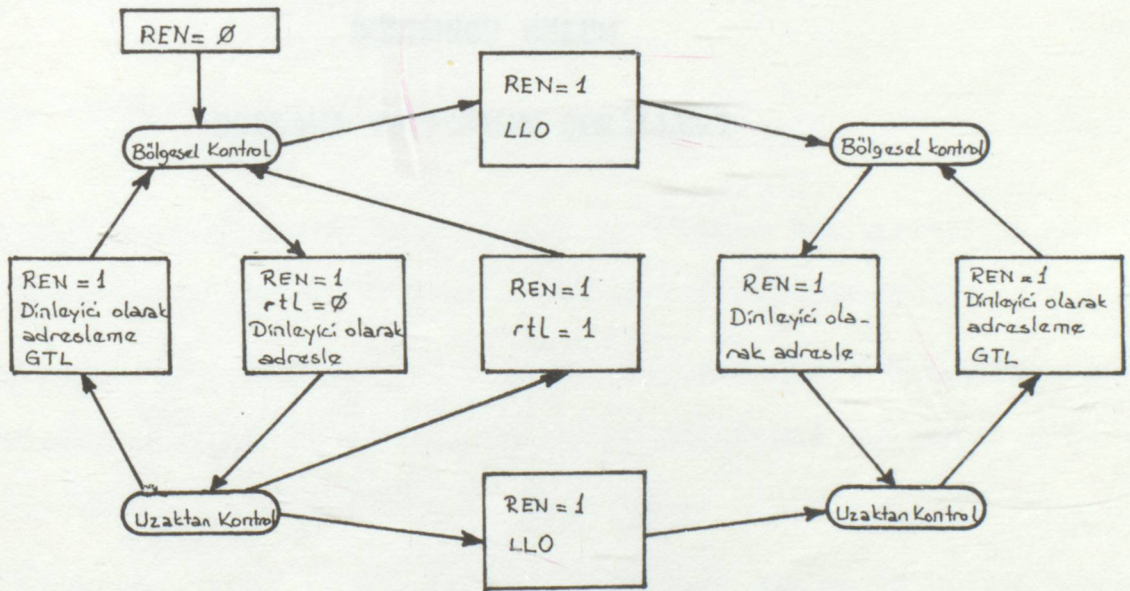
Genellikle programlanabilir aletler hem uzaktan hem de bölgesel kontrollerle kullanılabilir şekilde tasarlanmıştır. Bir sistem içindeki tüm yada bazı aletler uzaktan yada bölgesel kontrollerle kullanılabilir. Bu arabirim fonksiyonu, kontrol verileri için iki kaynak seçimi sağlar.

Eğer alet bölgesel kontrollerle kullanılırsa kontrol verilerini ön panelden kabul eder. Uzaktan kontrollerle kullanıldığında ise arabirim, kontrol verilerini arabirim hattından alır.

Uzaktan yada bölgesel kontrol fonksiyonu, GTL (GoTo Local) ve LLO (Local Lockout) hat komutları yardımıyla kontrolör tarafından ve REN (Remote Enable) genel arabirim mesajı yardımıyla sistem kontrolörü tarafından kontrol edilir.

REN="0" olduğunda alet bölgesel kontrolde çalışır. Böyle bir aleti uzaktan kontrol etmek için aleti önce dinleyici olarak adreslemek sonra REN="1" yapmak gerekir. Bazı aletlerde ise ön paneldeki anahtar yardımıyla "rtl" (return to local) komutu üretilir. Bu tip aletlerde uzaktan kontrol anında rtl="0" olmalıdır.

Şekil 3.4.te bölgesel kontrol ile uzaktan kontrol arasındaki geçişlerin nasıl yapılabileceği gösterilmiştir.



Şekil 3.4. Bölgesel kontrol ile uzaktan kontrol arasındaki geçiş.

4.1. Giriş

Alete bağlı mesajlar veri hattı üzerinde, veri modunda, adreslenmiş bir konuşmacıdan bir yada daha çok adreslenmiş alıcılara gönderilir.

Alet fonksiyonlarının yapısı aletin yaptığı işe bağlıdır. Bu mesajların yapısı duruma göre değişebilir. Bu nedenle sistem içinde kullanırken tam verim sağlamak için aletin kodlama ve format özelliklerini çok iyi bilmek gerekir.

Farklı aletler arasındaki uyum farkı bir yazılım uygulamasını gerekli kılmalıdır. Bu ortak bir mesaj yapısı ve benzer sayıda mesaj kod ve formatı ile giderilebilir. Bazı aletler arasında özel kod ve formatlar kullanıldan dolayı veri iletişimi daha yararlı olabilmektedir.

DÖRDÜNCÜ BÖLÜM

4.2. GENEL

KODLAMA ve FORMAT ŞEKİLLERİ

Önceden de belirtildiği gibi her üzerinden hex arabiriz mesajları hem de alete bağlı mesajlar iletilmektedir.

Çok hatlı arabiriz mesajları emir modunda aktif kontrolör tarafından gönderilmektedir. Anlaşılabilir işaretleri ve genel arabiriz mesajları tek hatlı mesajlardır.

Yukarıda adı geçen alete bağlı mesajlar giriş ve çıkış grupları diye iki gruba toplanabilir.

- GİRİŞ:

Ölçme verisi : Ölçme sırasında elde edilen veri. Örneğin bir sayısal voltmetre, bir sayıdan alınan

4.1. GİRİŞ

Bazı durumlarda tuştakımı, kaydedici gibi bir alet yazı yada Alete bağlı mesajlar veri hattı üzerinde, veri modunda, adreslenmiş bir konuşmacıdan bir yada daha çok adreslenmiş dinleyicilere gönderilir.

Alet fonksiyonlarının yapısı aletin yaptığı göreve bağlıdır. Bu mesajların yapısı duruma göre değişebilir. Bu nedenle sistem içinde kullanırken tam verim sağlamak için aletin kodlama ve format özelliklerini çok iyi bilmek gerekir.

Farklı aletler arasındaki uyum farkı bir yazılım uygulamasını gerekli kılmaktadır. Bu ortak bir mesaj yapısı ve sınırlı sayıda mesaj kod ve formatı ile giderilebilir. Bazı aletler arasında özel kod ve formatlar kullanmadan doğrudan veri iletimi daha yararlı olabilmektedir.

4.2. GENEL MESAJ YAPISI

Önceden de söylendiği gibi hat üzerinden hem arabirim mesajları hem de alete bağımlı mesajlar iletilmektedir.

Çok hatlı arabirim mesajları emir modunda aktif kontrolör tarafından gönderilmektedir. Anlaşma işaretleri ve genel arabirim mesajları tek hatlı mesajlardır.

Yukarda adı geçen alete bağımlı mesajlar giriş ve çıkış grupları diye iki grupta toplanabilir:

- ÇIKIŞ:

. Ölçüm verisi : Ölçüm sonucunda elde edilen veri. Örneğin bir sayısal voltmetre, bir sayıcıdan alınan

veri.

Bazı durumlarda tuştakımı, kaydedici gibi bir alet yazı yada başka tür bir veri üretebilir. Bu veriye ölçüm verisi yerine gösterge verisi denir.

. Durum verisi : bir aletin iç şartlarını (durumunu) gösteren veri.

- GİRİŞ:

. Programlama komutları : uzaktan kontrollü aletlere gönderilen veriler. Bu komutlar iki ayrı grupta toplanır.

- program komutları: tek byte'lık anında işlenmesi gereken komutlar. "START", "RESET" gibi.

- program verileri : programlama için çok byte'lı veriler. genlik yada frekans programlanması gibi.

. Gösterge verisi : yazıcı, kaydedici, monitör yardımıyla basılabilen yazı yada başka tür veriler.

Bu farklı tipteki mesajların farklı formatları vardır. Bu formatlar farklı uygulamalara göre değişebilir.

Aşağıda farklı mesaj tipleriyle çalışan aletler arasındaki veri iletimine örnekler verilmiştir.

- Sayısal voltmetreden kontrolöre gönderilen ölçüm verisi
- Sayısal voltmetreden kontrolöre gönderilen durum verisi
- Teypten çiziciye gönderilen gösterge verisi
- Kontrolörden teybe gönderilen programlama komutu
- Sayıcıdan yazıcıya ölçüm verisi (yazıcı için gösterge verisi)

4.3. BİRİM MESAJ AYRIMI

Yukarıda anlatılan tüm alet bağımlı mesajlar belirli sayıda bilgi iletimi için kullanılabilir. Bilgi iletimi sonu genellikle yazısal sonu (EOS:End Of String) karakteriyle biten bir yada daha çok veri byte'larıyla yapılır.

Oluşturulan, yorumlanan ve işlenen byte dizileri mesaj birimi olarak kabul edilir. Böyle bir mesaj birimi alete bağımlı mesajın bağımsız en küçük parçasıdır.

Bir mesaj biriminde bir başlık (alfabetik), bir ana bölüm (sayısal) ve bir son vardır.

Birim mesaj kapsamı veri parçalarının anlaşılır olması için veri alanlarına ayrılmıştır. Bu veri alanları aşağıda, tablodaki gibi harflerle gösterilmektedir.

T	Veri tip ve/veya niteliği	Başlık (alfabetik)
U	Veri işareti	Ana bölüm (sayısal)
V	Sayısal değeri	
W	Üstel gösterimi	
X	Yazısal sınırlayıcı	Son (sınırlayıcı)
Y	Blok sınırlayıcı	
Z	Kayıt sınırlayıcı	

Tablo 4.1. Bir mesaj biriminde veri alanları

Bir mesajın tüm veri alanlarını içermesi gerekmez. Kullanılan alete ve uygulamaya bağlı olarak her mesaj farklı veri takımını kullanır.

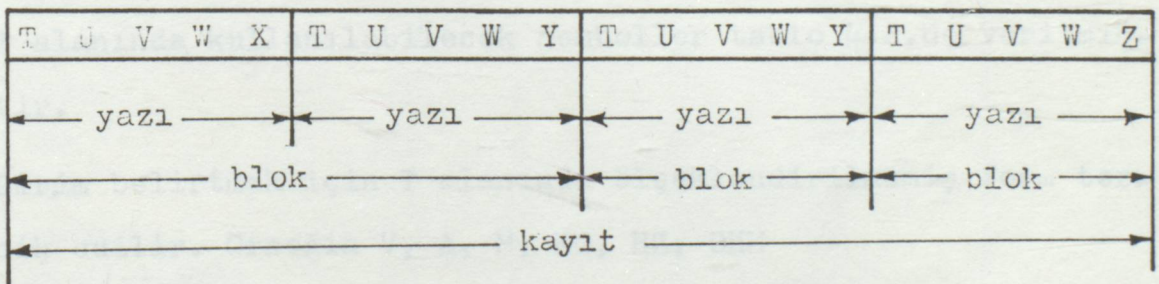
Bir alete bağımlı mesaj bir çok ilgili birimlerden oluşur. Kaynağın ve alıcının alete bağımlı mesaj içersindeki farklılıkları ayırdedebilmesi için kayıt, blok ve yazılar arasında bir ayırım yapılır.

Yazı : Yazı, bir karakter yada byte dizisidir. Mesaj birimi ve bilginin en küçük olası birimi olarak adlandırılır.

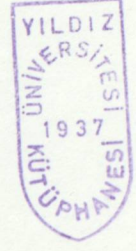
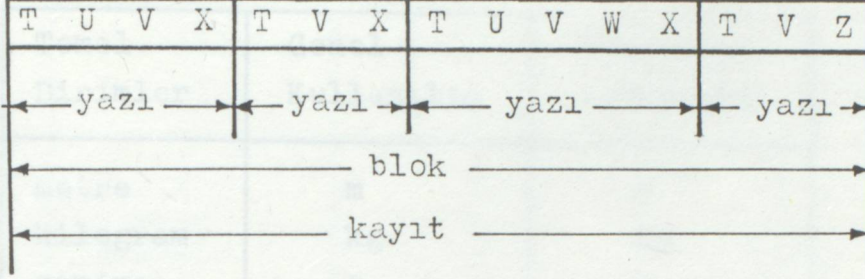
Blok : Blok, ilgili veri yazıları dizisidir. Bir blok, bir yada daha çok yazı içerir.

Kayıt: Kayıt, bir yada daha çok veri bloku dizisidir. Tüm alete bağımlı mesajı oluşturur.

Bir blok içindeki ardışıl yazısallar, yazısal sınırlayıcılarla (X) bölünürken, kayıt içindeki ardışıl bloklar blok sınırlayıcıları ile (Y) ayrılır. Bir kayıt ise kayıt sınırlayıcısı ile sonlandırılır. Şekil 4.1.de alet bağımlı mesaj yapısı görülmektedir.



Şekil 4.1.a. Alet bağımlı mesaj yapısı örneği



Şekil 4.1.b. Alet bağımlı mesaj yapısı örneği

4.3-1 BAŞLIK (T BÖLGESİ)

Bir mesaj yapısında T bölgesi, verinin, tip, birim ve niteliği ile ilgili bilgilerin bulunduğu bölgedir.

T bölgesinde yalnızca alfabetik karakterler kullanılır. Genellikle 7 bitlik ASCII kodun 4. ve 5. sütunlarındaki kodlar seçilir.

T alanının uzunluğu her alete göre değişir ama bir alet için her zaman sabittir ve olabildiğince kısa olmalıdır.

T bölgesi içerikleri ölçülecek verinin özelliğine göre ölçme sırasındaki taşma, aşırı yüklenme, kalibrasyon değeri ve kademedir.

T alanında kullanılabilecek semboller tablo 4.2.de verilmiştir.

Birim belirtmek için T alanında ölçeklendirilmemiş form tercih edilir. Örneğin V, A, M, KG, HZ, OHM

Birimlerin yanında çarpım faktörü olduğunda bunları belirtmek için ölçeklendirilmiş form kullanılabilir. Örneğin MV, UA, MAHZ, KOHM, CM

Temel Birimler	Genel Kullanılış	Gösterimi (IEEE-488)
metre	m	M
kilogram	kg	KG
saniye	s	S
amper	A	A
kelvin	K	K
mol	mol	MOL
kandela	cd	CD

Tablo 4.2.a.

Diğer birimler	Genel Kullanılış	Gösterimi (IEEE-488)
grad (açı)	g	CON
derece (açı)	°	DEG
dakika (açı)	'	MNT
saniye (açı)	"	SEC
litre	l	L
alan	a	ARE
dakika (zaman)	min	MIN
saat	h	HR
gün	d	D
yıl	a	ANN
gram	g	G
ton	t	TNE
bar	bar	BAR
stokes	St	ST
elektronvolt	eV	EV
derece santigrad	°C	CEL
atomic kütle birimi	u	U

Tablo 4.2.b.

Türetilmiş Birimler	Genel Kullanılış	Gösterimi (IEEE-488)
hertz	Hz	HZ
newton	N	N
paskal	Pa	PA
joule	J	J
watt	W	W
coulomb	C	C
volt	V	V
farad	F	F
ohm	Ω	OHM
siemens	S	SIE
weber	Wb	WB
tesla	T	T
henry	H	H
lumen	lm	LM
lux	lx	LX
bel	B	B

Tablo 4.2.c.

Çarpımlar	Çarpım Faktörü	Genel Sembol	Gösterimi (IEEE-488)
tera	10^{12}	T	T
giga	10^9	G	G
mega	10^6	M	MA
kilo	10^3	k	K
hekto	10^2	h	H
deka	10^1	da	DA
desi	10^{-1}	d	D
santi	10^{-2}	c	C
mili	10^{-3}	m	M
mikro	10^{-6}	μ	U
nano	10^{-9}	n	N
piko	10^{-12}	p	P
femto	10^{-15}	f	F
atto	10^{-18}	a	A

Tablo 4.2.d.

Tablo 4.2. Birimler ve çarpımlarının gösterimi

4.3-2 ANABÖLÜM (U, V, W BÖLGELERİ)

U, V ve W bölgeleri, mesajın, iletilen verisinin sayısal değerini belirtir. Bazı durumlarda mesajın gövde kısmında yalnızca V bölgesi bulunabilir, hatta bir mesaj içinde ana bölümün hiç kullanılmadığı uygulamalarda vardır.

a) U Bölgesi :

U bölgesi , V bölgesinde verilecek değer in işaretini belirtmek için kullanılır. V bölgesinde verilen değer pozitif ise U bölgesi ana bölümde yer almaz. U bölgesinde izin verilebilen karakterler yalnızca "+", "-" ve "Δ" (boşluk) dir. U bölgesinin uzunluğu her zaman 1 byte'tır.

b) V Bölgesi :

V bölgesi, ölçülen verinin yada program verisinin nümerik değerini belirtir. Sabit bir uzunluğu yoktur.

V bölgesinde ondalık sayı yazma olanağı da vardır.

V bölgesinde izin verilebilen karakterler 7 bit ASCII kodunun 3. sütunundaki sayısal kodlardan oluşmuş ondalık değerler ve ondalık noktası yada üs noktasıdır.

c) W Bölgesi :

W bölgesi, üstel ifade kullanılacağı nda V bölgesinde belirtilen sayısal değer in üstünü kapsar. W bölgesinin uzunluğu her alete göre değişir, ama bir alet için sabittir, ve 3 bölüm içerir.

- 10 tabanına göre üstel ifade yazılacağını belirtmek için yalnız "E" karakteri

- Üstelin işaretini belirtmek için "+" yada "-", tek bir karakter
- Üst değerini belirtmek için 7 bit ASCII kodunun 3. sütunundan sayısalılar

Üst değerini yazmak için genelde iki basamak önerilir.

4.3-3 SINIRLAYICILAR (X, Y ve Z BÖLGELERİ)

Ölçüm sistemlerinde üç sınır seviyesi kullanılır. X, Y ve Z bölgelerindeki sınırlayıcılar mesaj elemanlarını çeşitli seviyelerde bölmek için kullanılır. Tablo 4.3.te bölücü (sınırlayıcı) tipleri, kodları verilmiştir.

İki yada daha çok sınırlayıcıyanyana kullanılamaz. Eğer bir kayıt yalnızca tek bir bloktan oluşuyorsa ayrıca blok sınırlayıcısı kullanılmaz. Aynı şekilde eğer bir blok yalnızca tek bir yazısalardan oluşuyorsa ayrıca yazısal sınırlayıcısı kullanılmaz.

Bölge	Sınırlayıcı tipi	Kullanılan kod(lar)	Kullanılabilen kodlar
X	Yazı	, virgül ; noktalı virgül	
Y	Blok	<u>ETB</u>	<u>CR</u> ve/veya <u>LF</u> yada <u>NL</u>
Z	Kayıt	<u>ETX</u> yada DAB^END	(<u>CR</u> ve/veya <u>LF</u>) ^END yada <u>NL</u> ^END

Tablo 4.3. Sınırlayıcı tip ve kodları

a) X Bölgesi (yazısal sınırlayıcı) :

X Bölgesi yazısal sınırlayıcıyı içerir ve yalnızca bir blok içinde ilişkili veri dizilerini ayırmak için kullanılır.

Yazısal sınırlayıcılar çift yada çoklu mesaj birimleriyle bir grup oluşturmak için kullanılır.

Yazısal sınırlayıcı için kullanılan ASCII kod virgül", " yada noktalı virgül ";" dır.

b) Y Bölgesi (blok sınırlayıcı) :

Y bölgesi blok sınırlayıcıyı içerir ve bir kayıt içinde farklı blokları ayırmak için kullanılır. Blok sınırlayıcıları bir grup mesaj birimini sonlandırır.

Blok sınırlayıcısı için kullanılan ASCII kod ETB'dir. Ayrıca CR, LF yada NL blok sınırlayıcısı olarak kullanılabilir.

c) Z Bölgesi (kayıt sınırlayıcı) :

Z bölgesi kayıt sınırlayıcıyı içerir ve alet bağımlı mesajı sonlandırmak için kullanılır.

Kayıt sınırlayıcı için kullanılan ASCII kodu ETX'tir. ETX byte'ı ile birlikte bir END mesajı da verilebilir.

Örnekler :

UV₁, UV₁, UV₁, UV₁ETX

TUV₁; UV₂; UV₃; ETB TUV₁; UV₂; UV₃ETX

T₁UV₁, UV₂CRLF T₂UV₁, UV₂CRLF T₃UV₁, UV₂ETX

4.4. FARKLI MESAJ TIPLERİ

Alet bağımlı mesajların 4 farklı tipi vardır.

- Ölçüm verisi
- Gösterge verisi
- Durum verisi
- Programlama deyimleri

4.4-1 ÖLÇÜM VERİSİ

Ölçüm verisi genellikle bir ölçü aletinin çıkışı olarak alınır. Alet veri modunda bilgiyi (ölçüm verisi) IEEE-488 hattına koyar.

Bir ölçüm verisinin mesaj birimi 5 veri alanından oluşur. Bunlar sırasıyla T, U, V, W, ve X, Y ve Z'den biridir. Her bölge içinde en ağırlıklı byte önce gönderilir. V ve T bölgeleri dışında hepsi seçimlidir. Bir blok içersinde T de isteğe bağlı kullanılabilir. V bölgesinin içeriği son gönderilen T bölgesi içinde dolaylı olarak ifade edilmişse kullanılabilir. Bölgeler arasında boşluk bırakmaya izin verilmez. T, V ve W bölgelerinin uzunlukları aletin gereksinimine göre düzenlenir.

Örnekler :

VDCΔRES+12.345E-3, VDCΔRES-0.028E+00ETX

ΔOHM4567, ΔOHM8923, KOHM0013ETX

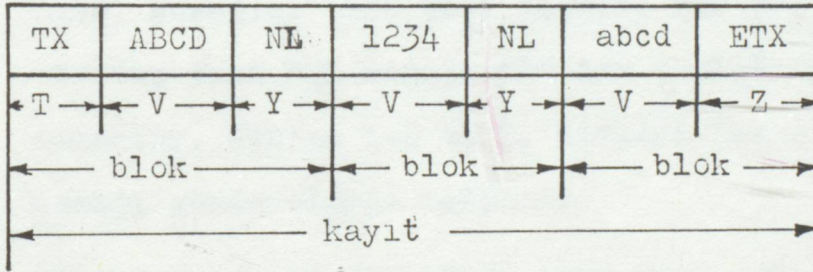
ΔΔHZ93.475; ΔKHZ0.8326; MAHZ00.347ETX

MA-6.893E-03ETX

Bazı uygulamalarda T bölgesi 2 bölümden oluşur. Birinci bölümde verinin tipi, ikinci bölümde ondalık veri cinsinden nitelik ve ondalık olmayan veri cinsinden kod belirtilir.

4.4-2 GÖSTERGE VERİSİ

Gösterge verisi veri modu süresince alınan veridir. Gösterge verisi başka bir aletten alınan ölçüm verisi ile orantılı olmalıdır. Gösterge verisi, ölçüm verisinden istenenleri karşılamalıdır. Bir aletten başka bir alete yazı iletilirken mesaj yapısı farklı olur. Burada U ve V bölgeleri yoktur, T bölgesi ise V bölgesindeki karakterlerin yazı olduğunu belirtir.



Şekil 4.2. Gösterge veri yapısı

7 bit ASCII tablosunun yalnızca basılabilen karakterleri gösterge verisi olarak kullanılabilir. Dikkat edilmesi gereken şey hem gösterge verisi hem de sınırlayıcı olarak kullanılabilen virgül ve noktalı virgül gibi karakterlerin kullanımındır.

CR, LF ve NL gibi blok ve kayıt sınırlayıcılar, formatlayıcı olarak kullanılabilirler.

START, RESET, DRAW gibi göstergeyi ve depolama işlemini kontrol eden veriler gösterge verisi olarak değil, programlama komutu olarak kabul edilirler.

STB 6 : Anormal yada alarm durumu

4.4-5 DURUM VERİSİ

Bir alet, durumunu bir başka alete, genellikle de kontrolöre, değişik yollarla iletebilir. Bunlardan biri tek hatlı mesaj SRQ göndermektir.

Kontrolör, SRQ mesajını aldığı anda, hat üzerindeki aletlerin durumlarına bakmak amacı ile herbirinin STB (status byte-durum byte'ı)'ını almak için seri tarama işlemi başlatır.

STB, aletin durum verisini (DIO 1-6,8de) ve RQS (request service) mesajını (DIO 7de) içerir. Bir aletin STB'inin 7. biti "1" ise yani RQS mesajı "1" ise o alet SRQ mesajı üretmiş demektir. STB'in 1-6 ve 8. bitleri ise o aletin neden SRQ mesajı gönderdiğini belirtir.

STB'in her bitinin anlamı aşağıdaki gibidir:

STB 1-4 : Ek durumlar

Bu 4 bit durum verisini ayrıntılı olarak saklar.

Örneğin alarm durumu ile ilgili daha ayrıntılı bilgi verir.

STB 5 : Meşgul, hazır durumu

STB5="1" olduğunda alet, hala programlanmış işlevini sürdürmekte olduğunu, çıkışta geçerli verisinin olmadığını yada yeni veriyi henüz almadığını belirtir.

STB5="0" olduğunda ise alet programlanmış işlevini bitirdiğini, çıkışta geçerli verisinin olduğunu ya da yeni veri kabul edebileceğini belirtir.

STB 6 : Anormal yada alarm durumu için kullanılan STB6="1" olduğunda alet hatalı veri aldığını ya da gönderdiğini yada bir alarm durumu olduğunu belirtir.

STB6="0" ise her şey normaldir.

STB 7 : RQS mesajı

STB 8 : STB 1-4'te yazılabilecek veriyi iki katına çıkartmak için kullanılır.

	STB 8	RQS	STB 6	STB 5	STB 4	STB 3	STB 2	STB 1
"1"	Genişletilmiş.	Servis istemi var.	Anormal	Meşgul	x	x	x	x
"0"	Genişletilmemiş.	Servis istemi yok.	Normal	Hazır	x	x	x	x

Şekil 4.3. STB formatı

4.4-4 PROGRAMLAMA KOMUTLARI

Programlama komutları, uzaktan kumanda edilen bir yada daha çok aletin kademe, mod gibi fonksiyonlarının belirlenmesi için kullanılır. Bu komutlar veri modunda iken alet tarafından kabul edilir.

Daha önce de söylenildiği gibi programlama deyimleri iki gruba ayrılır:

- program komutları
- program verileri

Program Komutları:

Komut, yalnızca tek bir karakter içeren T bölgesinden oluşur. Komutlar alındıkları anda yerine getirildiğinden sınırlayıcılarla birlikte kullanılmazlar.

Program komutlarına örnek olarak START, RESET ve STOP verilebilir.

Program Verileri:

Program verilerinde tüm veri bölgeleri isteğe bağlı olarak kullanılabilir. T ve V veri bölgelerinin kullanılması zorunludur.

Veri kabulü sırasında bölgeler T'den Z'ye sırayla alınır, boşluklar kabul edilmez. Her bölgede önce en ağırlıklı byte gönderilir.

T alanı U, V ve W alanlarındaki program verisinin tipini belirler. Tüm alanlar daha önce belirtilen isteklere uygun olmalıdır. V alanının belirli bir uzunluğu yoktur.

Program veri kaydının sonunda alınan kayıt sınırlayıcısı, alınan program verisinin işlenmesi için bir komut gibi kabul edilir.

Bir alet yalnızca gösterge verisi alıyorsa sürekli gösterge modunda çalışmalıdır.

Bir alet yalnızca programlama deyimlerini alıyorsa program verileri ve program komutları arasında ayırım yapmaya gerek yoktur.

Bir alet hem programlama deyimlerini hem de gösterge verisini alabiliyorsa ikisi arasında kesin bir ayırım yapılmalıdır. Bu işlem, ESC karakteri gönderilmesi gibi veri kaydırma yollarıyla yapılabilir. Alet normalde gösterge verisini almak için gösterge modundadır. ESC karakterleri peşpeşe gönderildiğinde alet program moduna geçirilir. Kayıt sınırlayıcısı (Z)in alınmasıyla alet gösterge moduna döner. Gösterge modunda program komutu alabilmek için önceden ESC karakteri gönderilmelidir.

4.5. VERİNİN GÖSTERİLİŞİ

İletilen çok bitli kodun en az ağırlıklı biti veri hattının DIO-1 teline yerleştirilir. Alet bağımlı mesajların gösterimi için kullanılan 7 bit ASCII kodu bir mesaj biriminin her bölgesinde kullanılır. Bu kodun b_0 biti DIO-1'e, b_6 biti DIO-7'ye yerleştirilir. DIO-8 ise ya 'parity bit' olarak kullanılır yada "Ø"da tutulur.

Hesaj biriminde kullanılan veri tipleri :

- alfabetik (A|B|C|... gibi)
- sayısal (0|1|2|... gibi)
- sembolik (+|-|. (periyod)|, (virgöl)| Δ (boşluk))

Veriler iki, sekiz, on ve onaltı tabanlarına göre ifade edilebilirler.

On tabanına göre olmayan verilerin iletimi için U ve W bölgeleri kullanılmaz.

V bölgesinde kullanılabilecek on tabanlı olmayan sayıların gösterimi aşağıdaki gibidir:

ikili gösterim : 0 1 .

sekizli gösterim : 0 1 2 3 4 5 6 7 .

onaltılı gösterim : a) 0 1 2 3 4 5 6 7 8 9 A B C D E F . yada
b) 0 1 2 3 4 5 6 7 8 9 : ; < = > ? .

Onaltılı gösterimde genellikle a şikkındaki karakterler kullanılır. Bu karakterlerin kullanımı sırasında A-F arasındaki karakterlerin T bölgesine yazılanlarla karıştırılmamasına dikkat edilir. (b) şikkında verilen karakterler kullanılırken de aynı zamanda sınırlayıcı olarak da kullanılabilen ";" karakterinin kullanımına dikkat edilmelidir.

On tabanlı verinin 7 bit ASCII kodu ile ifade edilmesi sırasında U, V ve W bölgeleri kullanılır. On tabanlı veri gösteriminde kullanılabilen karakterler şunlardır:

0 1 2 3 4 5 6 7 8 9 E Δ (boşluk) + - . (ondalık noktası)

On tabanlı verinin üç farklı gösterimi vardır.

1. Bu gösterimde tam sayılar ifade edilir. İşaretli gösteriliş tercih edilmektedir. Üstel ifadeyi kapsayan W bölgesi yoktur. Ama U bölgesi ve isteğe bağlı olarak V bölgesi bulunmalıdır.

Örnek :

<u>Ortak gösterim</u>	<u>İşaretsiz gösterim</u>	<u>İşaretli gösterim</u>
2368	0002368 ΔΔΔ2368	<u>+002368</u> ΔΔ+2368
-1257	gösterilemez	<u>-001257</u> ΔΔ-1257
0	0000000 ΔΔΔΔΔΔ0	<u>+000000</u> ΔΔΔΔΔΔ0

2. Bu gösterimde ondalık sayılar ifade edilir. Ondalık noktasının solunda en azından 1 basamak bulunmalıdır. 1.gösterimdeki gibi önemli bölgeler U ve V bölgeleridir.

Örnek :

<u>Ortak gösterim</u>	<u>İşaretsiz gösterim</u>	<u>İşaretli gösterim</u>
36.98	36.98000 00036.98 ΔΔ36.980	<u>+36.9800</u> ΔΔ+36.98 ΔΔΔ36.98
-0.4712	gösterilemez	<u>-0.47120</u> -00.4712 Δ-0.4712

3. Bu gösterimde üstel sayılar ifade edilir. Bu kez U(işaret) V(sayı) ve W(üs) bölgelerinin tümü önemlidir. W bölgesi, bir tanımlayıcı (E kadakteri), bir işaret (+ veya -) ve bir yada iki sayı (üs) içerir.

Bu gösterimde iki basamaklı üs gösterimi tercih edilir.

Eğer üs "0" ise "+" kullanılmalıdır.

Örnek :

<u>Ortak gösterim</u>	<u>1.gösterim şekli</u>	<u>2.gösterim şekil</u>	<u>3.gösterim şekil</u>
3800	003.8E+03 <u>+03.8E+03</u> ΔΔ3.8E+03	00.38E+04 <u>+0.38E+04</u> Δ0.38E+04	00038E+02 <u>+0038E+02</u> ΔΔΔ38E+02
-0.0047	<u>-04.7E-03</u> Δ-4.7E-03	-0.47E-02	-0047E-04

Yukarda her üç gösterim şekli için verilen örneklerde altı çizili olan gösterimler tercih edilir.

5.1. AMSTRAD CPC 6128 İLE IEEE-488 ARABİRLİĞİNİN OLUŞTURULMASI

Bu çalışmada IEEE-488 standardında giriş-çıkış olan programlanabilir ölçü, kayıt, kontrol aletleriyle veri iletişimi için bir arabirim tasarlanmaya çalışılmıştır.

Bu tasarımda katalog bilgileri ek A'da verilen Motorola 68450 GP1A (General Purpose Interface Adapter) entegre devresi yada Siemens HEF-4738V entegre devresi kullanılmak istenmiş ama her iki entegre devre de bulunamadığından AMSTRAD CPC6128 bilgisayarını ile bu arabirim/kontrolü oluşturulmaya çalışılmıştır.

16 telli IEEE-488 hattına bağlanmak için AMSTRAD CPC6128'in genişletme portundan (expansion port) alınabilen B veri hattını 16'ya yükseltmek amacı ile 8255 PPI (Programmable Peripheral Interface) entegre devresinden yararlanılmıştır.

BEŞİNCİ BÖLÜM

8255 entegre devresi AMSTRAD CPC6128 BİLGİSAYARI İLE 8 bitlik B portu olan programlanabilir IEEE-488 İLETİŞİM HATTI entegre devresidir. Bu temel çalışma modu vardır.

Mod 0'da 8'er bitlik A, B ve C portları giriş yada çıkış olarak çalıştırılır.

Mod 1'de A ve B portları giriş yada çıkış olarak, C portu ise analog işaretlerini almak yada iletmek için kullanılır.

Mod 2'de ise A portu 8 bitlik çift yönlü veri hattı gibi kullanılabilir. B portu bu modda kullanılmaz. C portu ise

mod 1'deki gibi analog işaretlerini almak yada iletmek için kullanılır.

5.1. AMSTRAD CPC 6128 İLE IEEE-488 ARABİRİMİNİN OLUŞTURULMASI

Programlanabilir.

Bu çalışmada IEEE-488 standardında giriş-çıkışı olan programlanabilir ölçü, kayıt, kontrol aletleriyle veri iletişimi için bir arabirim tasarlanmaya çalışılmıştır.

Bu tasarımda katalog bilgileri ek A'da verilen Motorola 68483 GPIA (General Purpose Interface Adapter) entegre devresi yada Siemens HEF-4738V entegre devresi kullanılmak istenmiş ama her iki entegre devre de bulunamadığından AMSTRAD CPC6128 bilgisayarı ile bu arabirim kontrolü oluşturulmaya çalışılmıştır.

16 telli IEEE-488 hattını oluşturmak için AMSTRAD CPC6128'in genişletme portundan (expansion port) alınabilen 8 veri tellini 16'ya yükseltmek amacı ile 8255 PPI (Programmable Peripheral Interface) entegre devresinden yararlanılmıştır.

8255 entegre devresi , ek B'de görüldüğü gibi 8 bitlik uç portu olan programlanabilir arabirim entegre devresidir. Üç temel çalışma modu vardır.

Mod 0'da 8'er bitlik A, B ve C portları giriş yada çıkış olarak çalıştırılır.

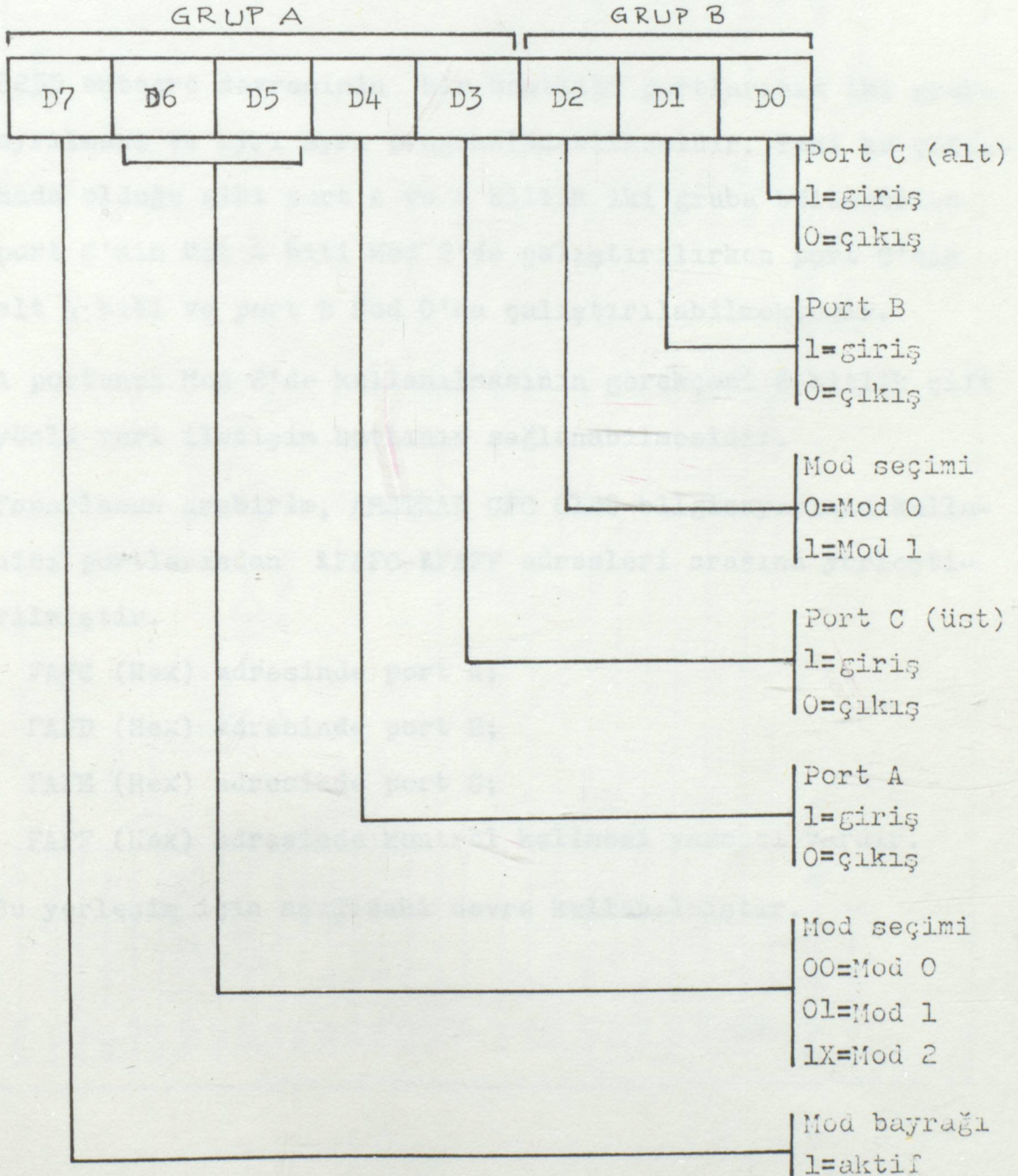
Mod 1'de A ve B portları giriş yada çıkış olarak, C portu ise anlaşma işaretlerini almak yada iletmek için kullanılır.

Mod 2'de ise A portu 8 bitlik çift yönlü veri hattı gibi kullanılabilir. Bportu bu modda kullanılamaz. C portu ise mod 1'deki gibi anlaşma işaretlerini almak yada iletmek için kullanılır.

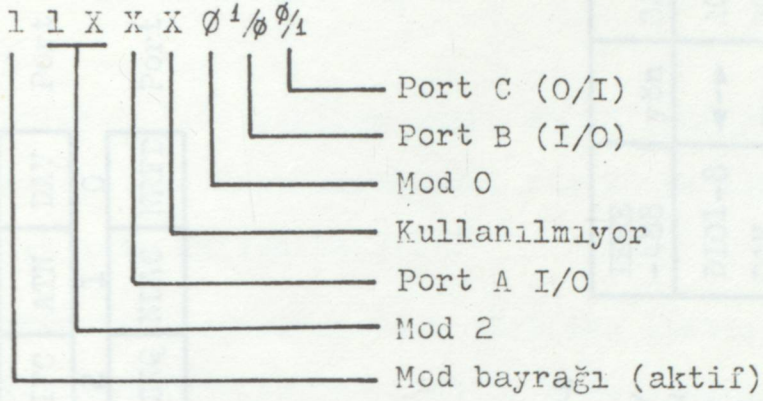
C portu her üç modda da 4'er bitlik iki ayrı port gibi programlanabilir.

Bu çalışmada 8255 entegre devresi A portunun veri hattı olarak kullanılabilmesi için A grubu Mod 2'de, B ve C portlarının giriş yada çıkış olarak kullanılabilmesi için ise B grubu Mod 0'da çalıştırılmıştır.

Kontrol kelimesi yazmacının formatı aşağıdaki gibidir.



Kontrol kelimesi şu şekilde seçilmiştir :



8255 entegre devresinin bir özelliği portlarının iki gruba ayrılması ve ayrı ayrı programlanabilmesidir. Yani bu çalışmada olduğu gibi port A ve 4 bitlik iki gruba bölünebilen port C'nin üst 4 biti Mod 2'de çalıştırılırken port C'nin alt 4 biti ve port B Mod 0'da çalıştırılabilmektedir.

A portunun Mod 2'de kullanılmasının gerekçesi 8 bitlik çift yönlü veri iletişim hattının sağlanabilmesidir.

Tasarlanan arabirim, AMSTRAD CPC 6128 bilgisayarının kullanıcı portlarından &FAFC-&FAFF adresleri arasına yerleştirilmiştir.

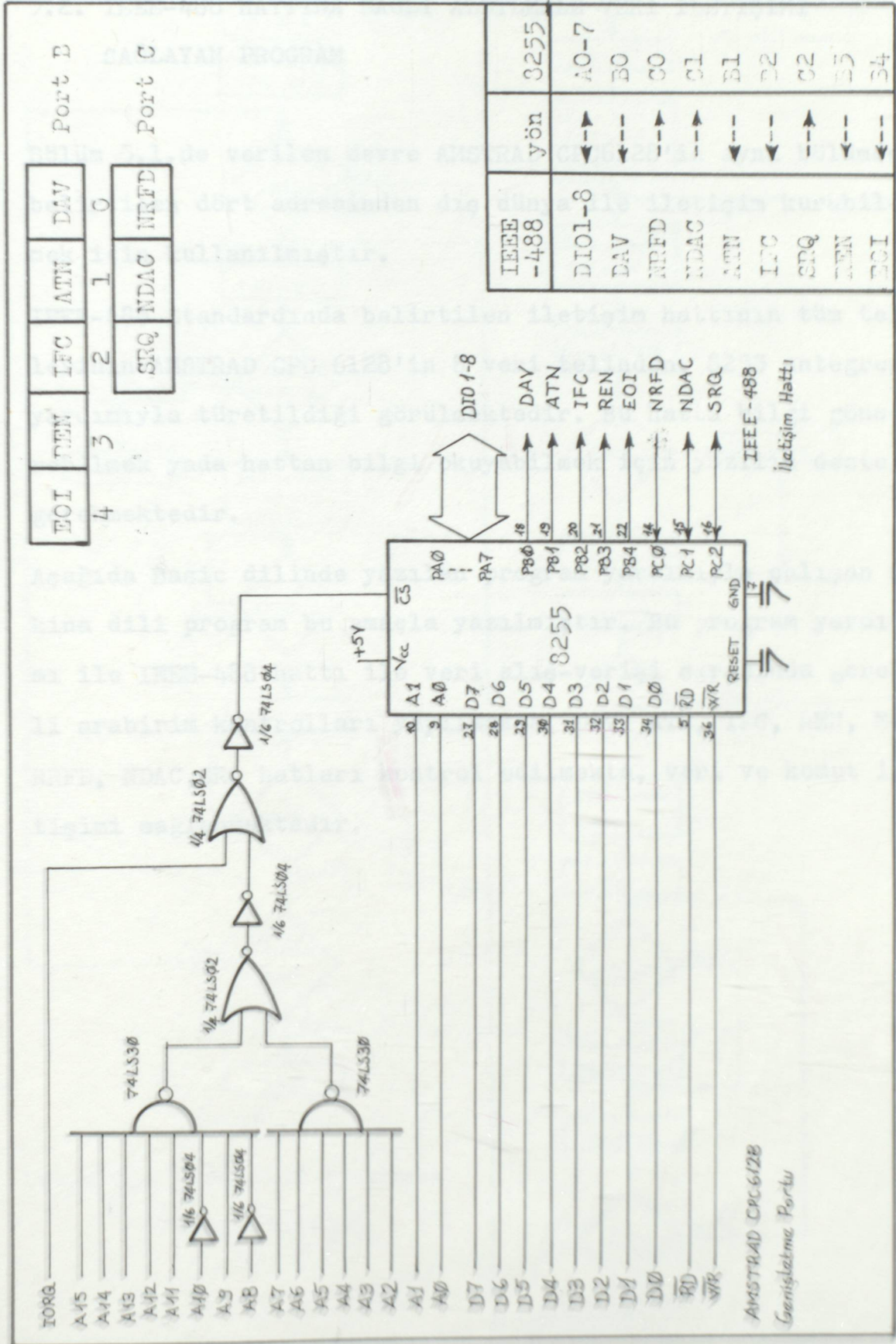
FAFC (Hex) adresinde port A;

FAFD (Hex) adresinde port B;

FAFE (Hex) adresinde port C;

FAFF (Hex) adresinde kontrol kelimesi yazması vardır.

Bu yerleşim için aşağıdaki devre kullanılmıştır.



Şekil 5.1 Amstrad CPC6128 bilgisayarına IEEE-488 şifalı arabirimi (talker konumu)

5.2. IEEE-488 HATTINA BAĞLI ALETLERLE VERİ İLETİŞİMİ SAĞLAYAN PROGRAM

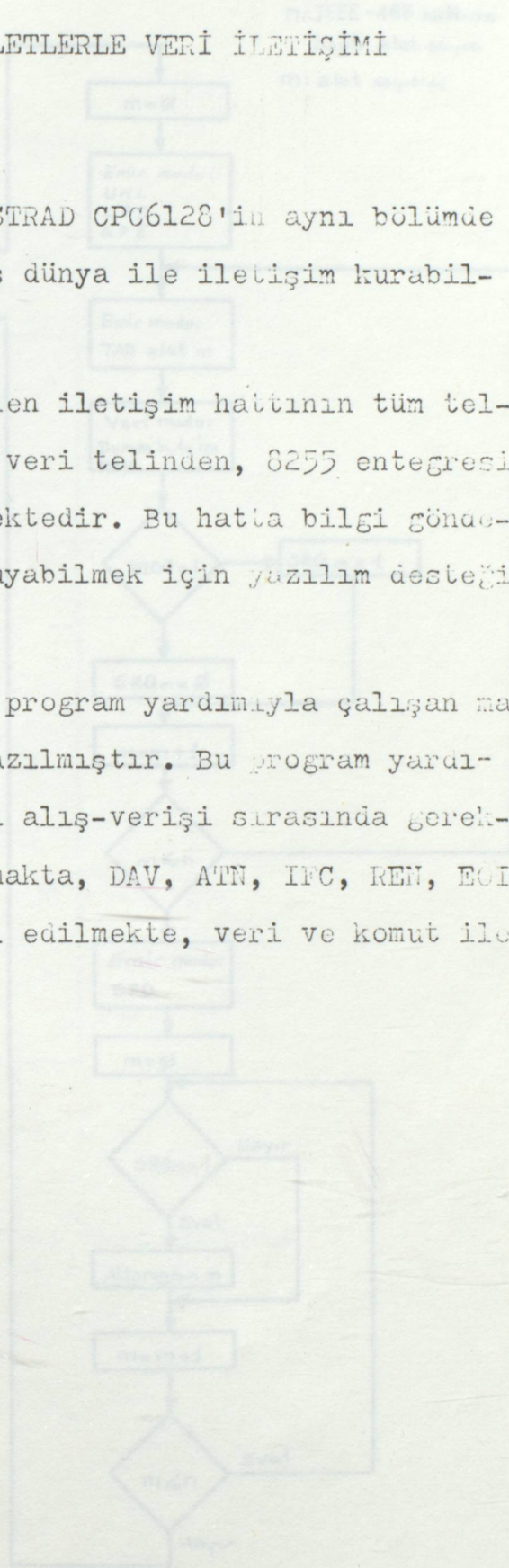
Bölüm 5.1.de verilen devre AMSTRAD CPC6128'in aynı bölümde belirtilen dört adresinden dış dünya ile iletişim kurabilmek için kullanılmıştır.

IEEE-488 Standardında belirtilen iletişim hattının tüm tellerininin AMSTRAD CPC 6128'in 8 veri telinden, 8255 entegresi yardımıyla türetildiği görülmektedir. Bu hatta bilgi göndermek yada hattan bilgi okuyabilmek için yazılım desteği gerekmektedir.

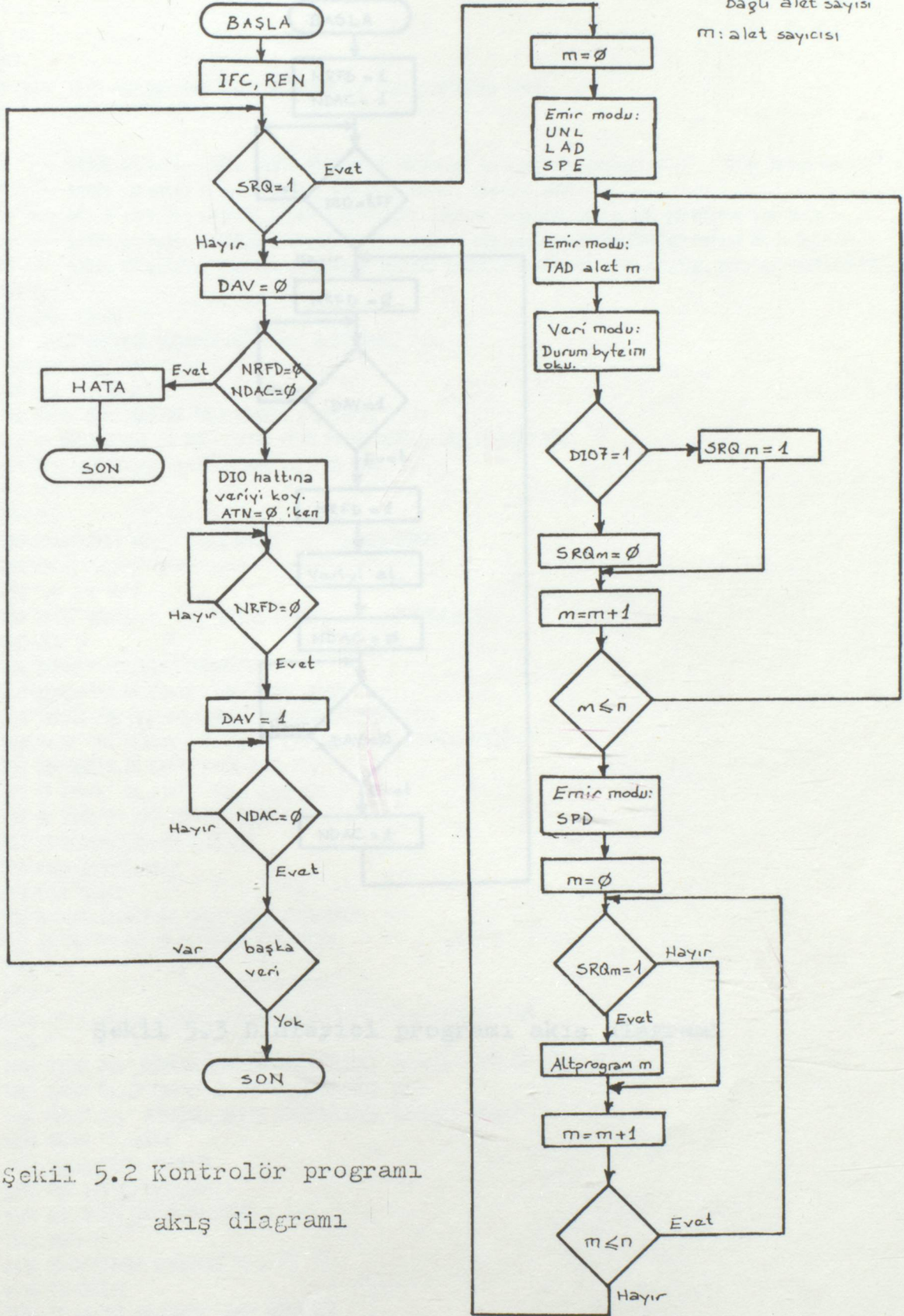
Aşağıda Basic dilinde yazılan program yardımıyla çalışan makina dili program bu amaçla yazılmıştır. Bu program yardımı ile IEEE-488 hattı ile veri alış-verişi sırasında gerekli arabirim kontrolleri yapılmakta, DAV, ATN, IFC, REN, EOI, NRFD, NDAC, SRQ hatları kontrol edilmekte, veri ve komut iletişimi sağlanmaktadır.

Şekil 5.2 Kontrolör programı

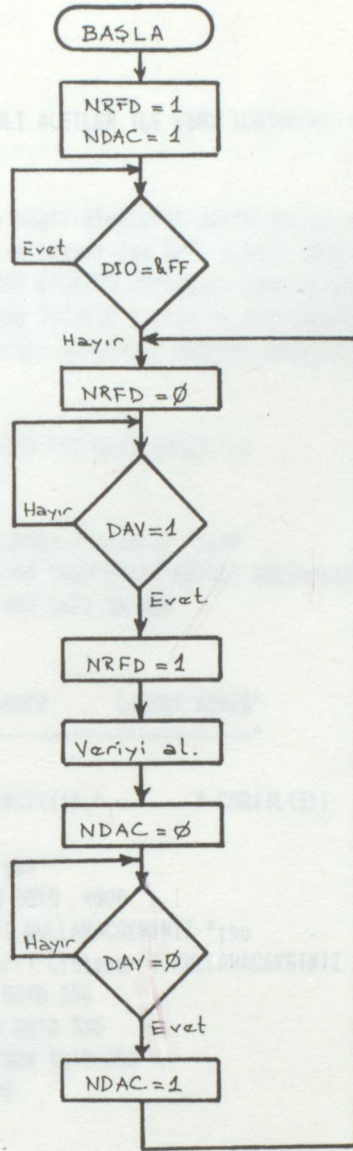
akış diyagramı



n: IEEE-488 hattına
bağlı alet sayısı
m: alet sayıcısı



Şekil 5.2 Kontrolör programı
akış diagramı



Şekil 5.3 Dinleyici programı akış diagramı

```

1130 IF C$="E" OR C$="e" THEN GOTO 1130
1 '
2 '
5 '**** IEEE-488 HATTINA BAGLI ALETLER ILE VERI ILETISIMI ****
6 '** Listener olarak adreslenmis alete bilgi gonderilmesi
7 '
8 ' --- &4000 adresine hatta bagli aletlerin adresleri, bu aletlere gonderilecek olan komut ve veriler ;
9 ' --- &4001 adresine program hatali ise &FF, hatali degilse &00;
10 '--- &4100 adresine AMSTRAD CPC6128 dinleyici iken okudugu verilerin son adresinin Low Byte'i,
11 '--- &4101 adresine AMSTRAD CPC6128 dinleyici iken okudugu verilerin son adresinin High Byte'i;
12 '--- &4500 adresinden sonraki adreslere AMSTRAD CPC6128 dinleyici iken okudugu veriler yazilmaktadir.
100 CLS
110 CALL &5000
120 INPUT "AMSTRAD DISINDA HATTA KAC ALET BAGLI ";N
130 DIM T(N),L(N)
140 FOR I=1 TO N
150 PRINT I;" . ALETIN TALK ADRESI :";:INPUT " ";T$
160 IF ASC(T$)<64 OR ASC(T$)>95 THEN PRINT "HATALI ADRES":GOTO 150
170 T(I)=ASC(T$):L(I)=(T(I) AND &1F) OR &20
180 NEXT I
190 CLS
200 PRINT "ALET NO      TALK ADRES      LISTEN ADRES"
210 PRINT "-----"
220 FOR I=1 TO N
230 PRINT TAB(3) I,"      "CHR$(T(I)),"      " CHR$(L(I))
240 NEXT I
250 INPUT "Bilgiler Dogrumu";C$
260 IF C$="H" OR C$="h" THEN GOTO 4000
270 INPUT "KAC NUMARALI ALETI KULLANACAKSINIZ ";no
280 PRINT "NE OLARAK ( Talker / Listener ) KULLANACAKSINIZ ?"
290 C$=INKEY$:IF C$="" THEN GOTO 290
300 IF C$="L" OR C$="l" THEN GOTO 330
310 IF C$(">")"T" AND C$("<")"t" THEN GOTO 290
320 POKE &4000,T(no):GOTO 190
330 POKE &4000,L(no)
340 CALL &5000
350 H=PEEK(&4001):IF H=&FF THEN GOTO 5000
360 IF C$="T" OR C$="t" THEN GOTO 3000
1000 '
1010 '
1020 '** Listener olarak adreslenmis alete bilgi gonderilmesi
1030 '
1040 PRINT NO;" NUMARALI ALETE GONDERILECEK VERILER KOMUT MU (E/H) ?"
1050 INPUT C$:IF C$="E" OR C$="e" THEN GOTO 2000
1060 PRINT NO;" NUMARALI ALETE GONDERILECEK VERILERI YAZIN"
1070 INPUT " ",VERI$
1080 VERI$=VERI$+CHR$(3)
1090 FOR I=1 TO LEN(VERI$)
1100 OUT &FAFC,ASC(MID$(VERI$,I,1))
1110 NEXT I
1120 PRINT "DEVAM EDILECEK MI (E/H) ?"
1130 C$=INKEY$
1140 IF C$="E" OR C$="e" THEN GOTO 270

```

```

1150 IF C$="h" OR C$="H" THEN END
1160 IF C$="" THEN GOTO 1130
2000 '
2010 '
2020 '** Listener olarak adreslenmis alete komut gonderilmesi
2030 '
2040 PRINT NO;" NUMARALI ALETE GONDERILECEK KOMUTLARI YAZIN"
2050 INPUT " ",K$
2060 POKE &4000,ASC(K$)
2070 CALL &500E
2080 PRINT"DEVAM EDILECEK MI (E/H) ?"
2090 C$=INKEY$
2100 IF C$="E" OR C$="e" THEN GOTO 270
2110 IF C$="h" OR C$="H" THEN END
2120 IF C$="" THEN GOTO 2090
3000 '
3010 '
3020 '** Talker olarak adreslenmis aletten bilgi alinmasi (&4500'e)
3030 '
3040 CALL &5100
3050 L=PEEK(&4100):H=PEEK(&4101)
3060 veruz=(h*255+1)-&4500
3070 FOR i=0 TO veruz-1
3080 veri=PEEK(&4500+i)
3090 PRINT CHR$(veri);
3100 NEXT I
3110 PRINT"DEVAM EDILECEK MI (E/H) ?"
3120 C$=INKEY$
3130 IF C$="E" OR C$="e" THEN GOTO 270
3140 IF C$="h" OR C$="H" THEN END
3150 GOTO 3120
4000 '
4010 '
4020 '** ADRES DUZELTME
4030 '
4040 INPUT "KACINCI ALETIN ADRESI HATALI ";A
4050 PRINT A;" . ALETIN TALK ADRESI :";:INPUT " ";T$
4060 IF ASC(T$)<64 OR ASC(T$)>95 THEN PRINT"HATALI ADRES":GOTO 4060
4070 T(A)=ASC(T$):L(A)=(T(A) AND &1F) OR &20
4080 PRINT "BASKA HATALI ADRES VAR MI (E/H) "
4090 C$=INKEY$
4100 IF C$="E" OR C$="e" THEN 4040
4110 IF C$="H" OR C$="h" THEN 190
4120 GOTO 4090
5000 'BITTI

```

NESE AKTURE Assembler. Page 1.

Pass 1 errors: 00

```

10
20 ;***** SOURCE *****
30
5000 40 ORG #5000
5000 3EF9 50 LD A,#F9 ;CWR'e FA yaz
5002 2F 60 CPL ; ;Port A I/O, Port B Out
5003 01FFFA 70 LD BC,#FAFF ;Port C In
5006 ED79 80 OUT (C),A
5008 3E0C 90 LD A,#0C ;REN ve IFC
500A CD4D50 100 CALL PORTBO ;gonder
500D C9 110 RET
500E 3E0A 120 LD A,#0A ;Adres yada komut gonderilecegi
5010 CD4D50 130 CALL PORTBO ;icin ATN'yi 1 yap
5013 3A0040 140 LD A,(#4000) ;&4000'den device adresini yada komutu oku
5016 CD4850 150 CALL PORTAO ;ve bus'a gonder
5019 CD6350 160 CALL PORTCI ;C Portunu oku
501C CB57 170 BIT 2,A ;SRQ=1 ise
501E C46A50 180 CALL NZ,SPOL ;serial poll programina git
5021 3E08 190 LD A,#08 ;Bus'a NOT DAV ve ATN=0
5023 CD4D50 200 CALL PORTBO ;bilgisini gonder
5026 CD6350 210 CALL PORTCI ;C Portunu oku
5029 CB47 220 BIT 0,A ;NRFD=0 ise
502B CA5351 230 JP Z,HATA ;HATA yaz
502E CB4F 240 BIT 1,A ;NDAC=0 ise
5030 CA5351 250 JP Z,HATA ;Hata yaz
5033 C9 260 RET
5034 CD6350 270 CALL PORTCI ;C Portunu oku
5037 CB47 280 NRFDS BIT 0,A ;NRFD=0 ise
5039 2BFC 290 JR Z,NRFDS ;bekle
503B 3E09 300 LD A,#09 ;B Portuna
503D CD4D50 310 CALL PORTBO ;DAV mesajini gonder
5040 CD6350 320 CALL PORTCI ;C Portunu oku
5043 CB4F 330 NDACS BIT 1,A ;NDAC=0 ise
5045 2BFC 340 JR Z,NDACS ;bekle
5047 C9 350 RET
360 ;***** OUT *****
5048 01FCFA 370 PORTAO LD BC,#FAFC
504B 1808 380 JR PORTO
504D 01FDFA 390 PORTBO LD BC,#FADF
5050 1803 400 JR PORTO
5052 01FEFA 410 PORTCO LD BC,#FAFE
5055 2F 420 PORTO CPL
5056 ED79 430 OUT (C),A
5058 C9 440 RET
450
460 ;***** IN *****
5059 01FCFA 470 PORTAI LD BC,#FAFC
505C 1808 480 JR PORTI
505E 01FDFA 490 PORTBI LD BC,#FADF
5061 1803 500 JR PORTI
5063 01FEFA 510 PORTCI LD BC,#FAFE
5066 ED78 520 PORTI IN A,(C)
5068 2F 530 CPL
5069 C9 540 RET
506A C9 550 SPOL RET
560

```

```

570 ;***** A C C E P T O R *****
5100      590      ORG  #5100
5100 3EFA      600      LD  A,#FA      ;CWR'e FA yaz
5102 2F        610      CPL  ;          ;Port A I/O, Port B In,
5103 01FFFA    620      LD  BC,#FAFF ;Port C Out
5106 ED79      630      OUT (C),A
5108 3E03      640      LD  A,#03      ;NDAC=1 ve
510A CD5250    650      CALL PORTCD ;NRFD=1 yap
510D 210045    660      LD  HL,#4500 ;HL'ye veri baslangic adresini
5110 3E02      670 NRFDA LD  A,#02      ;NRFD'yi 0 yap
5112 CD5250    680      CALL PORTCD
5115 CD5E50    690 DAV1  CALL PORTBI ;B portunu oku
5118 CB47      700      BIT  0,A      ;DAV teline bak
511A 28F9      710      JR  Z,DAV1    ;DAV=0 ise bekle
511C 3E03      720      LD  A,#03      ;NRFD'yi 1 yap
511E CD5250    730      CALL PORTCD
5121 CD5950    740      CALL PORTAI ;datayi oku
5124 F5        750      PUSH AF      ;Stack'e at
5125 CD5E50    760      CALL PORTBI ;B Portunu oku
5128 CB4F      770      BIT  1,A      ;ATN teline bak
512A 2020      780      JR  NZ,ADRESS ;1 ise MYLAD ile kontrol et
512C F1        790      POP  AF      ;Datayi Stack'ten cek
512D 77        800      LD  (HL),A    ;(HL)'den yazmaya basla
512E F5        810      PUSH AF
512F 3E01      820 NDACA LD  A,#01      ;NDAC=0 NRFD=1 yap
5131 CD5250    830      CALL PORTCD
5134 CD5E50    840 DAV2  CALL PORTBI ;B Portunu oku
5137 CB47      850      BIT  0,A      ;DAV teline bak
5139 20F9      860      JR  NZ,DAV2    ;0 degilse bekle
513B 3E03      870      LD  A,#03      ;NDAC=1 NRFD=1
513D CD5250    880      CALL PORTCD
5140 F1        890      POP  AF      ;Datayi al
5141 D603      900      SUB  #03      ;"ETX"
5143 2803      910      JR  Z,RETURN  ;son RETURN'E git
5145 23        920      INC  HL      ;Data icin adresi 1 arttir
5146 18C8      930      JR  NRFDA
5148 220041    940 RETURN LD  (#4100),HL
514B C9        950      RET  ;          ;Basic'e don
514C F1        960 ADRESS POP  AF
514D F5        970      PUSH AF
514E D641      980      SUB  "A"
5150 28DD      990      JR  Z,NDACA
5152 C9        1000     RET
5153 3E30      1010 HATA LD  A,48
5155 CD5ABB    1020     CALL PRINT
5158 3E29      1030     LD  A,41
515A CD5ABB    1040     CALL PRINT
515D 3E36      1050     LD  A,54
515F CD5ABB    1060     CALL PRINT
5162 3E29      1070     LD  A,41
5164 CD5ABB    1080     CALL PRINT
5167 3EFF      1090     LD  A,#FF
5169 320140    1100     LD  (#4001),A
516C C9        1110     RET
BB5A          1120 PRINT EQU #BB5A

```

IV. MC68488 GENERAL PURPOSE INTERFACE ADAPTER (GPIA)

A. DESCRIPTION AND EXPLANATION OF PINOUTS

This new LSI NMOS device provides the interface function between the IEEE 488 Standard instrument bus and the M6800 family MPU bus. The MC6800 can receive, process, and send messages to the interface system through the MC68488. The MC68488 does not make the MC6800 a stand alone controller. However, the MC6800/MC68488 can implement the device controller function with some additional external logic and applicable software.

The MC68488 is able to automatically handle the following interface protocol:

- * Single or dual address capability
- * Secondary address capability
- * Complete source and acceptor handshake
- * Complete buffer and listener state diagrams
- * Service request state diagram
- * Local lockout
- * Parallel poll state diagram
- * Device clear state diagram
- * Device trigger state diagram
- * Ready for data (RFD) hold off

In addition, the MC68488 also has the additional capabilities related to the M6800 family:

- * Programmable interrupts
- * Trigger output pins
- * DMA (Direct Memory Access) lines
- * Address Switch Enable (ASE) output
- * Two transmit/receive buffer control outputs for MC68488A transceivers

NOTE: All discussions of pinouts and logic signals pertaining to the MC68488 or other M6800 family devices are with reference to positive logic (i.e. 5.24V is logic High). This is directly opposite to the 488-1975 Standard. Thus MC68488 pin designations will be the logic inverse. Example: the NDAC line of 488-1975 is the DAC pin of the MC68488.

TABLE 10—Description of MC68488 Pinouts

Symbol	Description
DB0-DB7	Allows Data Transfer Between the MPU and the MC68488
IB0-IB7	Allows Data Transfer Between the MC68488 and the 488 Bus
CS	Chip Select
RSEL/RSE	Register Selects
IRQ	Interrupt Request
RESET	Used to Initialize the Chip During Power-on
DMA GRANT	Direct Memory Access Grant
DMA REQUEST	Direct Memory Access Request
ASE	Address Switch Enable
DAC	Data Accepted
RFD	Ready For Data
DAV	Data Valid
ATH	Arbitration
ICP	Interface Clear
TRIG	Trigger Output
TRIG1	Transmit Enable
TRIG2	Receive Enable
TRIG3	End Of Identify
TRIG4	Transmit/Receive Handshake Control Output
CLK	Derivative of MPU's 2 Clock
R/W	Ready To Receive Data From MPU
TRIG5	Trigger pin - Responds to GET and IGT commands
VSS	Ground
VDD	5 V Power Supply

EK A

MC68488-HEF4738V ENTEGRE DEVRELERİ

KATALOG BİLGİLERİ



FIGURE 23 - Pinouts for MC68488 GPIA

GPIA/MPU Interface Signals

The MC68488 interfaces to the M6800 MPU with an eight-bit bidirectional data bus, a chip select, Read/Write/Ready line, three register select lines, an interrupt request line, two DMA control lines, and an address switch enable line.

IV. MC68488 GENERAL PURPOSE INTERFACE ADAPTER (GPIA)

A. DESCRIPTION AND EXPLANATION OF PINOUTS

This new LSI NMOS device provides the interface function between the IEEE 488 Standard instrument bus and the M6800 family MPU bus. The MC6800 can receive, process, and send messages to the interface system through the MC68488. The MC68488 does not make the MC6800 a stand-alone controller. However, the MC6800/MC68488 can implement the device controller function with some additional external logic and applicable software.

The MC68488 is able to automatically handle the following interface protocol.

- Single or dual address capability
- Secondary address capability
- Complete source and acceptor handshake
- Complete talker and listener state diagrams
- Service request state diagram
- Local lockout
- Parallel poll state diagram
- Device clear state diagram
- Device trigger state diagram
- Ready for data (RFD) hold off

In addition, the MC68488 also has the additional capabilities related to the M6800 family.

- Programmable Interrupts
- Trigger output pins
- DMA (Direct Memory Access) lines
- Address Switch Enable (ASE) output
- Two transmit/receive buffer control outputs for MC3448A transceivers

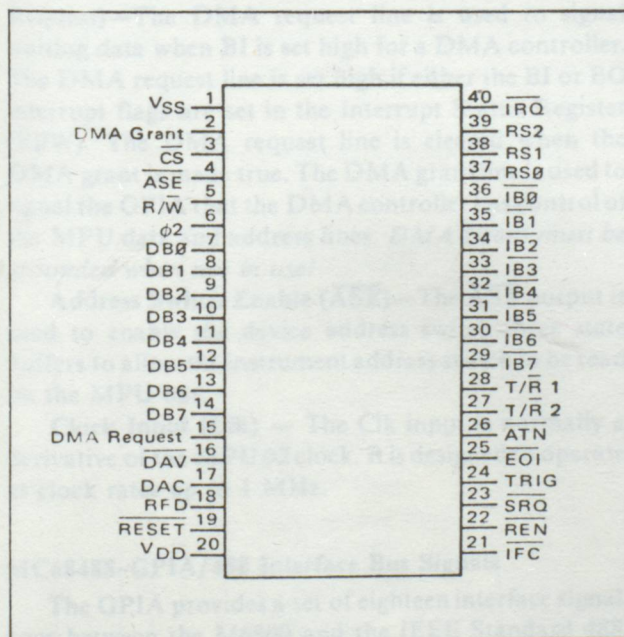


FIGURE 23 — Pinouts for MC68488 GPIA

NOTE: All discussions of pinouts and logic signals pertaining to the MC68488 or other M6800 family devices are with reference to positive logic (i.e. ≥ 2.4 V is logic high). This is directly opposite to the 488-1975 Standard. Thus MC68488 pin designations will be the logic inverse. Example: the NDAC line of 488-1975 is the DAC pin of the MC68488.

TABLE 10—Description of MC68488 Pinouts

Symbol	Description
DB0-DB7	Allows Data Transfer Between the MPU and the MC68488
$\overline{IB0}$ - $\overline{IB7}$	Allows Data Transfer Between the MC68488 and the 488 Bus
\overline{CS}	Chip Select
RS0-RS2	Register Selects
\overline{IRQ}	Interrupt Request
RESET	Used to Initialize the Chip During Power-on
DMA GRANT	Direct Memory Access Grant
DMA REQUEST	Direct Memory Access Request
\overline{ASE}	Address Switch Enable
DAC	Data Accepted
RFD	Ready For Data
\overline{DAV}	Data Valid
\overline{ATN}	Attention
\overline{IFC}	Interface Clear
SRQ	Service Request
REN	Remote Enable
\overline{EOI}	End Or Identify
T/ \overline{R} 1-2	Transmit/Receive Transceiver Control Outputs
$\phi 2$	Derivative of MPU $\phi 2$ Clock
R/ \overline{W}	Read/Write Line From MPU
TRIG	Trigger out corresponds to GET and fget command
VSS	Ground
VDD	+5 V Power Supply

GPIA/MPU Interface Signals

The MC68488 interfaces to the MC6800 MPU with an eight-bit bidirectional data bus, a chip select, Read/Write line, Reset line, three register select lines, an interrupt request line, two DMA control lines, and an address switch enable line.

GPIA Bidirectional Data (DB $\bar{0}$ -DB7)—The bidirectional data lines allow the transfer of data between the MPU and the GPIA. The data bus output drives are three state devices that remain in the high impedance (off) state except when the MPU performs a GPIA read operation. The Read/Write line is in the read state when the GPIA is selected for a read operation.

GPIA Chip Select (\overline{CS})—This input signal is used to select the GPIA. \overline{CS} must be low for selection of the device. Chip select decoding is normally accomplished with logic external to the chip.

GPIA Read/Write Line (R/W)—This signal is generated by the MPU to control register access and direction of data transfer on the data bus. A low state on the GPIA Read/Write allows for the selection of one of seven write only registers when used in conjunction with the register select lines; RS $\bar{0}$, RS1, RS2. A high state on the GPIA Read/Write allows for the selection of one of eight read only registers when used in conjunction with register select lines RS $\bar{0}$, RS1, RS2.

GPIA Register Select (RS $\bar{0}$, RS1, RS2)—The three register select lines are used to select the various registers inside the GPIA. These three lines are used in conjunction with the Read/Write line, to select a particular register that is to be written or read. Table 11 shows the register select coding.

Interrupt Request (\overline{IRQ})—The \overline{IRQ} output goes to the common interrupt bus for the MPU. This is an open drain output which is wire-ORed to the \overline{IRQ} bus. The \overline{IRQ} is set false (low) when an enabled interrupt occurs and stays false until the MPU reads from the interrupt status register.

Reset—The active low \overline{Reset} line is used to initialize the chip during power-on start up. \overline{Reset} will be driven by an external power-up reset circuit.

DMA Control Lines (DMA Grant, DMA Request)—The DMA request line is used to signal waiting data when BI is set high for a DMA controller. The DMA request line is set high if either the BI or BO interrupt flags are set in the Interrupt Status Register (R $\bar{0}$ W). The DMA request line is cleared when the DMA grant is made true. The DMA grant line is used to signal the GPIA that the DMA controller has control of the MPU data and address lines. *DMA Grant must be grounded when not in use!*

Address Switch Enable (\overline{ASE})—The \overline{ASE} output is used to enable the device address switch three state buffers to allow the instrument address switch to be read on the MPU bus.

Clock Input (Clk) — The Clk input is normally a derivative of the MPU ϕ 2 clock. It is designed to operate at clock rates up to 1 MHz.

MC68488-GPIA/488 Interface Bus Signals

The GPIA provides a set of eighteen interface signal lines between the M6800 and the IEEE Standard 488 bus.

Signal Lines ($\overline{IB\bar{0}}$ - $\overline{IB7}$)—These bidirectional lines allow for the flow of seven bit ASCII interface messages and device dependent messages. Data appears on these lines in a bit-parallel byte-serial form. These lines are buffered by the MC3448A transceivers and applied to the 488 bus (DIO1-DIO8).

Byte Transfer Lines (DAC, RFD, \overline{DAV})—These lines allow for proper transfer of each data byte on the bus between sources and acceptors. RFD goes passively true indicating that all acceptors are "ready for data." A source will indicate the "data is valid" by pulling \overline{DAV} low. Upon the reception of valid data by all acceptors, DAC will go passively true indicating that the "data has been accepted" by all acceptors.

Bus Management Lines (\overline{ATN} , \overline{IFC} , \overline{SRQ} , \overline{EOI} , \overline{REN})—These lines are used to manage an orderly flow of information across the interface lines.

Attention (\overline{ATN})—Is sent true over the interface to disable current talkers and listeners freeing the signal lines ($\overline{IB\bar{0}}$ - $\overline{IB7}$). During the \overline{ATN} active state devices monitor the signal path for addressing or an interface command. Data flows on the signal lines when \overline{ATN} is inactive (high).

Interface Clear (\overline{IFC})—Is used to put the interface system into a known quiescent state.

Service Request (\overline{SRQ})—Is used to indicate a need for attention in addition to requesting an interruption in the current sequence of events. This indicates to the controller that a device on the bus is in need of service.

Remote Enable (\overline{REN})—is used to select one of two alternate sources of device programming data, local or remote control.

End or Identify (\overline{EOI})—is used to signal the end of a multiple byte transfer sequence and in conjunction with \overline{ATN} executes a parallel polling sequence.

Transmit/Receive Control Signals (T/R 1, T/R 2)—These two signals are used to control the quad transceivers which drive the interface bus. It is assumed that transceivers equivalent to the MC3448A will be used where each transceiver has a separate transmit/receive control pin. These pins can support one TTL load each. The outputs can then be grouped as shown in Figure 26 (in the section on the MC3448A) with \overline{SRQ} hardwired high to transmit. The transmit/receive inputs of \overline{REN} , \overline{IFC} , and \overline{ATN} are hardwired low to receive. \overline{EOI} is controlled by T/R 1 through the MC3448A (or an equivalent) allowing it to transmit or receive. T/R 1 operates exactly as T/R 2 except during the parallel polling sequence. During parallel poll \overline{EOI} will be made an input by T/R 1 while \overline{DAV} and $\overline{IB\bar{0}}$ / $\overline{IB7}$ lines are outputs. During Serial Poll T/R 1 will make \overline{EOI} an input with \overline{DAV} and the $\overline{IB\bar{0}}$ / $\overline{IB7}$ bus as outputs.

B. GPIA INTERNAL CONTROLS AND REGISTERS*

*NOTE: Upper and lower case type designations will be used with the register bits to indicate remote or local messages respectively.

There are fifteen locations accessible to the MPU data bus which are used for transferring data to control the various functions on the chip and provide current chip status. Seven of these registers are write only and eight registers are read only. The various registers are accessed according to the three least significant bits of the MPU address bus and the status of the Read/Write line. Table 11 shows proper coding for register access within the MC68488. One of the fifteen registers is external to the IC but an address switch register is provided for reading the address switches. Figure 24 shows actual bit contents of each of the registers.

Data-In Register R7R — The data-in register is an actual eight-bit storage register used to move data from the interface bus when the chip is a listener. Reading the register does not destroy information in the data-out register. Normally DAC (data accepted) will remain low until the MPU removes the byte from the data-in register. The chip will automatically finish the handshake by allowing DAC to go high. In RFD (ready for data) holdoff mode, a new handshake is not initiated until a command is sent allowing the chip to release holdoff. This will delay a talker until the available information has been processed.

Data-Out Register R7W — The data-out register is an actual eight-bit storage register used to move data out of the chip onto the interface bus. Reading from the data-in register has no effect on the information in the data-out register. Writing to the data-out register has no effect on the information in the data-in register.

TABLE 11 — Register Access

RS2	RS1	RS0	R/W	Register Title	Register Symbol
0	0	0	1	Interrupt Status	R0R
0	0	0	0	Interrupt Mask	R0W
0	0	1	1	Command Status	R1R
0	0	1	0	Unused	—
0	1	0	1	Address Status	R2R
0	1	0	0	Address Mode	R2W
0	1	1	1	Auxiliary Command	R3R
0	1	1	0	Auxiliary Command	R3W
1	0	0	1	Address Switch*	R4R
1	0	0	0	Address	R4W
1	0	1	1	Serial Poll	R5R
1	0	1	0	Serial Poll	R5W
1	1	0	1	Command Pass-Through	R6R
1	1	0	0	Parallel Poll	R6W
1	1	1	1	Data In	R7R
1	1	1	0	Data Out	R7W

*External to MC68488.

Interrupt Mask Register R0W — The Interrupt Mask Register is a seven-bit storage register used to select the particular events that will cause an interrupt to be sent to the MPU. The seven control bits may be set independently of each other. If dsel (bit 7 of the Address Mode Register) is set high CMD bit 2 will interrupt on SPAS or RLC. If dsel is set low CMD will interrupt on UACG, UUCG, and DCAS in addition to RLC and SPAS. The Command Status Register R1R may then be used to determine which command caused the interrupt. Setting GET bit 5 allows an interrupt to occur on Group Execute Trigger Command. END bit 1 allows an interrupt to occur if \overline{EOI} is true (low) and \overline{ATN} is false (high). APT bit 3 allows an interrupt to occur indicating that a secondary address is available to be examined by the MPU if apte (bit 0 of Address Mode Register) is enabled and listener or talker primary address is received and a Secondary Command Group is received. A typical response for a valid secondary address would be to set msa (bit 3 of Auxiliary Command Register) true and dacr (bit 4 Auxiliary Command Register) true, releasing the DAC handshake. BI indicates that a data byte is waiting in the data-in register. BI is set high when data-in register is full. BO indicates that a byte from the data-out register has been accepted. BO is set when the data-out register is empty. \overline{IRQ} allows any interrupt to be passed to the MPU.

The Interrupt Status Register R0R — The Interrupt Status Register is a seven-bit storage register which corresponds to the Interrupt Mask Register with an additional bit INT bit 7. Except for the INT bit the other bits in the status register are set regardless of the state of the interrupt mode register when the corresponding event occurs. The \overline{IRQ} (MPU interrupt) is cleared when the MPU reads from the register. INT bit 7 is the logical OR of the other six bits ANDed with the respective bit of R0W.

Serial Poll Register R5R/W — The Serial Poll Register is an eight-bit storage register which can be both written into and read by the MPU. It is used for establishing the status byte that the chip sends out when it is serial poll enabled. Status may be placed in bits 0 through 5 and bit 7. Bit 6 rsv (request for service) is used to drive the logic which controls the \overline{SRQ} line on the bus telling the controller that service is needed. This same logic generated the signal SRQS which is substituted in bit 6 position when the status byte is read by the MPU $\overline{IB0}-\overline{IB7}$. In order to initiate a rsv (request for service), the MPU sets bit 6 true (generating rsv signal) and this in turn causes the chip to pull down the \overline{SRQ} line. SRQS is the same as rsv when SPAS is false. Bit 6 as read by the MPU will be the SRQS (Service Request State).

Parallel Poll Register R6W — This register will be loaded by the MPU and the complement of the bits in this register will be delivered to the instrument bus $\overline{IB0}-\overline{IB7}$ during PPAS (Parallel Poll Active State). This register powers up in the PP0 (Parallel Poll No Capability) state. The reset bit (R3R/W) will clear this register to the PP0 state.

The parallel poll interface function is executed by

this chip using the PP2 subset (Omit Controller Configuration Capability). The controller cannot directly configure the parallel poll output of this chip. This must be done by the MPU. The controller will be able to indirectly configure the parallel poll by issuing an addressed command which has been defined in the MPU software.

Address Mode Register R2W — The address mode register is a storage register with six bits for control: to, lo, hlde, hlda, dsel, and apte. The to bit 6 selects the talker/listener and addresses the chip to talk only. The lo bit 5 selects the talker/listener and sets the chip to listen only. The apte bit 0 is used to enable the extended addressing mode. If apte is set low the device goes from the TPAS (Talker Primary Address State) directly to the TADS (Talker Addressed State). The hlda bit 2 holds off RFD (Ready for Data) on ALL DATA until rfd is set true. The hlde bit 3 holds off RFD on \overline{EOI} enabled (low) and \overline{ATN} not enabled (high). This allows the last byte in a block of data to be continually read as needed. Writing rfd true (high) will release the handshake.

Address Status Register R2R — The address status register is not a storage register but simply an eight-bit port used to couple internal signal nodes to the MPU bus. The status flags represented here are stored internally in the logic of the chip. These status bits indicate the addressed state of the talker/listener as well as flags that specify whether the chip is in the talk only or listen only mode. The ATN, bit 4, contains the condition of the Attention Line. The ma signal is true when the chip is in:

TACS — Talker Active State
 TADS — Talker Addressed State
 LACS — Listener Active State
 LADS — Listener Addressed State
 SPAS — Serial Poll Active State

Address Switch Register R4R — The address switch register is external to the chip. There is an enable line (\overline{ASE}) to be used to enable three-state drivers connected between the address switches and the MPU. When the MPU addresses the address switch register the enable line directs the switch information to be sent to the MPU. The five least significant bits of the eight-bit register are used to specify the bus address of the device and the remaining three bits may be used at the discretion of the user. The most probable use of one or two of the bits is for controlling the listener only or talk only functions. (See Figures 25 and 29 and the section on Addressing.)

Address Register R4W — The Address Register is an eight-bit storage register. The purpose of this register is to carry the primary address of the device. The primary address is placed in the five least significant bits of the register. If external switches are used for device addressing these are normally read from the Address Switch Register and then placed in the Address Register by the MPU.

AD1 through AD5 bits 0-5 are for the device's address. The lsbe bit 7 is set to enable the Dual Primary Addressing Mode. During this mode the device will respond to two consecutive addresses, one address with AD1 equal to 0 and the other address with AD1 equal to 1. For example, if the device's address is \$0F, the Dual Primary Addressing Mode would allow the device to be addressed at both \$0F and \$0E. The dal bit 6 is set to disable the listener and the dat bit 5 is set to disable the talker.

This register is cleared by the \overline{Reset} input only (not by the reset bit of R3R/W).

When \overline{ATN} is enabled and the primary address is received on the $\overline{IB0-7}$ lines, the MC68488 will set bit 7 of the address status register (ma). This places the MC68488 in the TPAS or LPAS.

When \overline{ATN} is disabled the GPIA may go to one of three states: TACS, LACS or SPAS.

Auxiliary Command Register R3R/W — Bit 7, reset, initializes the chip to the following states (reset is set true by external \overline{Reset} input pin and by writing into the register from the MPU):

SIDS—Source Idle State
 AIDS—Acceptor Idle State
 TIDS—Talker Idle State
 LIDS—Listener Idle State
 LOCS—Local State
 NPRS—Negative Poll Response State
 PPIS—Parallel Poll Idle State
 PUCS—Parallel Poll Unaddressed
 to Configure State
 PP0—Parallel Poll No Capability

rfd (release RFD handshake) bit 6 allows for completion of the handshake that was stopped by RFD (Ready For Data) holdoff commands hlda and hlde.

fget (force group execute trigger) bit 0 has the same effect as the GET (Group Execute Trigger) command from the controller.

rtl (return to local) bit 2 allows the device to respond to local controls and the associated device functions are operative.

dacr (release DAC handshake) bit 4 is set high to indicate that the MPU has examined a secondary address or an undefined command.

ulpa (upper/lower primary address) bit 1 will indicate the state of the LSB of the address received on the DIO1-8 lines at the time the last Primary Address was received. This bit can be read but not written by the MPU.

msa (valid secondary address) bit 3 is set true (high) when TPAS (Talker Primary Addressed State) or LPAS (Listener Primary Addressed State) is true. The chip will become addressed to listen or talk. The primary address must have been previously received.

RFD, \overline{DAV} , DAC - (Ready For Data, Data Valid, Data Accepted). These bits assume the same state as the corresponding signal on the MC68488 package pins. The MPU may only read these bits.

dacd (data accept disable) bit 1 set high by the MPU

INTERRUPT STATUS REGISTER

(Read Only)

INT	BO	GET	X	APT	CMD	END	BI
-----	----	-----	---	-----	-----	-----	----

- INT - Logical OR of all other bits in this register ANDed with the respective bits in the interrupt mask register.
- BO - A byte of data has been output
- GET - A Group Execute Trigger has occurred
- APT - An Address Pass-Through has occurred
- CMD - SPAS + RLC + dsel (DCAS + UUCG + UACG) has occurred
- END - An EOI has occurred with $\overline{ATN} = 0$
- BI - A byte has been received

INTERRUPT MASK REGISTER

(Write Only)

IRQ	BO	GET	X	APT	CMD	END	BI
-----	----	-----	---	-----	-----	-----	----

- IRQ - Mask bit for IRQ pin
- BO - Interrupt on byte output
- GET - Interrupt on Group Execute Trigger
- APT - Interrupt on Secondary Address Pass-Through
- CMD - Interrupt on SPAS + RLC + dsel (DCAS + UUCG + UACG)
- END - Interrupt on EOI and \overline{ATN}
- BI - Interrupt on byte input

COMMAND STATUS REGISTER

(Read)

UACG	REM	LOK	X	RLC	SPAS	DCAS	UUCG
------	-----	-----	---	-----	------	------	------

- UACG - Undefined Addressed Command
- REM - Remote Enabled
- LOK - Local Lockout Enabled
- RLC - Remote/Local State Changed
- SPAS - Serial Poll Active State is in effect
- DCAS - Device Clear Active State is in effect
- UUCG - Undefined Universal Command

ADDRESS STATUS REGISTER

(Read Only)

ma	to	lo	ATN	TACS	LACS	LPAS	TPAS
----	----	----	-----	------	------	------	------

- ma - my address has occurred
- to - the talk-only mode is enabled
- lo - the listen-only mode is enabled
- ATN - The Attention command is asserted
- TACS - GPIA is in the Talker Active State
- LACS - GPIA is in the Listener Active State
- LPAS - GPIA is in the Listener Primary Addressed State
- TPAS - GPIA is in the Talker Primary Addressed State

ADDRESS MODE REGISTER

(Write Only)

dsel	to	lo	X	hdle	hdla	X	apte
------	----	----	---	------	------	---	------

- dsel - configure for automatic completion of handshake sequence on occurrence of GET, UACG, UUCG, SDC, or DCL commands
- to - set to talk-only mode
- lo - set to listen-only mode
- hdle - Hold-off RFD on end
- hdla - Hold-off RFD on all data
- apte - Enable the address pass-through feature

ADDRESS SWITCH REGISTER

(Read Only)

UD3	UD2	UD1	AD5	AD4	AD3	AD2	AD1
-----	-----	-----	-----	-----	-----	-----	-----

- AD1-AD5 - Device address
 - UD1-UD3 - User definable bits
- When this "register" is addressed, the \overline{ASE} pin is set which allows external address switch information from bus device to be read.

AUXILIARY COMMAND REGISTER

reset	rfd	feoi	dacr	msa	rtl	dacd	fget	Write
	DAC	DAV	RFE			ulpa		Read

- reset - initialize the chip to the following status:
 - (1) all interrupts cleared
 - (2) following bus states are in effect: SIDS, AIDS, TIDS, LIDS, LOCS, PPIS, PUCS, and $PP\emptyset$
 - (3) bit is set by Reset input pin
- msa - if GPIA is in LPAS or TDAS, setting msa will force GPIA to LADS or TADS
- rtl - return to local if local lockout is disabled
- ulpa - state of LSB of bus at last-primary-address receive time
- fget - force group execute trigger command from the MPU has occurred
- rfd - complete handshake stopped by RFD holdoff
- feoi - set EOI true, clears after next byte transmitted
- dacr - MPU has examined an undefined command or secondary address
- dacd - prevents automatic handshake on Addresses or Commands

ADDRESS REGISTER

(Write Only)

lsbe	dal	dat	AD5	AD4	AD3	AD2	AD1
------	-----	-----	-----	-----	-----	-----	-----

- lsbe - enable dual primary addressing mode
- dal - disable the listener
- dat - disable the talker
- AD1-AD5 - Primary device address, usually read from address switch register

Register is cleared by the Reset input pin only.

SERIAL POLL REGISTER

(Read)

S8	SRQS	S6	S5	S4	S3	S2	S1
----	------	----	----	----	----	----	----

- S1-S8 - Status bits
- SRQS - Bus in Service Request State

SERIAL POLL REGISTER

(Write)

S8	rsv	S6	S5	S4	S3	S2	S1
----	-----	----	----	----	----	----	----

- S1-S8 - Status bits
- rsv - generate a service request

COMMAND PASS-THROUGH REGISTER

(Read Only)

B7	B6	B5	B4	B3	B2	B1	B \emptyset
----	----	----	----	----	----	----	---------------

An eight-bit input port used to pass commands and secondary addresses to MPU which are not automatically interpreted by the GPIA

PARALLEL POLL REGISTER

(Write Only)

PP8	PP7	PP6	PP5	PP4	PP3	PP2	PP1
-----	-----	-----	-----	-----	-----	-----	-----

Bits delivered to bus during Parallel-Poll Active State (PPAS)
 Register powers up in the $PP\emptyset$ state
 Parallel Poll is executed using the PP2 subset

DATA-IN REGISTER

(Read Only)

DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI \emptyset
-----	-----	-----	-----	-----	-----	-----	----------------

DI \emptyset -DI7 - Correspond to DIO1-DIO8 of the 488-1975 Standard and IB \emptyset -IB7 of the MC68488

DATA OUT REGISTER

(Write Only)

DO7	DO6	DO5	DO4	DO3	DO2	DO1	DO \emptyset
-----	-----	-----	-----	-----	-----	-----	----------------

DO \emptyset -DO7 - Correspond to DIO1-DIO8 of the 488-1975 Standard and IB \emptyset -IB7 of the MC68488

FIGURE 24 - Bit Contents of Registers

will prevent automatic handshake on Addresses or Commands. *dacr* is used to release the handshake.

feoi (forced end or identify) bit 5 tells the chip to send \overline{EOI} low with the next data byte transmitted. The \overline{EOI} line is then returned high after the next byte is transmitted. NOTE: The following signals are not stored but revert to a false (low) level one clock cycle (MPU ϕ 2) after they are set true (high):

rfdr
feoi
dacr

These signals can be written but not read by the MPU.

Command Status Register R1R — The command status register flags commands or states as they occur. These flags or states are simply coupled onto the MPU bus from internal storage nodes. There are five major address commands. REM shows the remote/local state of the talker/listener. REM bit 6 set low implies the local state. LOK bit 5 shows the local lockout status of the talker/listener. RLC bit 3 is set when a change of state of the remote/local flip-flop occurs and reset when the command status register is read. DCAS bit 1 indicates that either the device clear or selected device clear has been received activating the device clear function. SPAS bit 2 indicates that the SPE command has been received activating the device serial poll function. UACG bit 7 indicates that an undefined address command has been received and depending on programming the MPU decides whether to execute or ignore it. UUCG bit 0 indicates that an undefined universal command has been received.

Command Pass-Through Register R6R — The command pass through is an eight-bit port with no storage. When this port is addressed by MPU it connects the instrument data bus ($\overline{IB0}$ – $\overline{IB7}$) to the MPU data bus DB0–DB7. This port can be used to pass commands and secondary addresses that aren't automatically interpreted through to the MPU for inspection.

C. ADDRESSING

The MC68488 has internal logic which can recognize certain bit patterns on the $\overline{IB0}$ – $\overline{IB7}$ lines. When ATN is true, this logic must determine if the bits comprise a valid command or an address. Talk and Listen addresses must have the X10XXXXX and X01XXXXX bit patterns respectively. Multiline commands have X00XXXXX or X11XXXXX formats. In addition, if a Universal Command is not one that is recognized by the MC68488 logic, the UUCG bit in the Command Status Register will be set. See Table 12 for command patterns, and Table 7 for defined commands.

The GPIA has the ability to respond to two addresses in the Dual Primary Addressing mode. In this mode, the device will respond to two addresses which differ only in the LSB (AD1 of the address register) of address. To determine which of the two was actually

transmitted, the contents of the ulpa bit of the Auxiliary Command Register must be examined.

The use of the alphanumeric portion of the IS0–7 code (commonly ASCII) is strongly recommended for coding of device dependent messages and data. Thus, the defined Universal and Addressed Commands can be coded as either ASCII or equivalent hexadecimal characters, where the MSB will be assumed 0 since it is always a "don't care" anyway. Table 13 shows the commands and addresses and their ASCII and hexadecimal equivalents.

TABLE 12 — Command & Address Formats

	$\overline{IB7} \dots \overline{IB0}$
Addressed Commands	X000XXXX
Universal Commands	X001XXXX
Listen Addresses	X01XXXXX
Talk Addresses	X10XXXXX
Secondary Commands	X11XXXXX

TABLE 13 — ASCII and Hexadecimal Equivalents

ATN = 1

Command Mnemonic	ASCII Code	Hex Equivalent (\$)
GTL	SOH	01
SDS	EOT	04
PPC	ENQ	05
GET	BX	08
TCT	HT	09
LLO	DC1	11
DCL	OC4	14
PPU	NAK	15
SPE	CAN	18
SPD	EM	19
Secondary Commands	Blank thru ~	60 thru 7E

ATN = 1

ADDRESS	ASCII CODE	Hex Equivalent (\$)
Listen Address	SP thru >	20 thru 3E
Unlisten	?	3F
Talk Address	@ thru ^	40 thru 5E
Untalk	—	5F

Device Addressing Procedure:

1. Set Address Switches to desired Device Address
2. Turn On power
3. Program MPU to Address Register R4R (this Enables the Three-State Address Switch buffers and applies the contents to the MPU Data Bus). Load contents into Accumulator A.

4. Store contents of Accumulator A into Register R4W. This is the same address as in the previous step. Only the state of R/\overline{W} has changed.
5. Pull RESET pin LOW to initialize all internal registers (except R4W).

6. After step 5 is completed, at any time the device's Primary Address is presented on the $\overline{IB\overline{0-7}}$ lines and \overline{ATN} is Enabled, the GPIA will recognize its address. This will cause the GPIA to set bit 7 of the Address Status Register and place the GPIA in either the LPAS or TPAS State.

Programming of the MCom0/05423 is beyond the scope of this brochure. Techniques of programming are discussed in the MCom0 Microprocessor Programming Reference Manual.

follows. This program is for illustrative purposes only and is not intended to necessarily be a practical software for any given application.

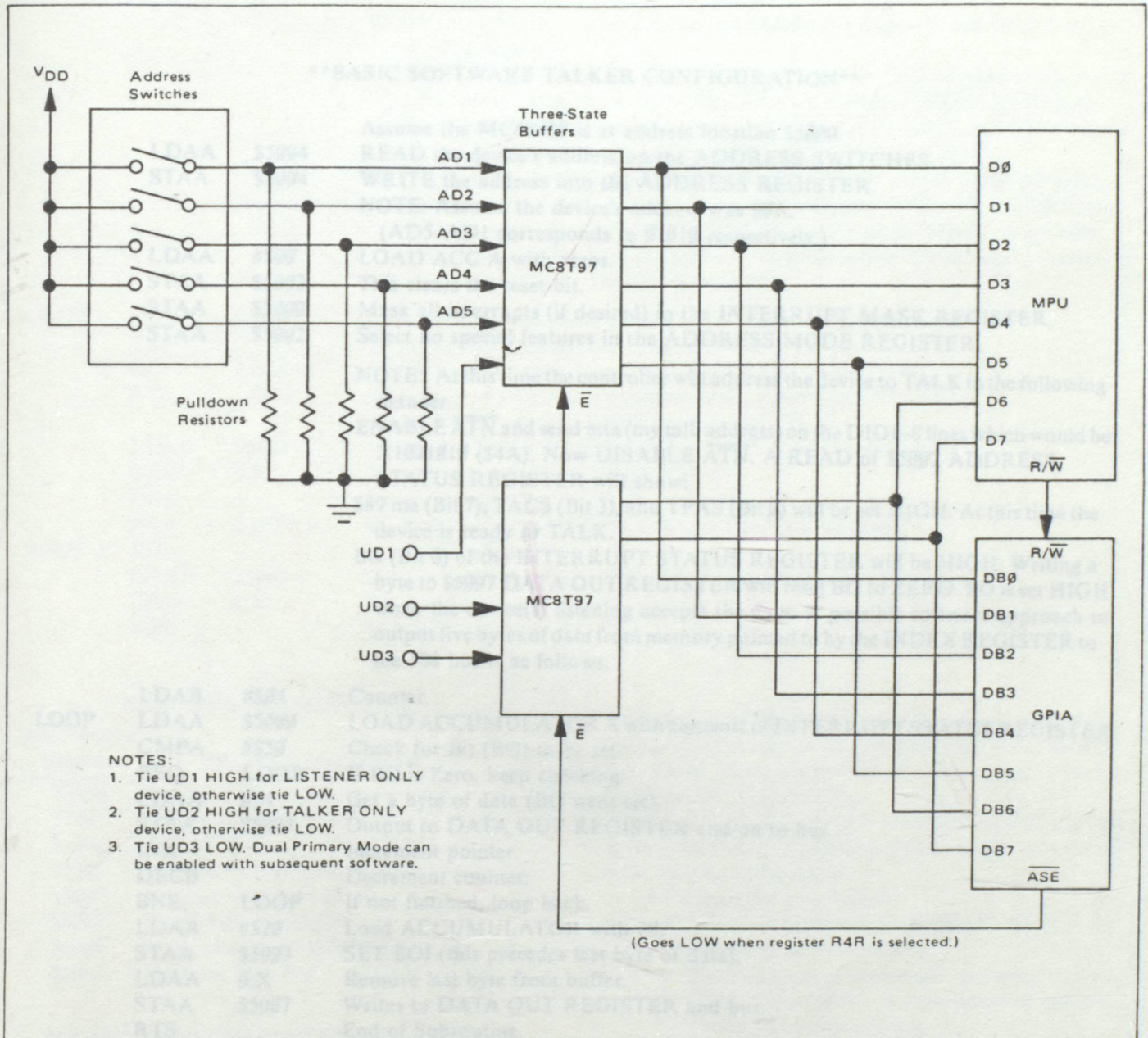
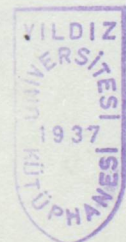


FIGURE 25 - Device Address Connections



****BASIC SOFTWARE TALKER CONFIGURATION****

D. PROGRAMMING EXAMPLE

Programming of the MC6800/68488 is beyond the scope of this brochure. Techniques of programming are discussed in the *M6800 Microprocessor Programming Reference Manual*.

An example of a GPIB program implementation follows. This program is for illustrative purposes only and is not intended to necessarily be the most efficient or practical software for any given application.

****BASIC SOFTWARE TALKER CONFIGURATION****

```

LDAA    $5004    Assume the MC68488 is at address location $5000.
STAA    $5004    READ the device's address on the ADDRESS SWITCHES.
                                     WRITE the address into the ADDRESS REGISTER.
                                     NOTE: Assume the device's address was $0A.
                                     (AD5-AD1 corresponds to 01010 respectively.)

LDAA    #0000    LOAD ACC A with zeros.
STAA    $5003    This clears the reset bit.
STAA    $5000    Mask all interrupts (if desired) in the INTERRUPT MASK REGISTER.
STAA    $5002    Select no special features in the ADDRESS MODE REGISTER.

NOTE: At this time the controller will address the device to TALK in the following
manner.
ENABLE ATN and send mta (my talk address) on the DIO1-8 lines which would be
X1001010 ($4A). Now DISABLE ATN. A READ of $5002 ADDRESS
STATUS REGISTER will show:
$89 ma (Bit 7), TACS (Bit 3), and TPAS (Bit 0) will be set HIGH. At this time the
device is ready to TALK.
BO (Bit 6) of the INTERRUPT STATUS REGISTER will be HIGH. Writing a
byte to $5007 DATA OUT REGISTER will reset BO to ZERO. BO is set HIGH
when the device(s) listening accepts the data. A possible software approach to
output five bytes of data from memory pointed to by the INDEX REGISTER to
the 488 bus is as follows:

LOOP    LDAB    #504    Counter.
        LDAA    $5000    LOAD ACCUMULATOR A with contents of INTERRUPT STATUS REGISTER.
        CMPA    #550    Check for Bit (BO) to be set.
        BEQ     LOOP    If BO is Zero, keep checking.
        LDAA    0,X    Get a byte of data (BO went set).
        STAA    $5007    Output to DATA OUT REGISTER and on to bus.
        INX     Increment pointer.
        DECB    Decrement counter.
        BNE     LOOP    If not finished, loop back.
        LDAA    #20    Load ACCUMULATOR with 20.
        STAA    $5003    SET EOI (this precedes last byte of data).
        LDAA    0,X    Remove last byte from buffer.
        STAA    $5007    Writes to DATA OUT REGISTER and bus.
        RTS     End of Subroutine.
    
```

The MC68488 is a quad channel interface for multi-MOS or bipolar logic systems to the 488 bus. Each channel provides back-to-back driver and receiver elements plus the required logic for bidirectional data flow is controlled by three state signaling in the addressed direction element (i.e., driver/receiver).

BASIC SOFTWARE LISTENER CONFIGURATION

	LDAA	\$5004	Assume the MC68488 is at address location \$5000.
	STAA	\$5004	READ the device's address on the ADDRESS SWITCHES.
			WRITE the address into the ADDRESS REGISTER.
			NOTE: Assume the device's address was \$06. (AD5-AD1 corresponds to 00110 respectively.)
	LDAA	#\$00	LOAD ACC A with zeros.
	STAA	\$5003	This clears the reset bit.
	STAA	\$5000	Mask all interrupts (if desired) in the INTERRUPT MASK REGISTER.
	STAA	\$5002	Select no special features in the ADDRESS MODE REGISTER.
			NOTE: At this time the controller will address the device to LISTEN in the following manner: ENABLE \overline{ATN} and send mla (my listen address) on the DIO1-8 lines which would be X0100110 (\$26). Now DISABLE \overline{ATN} . A READ of \$5002 ADDRESS STATUS REGISTER will show \$86 ma (Bit 7), LACS (Bit 2), and LPAS (Bit 1) will be set HIGH. At this time the device is ready to LISTEN. BI (Bit 0) of the INTERRUPT STATUS REGISTER will be LOW. BI will go HIGH to indicate that a data byte is available in the DATA-IN REGISTER at \$5007. Reading the DATA-IN REGISTER will reset BI (Bit 0). A possible software approach could be as follows: Accept data from the 488 bus to a memory buffer pointed to by INDEX REGISTER.
LOOP 1	LDAA	\$5000	Load ACC A with contents of INTERRUPT STATUS REGISTER.
	TAP		Transfers ACC A contents to CONDITION CODE REGISTER.
	BCC	LOOP 1	LOOP until carry bit is set. This indicates BI is set in R0R.
	BVS	LOOP 2	BRANCH to LOOP 2 if overflow is set, indicating END, bit 1, of R0R has set (i.e., Controller has sent EOI).
	LDAA	\$5007	LOAD DATA-IN REGISTER into ACC A. This resets bit BI.
	STAA	0,X	STORE the data byte in the buffer.
	INX		Increment pointer.
	BRA	LOOP 1	BRANCH back to LOOP 1 and check to see if BI is set.
LOOP 2	INX		Increment pointer.
	LDAA	\$5007	Get the last byte of data from the DATA-IN REGISTER.
	STAA	0,X	Put last byte in the buffer.
	RTS		End of Subroutine.

EXAMPLE ADDRESS MAP

Hexadecimal Address	MC68488 Registers (R/ \overline{W})
\$5000	Interrupt Status/Interrupt Mask
\$5001	Command Status/—
\$5002	Address Status/Address Mode
\$5003	Auxiliary Command/Auxiliary Command
\$5004	Address Switch/Address
\$5005	Serial Poll/Serial Poll
\$5006	Command Pass-thru/Parallel Poll
\$5007	Data In/Data Out

V. MC3448A BUS TRANSCEIVERS

The MC3448A is a quad bidirectional transceiver for mating MOS or bipolar logic systems to the 488 bus. Each channel provides back-to-back driver and receiver elements plus the required bus terminations. Direction of data flow is controlled by three-state disabling of the undesired direction element (i.e. driver or receiver).

Schottky technology assures high speed while PNP buffered input structures guarantee low input loading for MOS compatibility. Both driver and receiver elements are non-inverting.

A pullup enable input is provided on each pair of drivers which allows selection of open-collector or three-state driver configuration.

Additional features include:

- Minimum receiver hysteresis of 400 mV for improved noise immunity
- Power up/down protection to assure that no invalid information is transmitted to the bus during these time periods
- No bus loading (including terminations) when power is removed from the device
- Fast propagation delay times
- Selection of three-state or open-collector configurations.

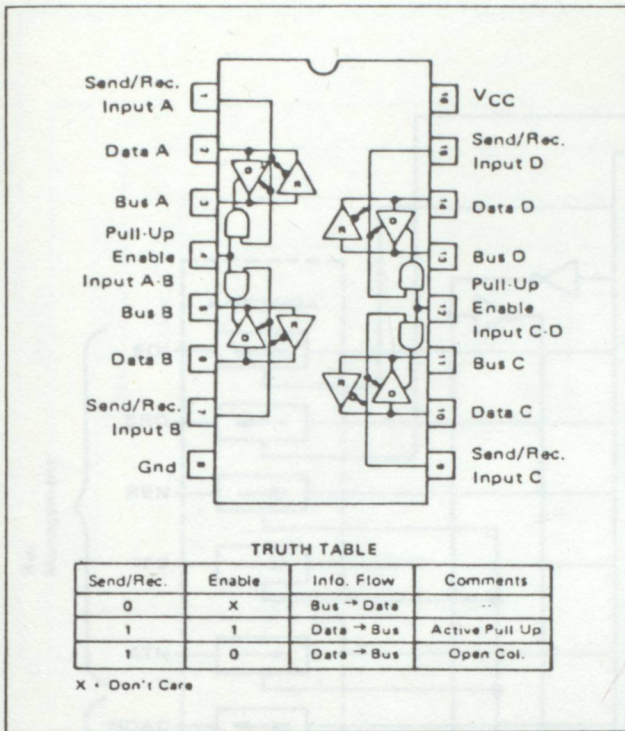


FIGURE 26 - Pinouts and Truth Table

The pinouts and truth table for the MC3448A are given in Figure 26.

Four MC3448A transceivers are required to buffer the 16 bus lines. Figure 27 shows the connections of the transceiver Send/Receive and Pullup Enable inputs.

Figure 28 shows the proposed Motorola 488-1975 system along with the required interconnections, while Figure 29 shows an expanded system with bus extenders, and provisions for generous amounts of ROM, RAM, peripherals, and I/O.

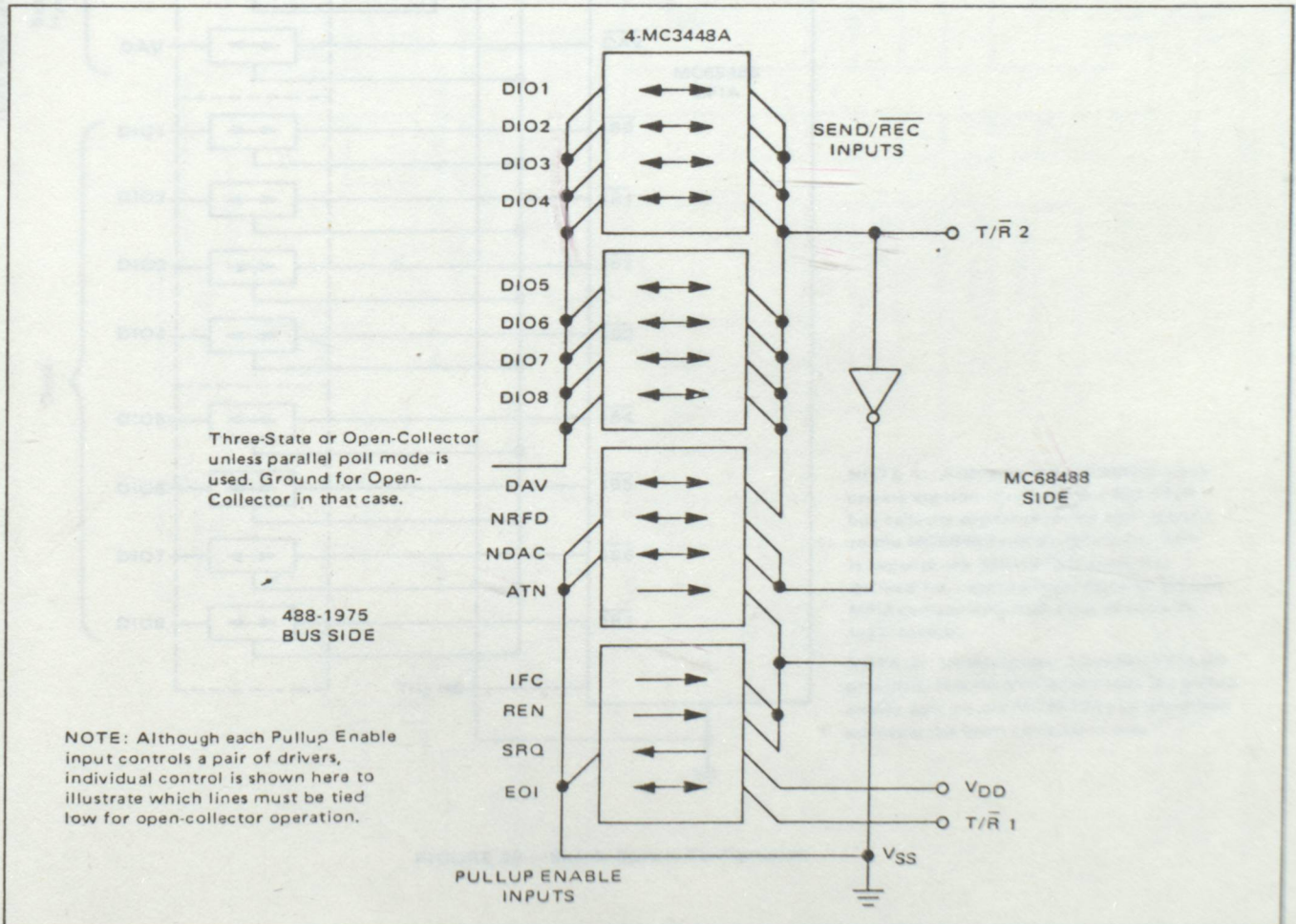


FIGURE 27 - MC3448A Direction Control and Pullup Enable

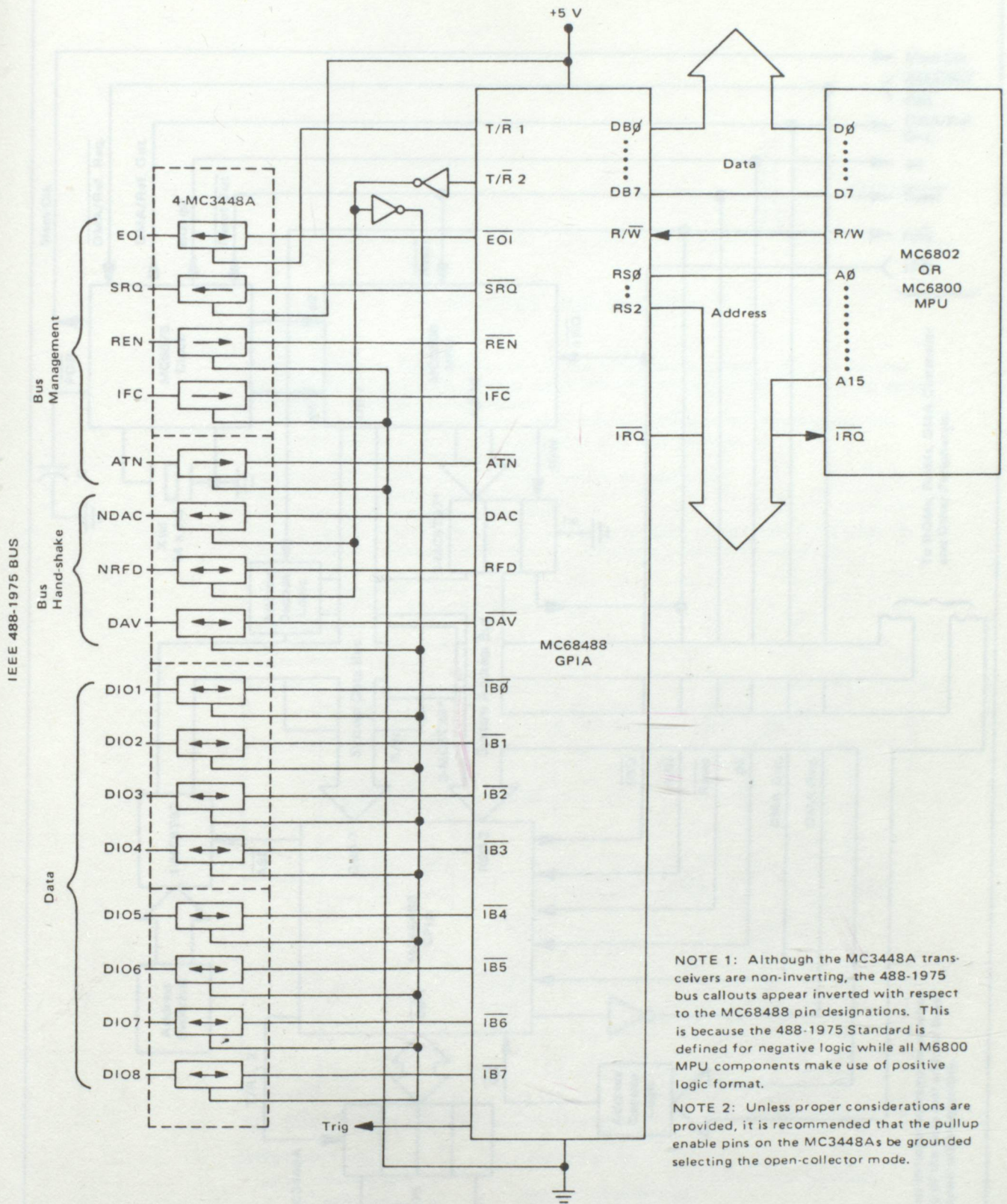
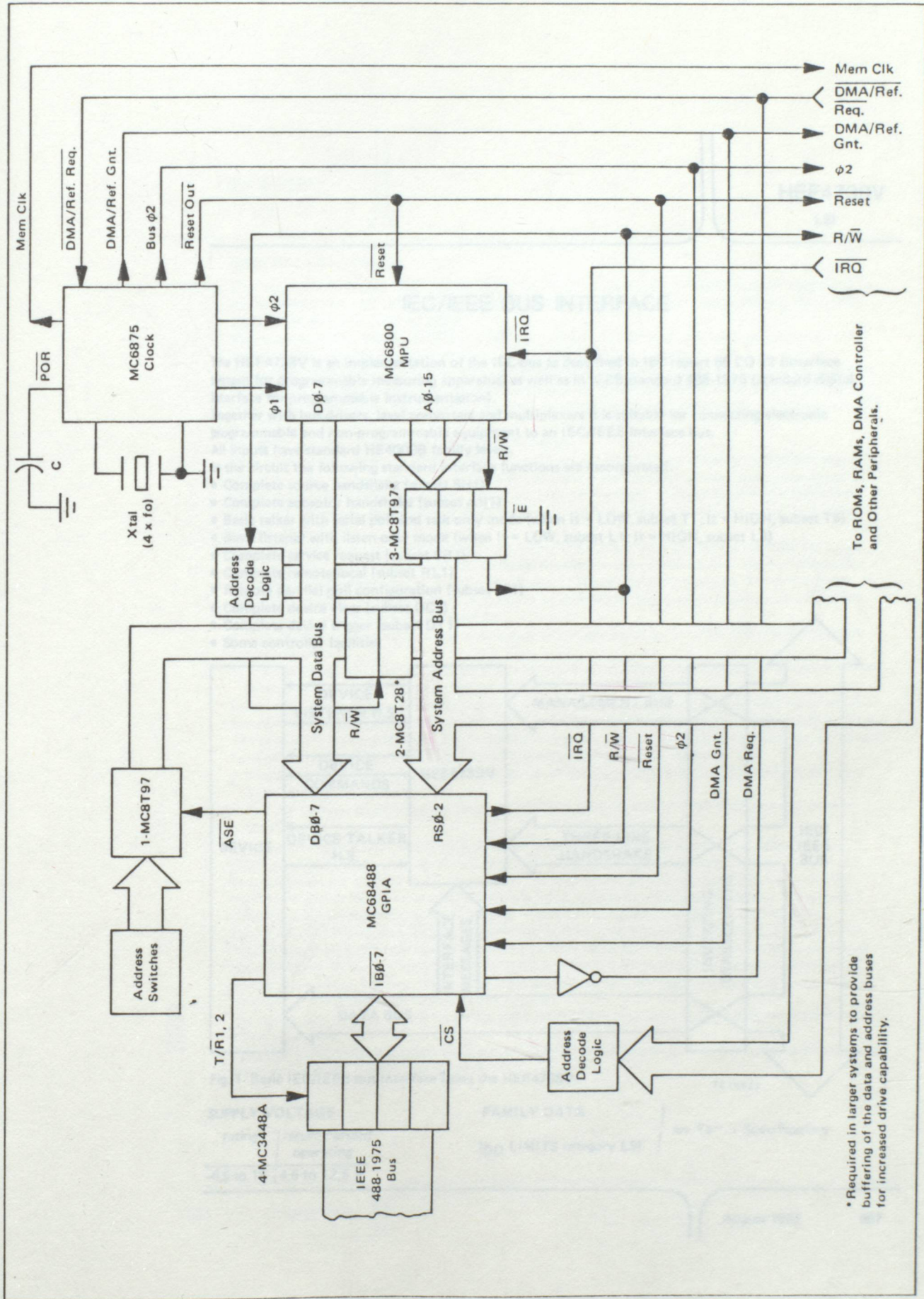


FIGURE 28 - Simple System Configuration



* Required in larger systems to provide buffering of the data and address buses for increased drive capability.

FIGURE 29 - Expanded GPIA/MPU System

To ROMs, RAMs, DMA Controller and Other Peripherals.

HEF4738V
LSI

HEF4738V
LSI

IEC/IEEE BUS INTERFACE

The HEF4738V is an implementation of the IEC-bus as described in IEC report 66 CO 22 (interface system for programmable measuring apparatus) as well as in IEEE standard 488-1975 (standard digital interface for programmable instrumentation).

Together with bus-drivers, level converters and multiplexers it is suitable for connecting electronic programmable and non-programmable equipment to an IEC/IEEE interface bus.

All inputs have standard HE4000B family levels.

In the circuit the following standard interface functions are incorporated:

- Complete source handshake (subset SH1)
- Complete acceptor handshake (subset AH1)
- Basic talker with serial poll and talk-only mode (when It = LOW, subset T1; It = HIGH, subset T5)
- Basic listener with listen-only mode (when It = LOW, subset L1; It = HIGH, subset L3)
- Complete service request (subset SR1)
- Complete remote local (subset RL1)
- Remote parallel poll configuration (subset PP1)
- Complete device clear (subset DC1)
- Complete device trigger (subset DT1)
- Some controller facilities

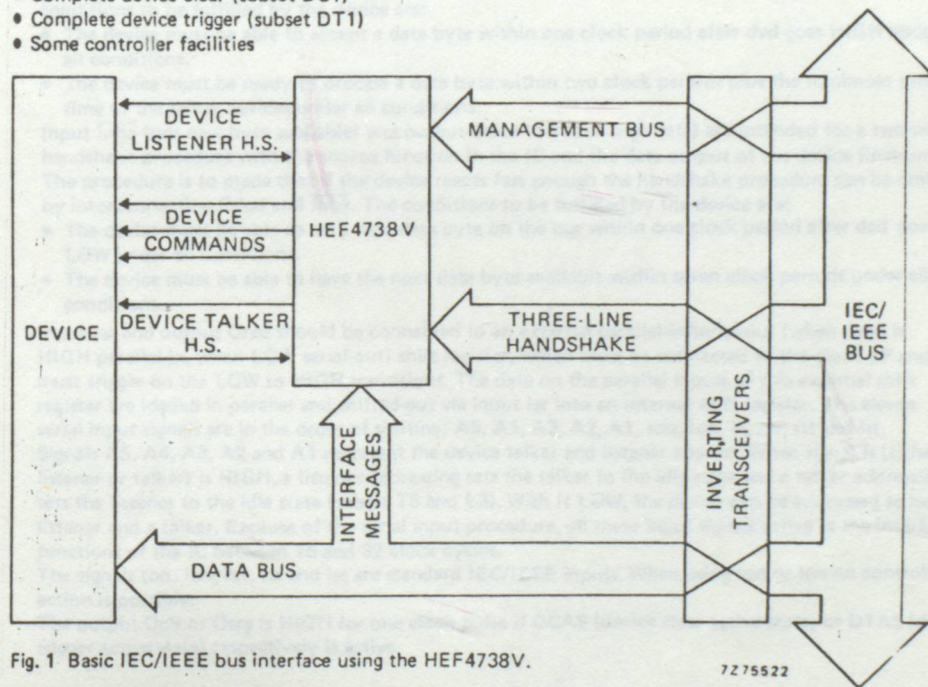


Fig. 1 Basic IEC/IEEE bus interface using the HEF4738V.

7275522

SUPPLY VOLTAGE	
rating	recommended operating
-0,5 to 18	4,5 to 12,5 V

FAMILY DATA

I_{DD} LIMITS category LSI

see Family Specifications

HEF4738V

LSI

GENERAL DESCRIPTION

The inputs $\overline{\text{IRFD}}$, $\overline{\text{IDAC}}$, $\overline{\text{IDAV}}$, $\overline{\text{IFFC}}$, $\overline{\text{IREN}}$, $\overline{\text{IATN}}$, $\overline{\text{IDY}}$ and $\overline{\text{IDIO1}}$ to $\overline{\text{IDIO7}}$ must be connected via an inverting TTL to LOC MOS level converter to the respective bus lines: $\overline{\text{NRFD}}$, $\overline{\text{NDAC}}$, $\overline{\text{DAV}}$, $\overline{\text{IFC}}$, $\overline{\text{REN}}$, $\overline{\text{ATN}}$, $\overline{\text{IDY}}$ and $\overline{\text{DIO1}}$ to $\overline{\text{DIO7}}$.

The outputs $\overline{\text{ORFD}}$, $\overline{\text{ODAC}}$, $\overline{\text{ODAV}}$ and $\overline{\text{OSRQ}}$ can drive one standard TTL load and are suitable for driving $\overline{\text{NRFD}}$, $\overline{\text{NDAC}}$, $\overline{\text{DAV}}$ and $\overline{\text{SRQ}}$ via an inverting bus-driver circuit.

The parallel poll outputs $\overline{\text{OP1}}$, $\overline{\text{OP2}}$, $\overline{\text{OP3}}$ and $\overline{\text{OPP}}$ can also drive one standard TTL load. Outputs $\overline{\text{OP1}}$, $\overline{\text{OP2}}$ and $\overline{\text{OP3}}$ are connected to flip-flops, which store the attendant bits P1, P2 and P3 of the last PPE message. $\overline{\text{OP1}}$, $\overline{\text{OP2}}$ and $\overline{\text{OP3}}$ have to be decoded externally and multiplexed to the $\overline{\text{DIO}}$ -lines when $\overline{\text{OPP}}$ is LOW.

All other output stages are standard HE4000B family.

Most of the functions in the IEC/IEEE interface IC are realized with synchronous sequential logic, which is driven from the clock input CP. HIGH to LOW transitions are used to synchronize input signals and LOW to HIGH transitions trigger the internal flip-flops. In order to meet the IEC/IEEE timing specifications, the maximum clock frequency is 2 MHz. The maximum data transfer is then 200 kbytes/second.

Input $\overline{\text{Irdy}}$ (not ready for next message) and output $\overline{\text{Odv}}$ (data valid device) are intended for a two-wire handshake procedure between the acceptor function in the IC and the data input of the device (instrument to be connected to the interface system). The procedure is made so, that if the device reacts fast enough, the handshake procedure can be omitted by interconnecting $\overline{\text{Odv}}$ and $\overline{\text{Irdy}}$. The conditions to be fulfilled by the device are:

- The device must be able to accept a data byte within one clock period after $\overline{\text{dvd}}$ goes HIGH under all conditions.
- The device must be ready to process a data byte within two clock periods plus the minimum settling time of the talker devices under all conditions.

Input $\overline{\text{Inba}}$ (not new byte available) and output $\overline{\text{Odc}}$ (don't change data) are intended for a two-wire handshake procedure with the source function in the IC and the data output of the device (instrument). The procedure is so made that if the device reacts fast enough the handshake procedure can be omitted by interconnecting $\overline{\text{Odc}}$ and $\overline{\text{Inba}}$. The conditions to be fulfilled by the device are:

- The device must be able to set a new data byte on the bus within one clock period after $\overline{\text{dcd}}$ goes LOW under all conditions.
- The device must be able to have the next data byte available within seven clock periods under all conditions.

Input $\overline{\text{Isr}}$ and output $\overline{\text{Ored}}$ should be connected to an external parallel-in/serial-out (when $\overline{\text{Ored}}$ is HIGH parallel-in, when LOW serial-out) shift register, which must be connected to the clock CP and must trigger on the LOW to HIGH transitions. The data on the parallel inputs of this external shift register are loaded in parallel and shifted-out via input $\overline{\text{Isr}}$ into an internal shift register. The eleven serial input signals are in the order of shifting: A5, A4, A3, A2, A1, ton, lon, It, rsv, rtl and ist.

Signals A5, A4, A3, A2 and A1 represent the device talker and listener address. When signal It (either listener or talker) is HIGH, a listener addressing sets the talker to the idle state and a talker addressing sets the listener to the idle state (subset T5 and L3). With It LOW, the device can be addressed to be a listener and a talker. Because of the serial input procedure, all these input signals arrive in the interface functions of the IC between 16 and 32 clock cycles.

The signals ton, lon, rsv, rtl and ist are standard IEC/IEEE inputs. When using ton or lon no controller action is possible.

The output $\overline{\text{Oclr}}$ or $\overline{\text{Otrg}}$ is HIGH for one clock pulse if DCAS (device clear active state) or DTAS (device trigger active state) respectively is active.

IEC/IEEE bus interface

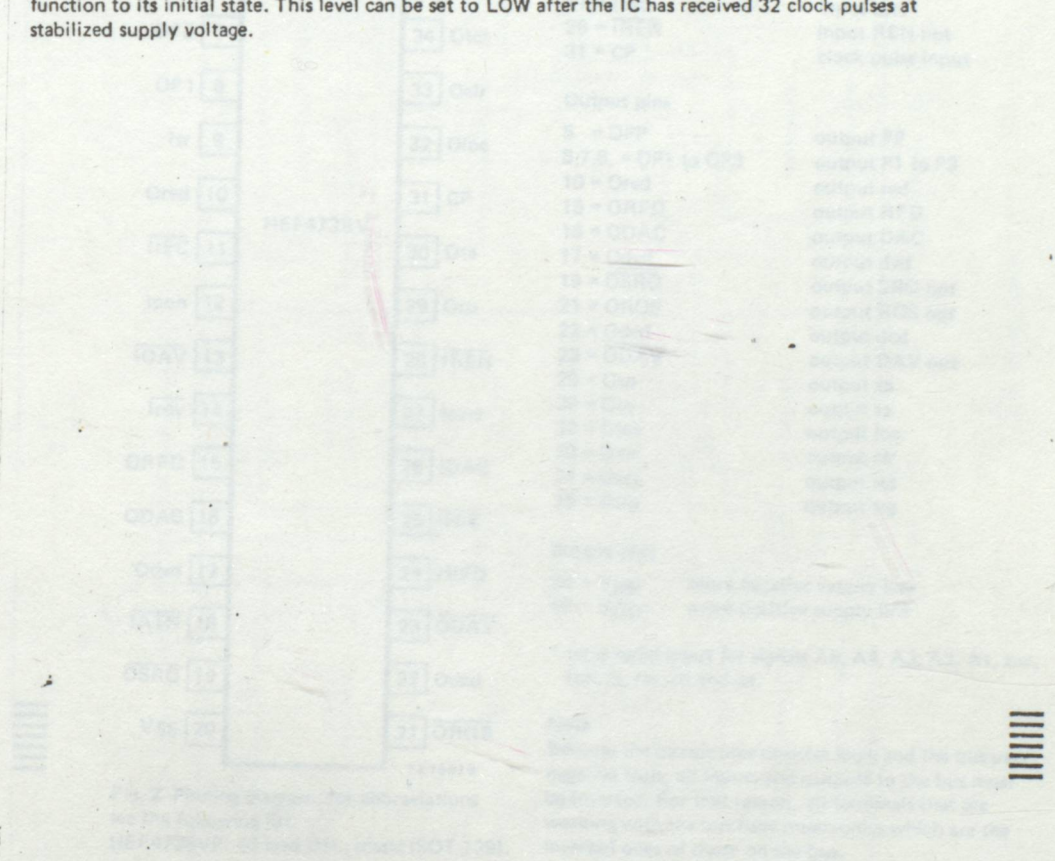
HEF4738V
LSI

The output Oloc is HIGH when LOCS (local state) or LWLS (local with lock-out state) is active. Output \overline{OSRQ} is HIGH when the rsv signal is read from the external shift register and the SRQS (request service state) is active. After this request has been answered by a serial poll, \overline{ORQS} is HIGH in the APRS (affirmative poll response state). The inverted signal on \overline{ORQS} must be multiplexed to bus-line DIO7, together with the status byte of the other DIO lines, when output Osp is HIGH in the SPAS (serial poll active state).

When the device is in the SPAS state the signal rsv may be removed (can be checked on \overline{ORQS}).

N.B.: When the interface has asked for service via rsv and is addressed as talker in the serial poll mode, a handshake must be initialized by the device via \overline{Inba} .

Input Icats and output Otct are intended for use of this IC in a controller. When Icats is HIGH, the source handshake function will exit SIDS and SIWS and enter respectively SGNS and SWNS. When the controller function is not used, the input Icats must be connected to VSS. Output Otct is HIGH if the tct message is sent over the interface and the ACDS state is active. A HIGH on input Ipon sets each function to its initial state. This level can be set to LOW after the IC has received 32 clock pulses at stabilized supply voltage.



HEF4738V
LSI

HEF4738V
LSI

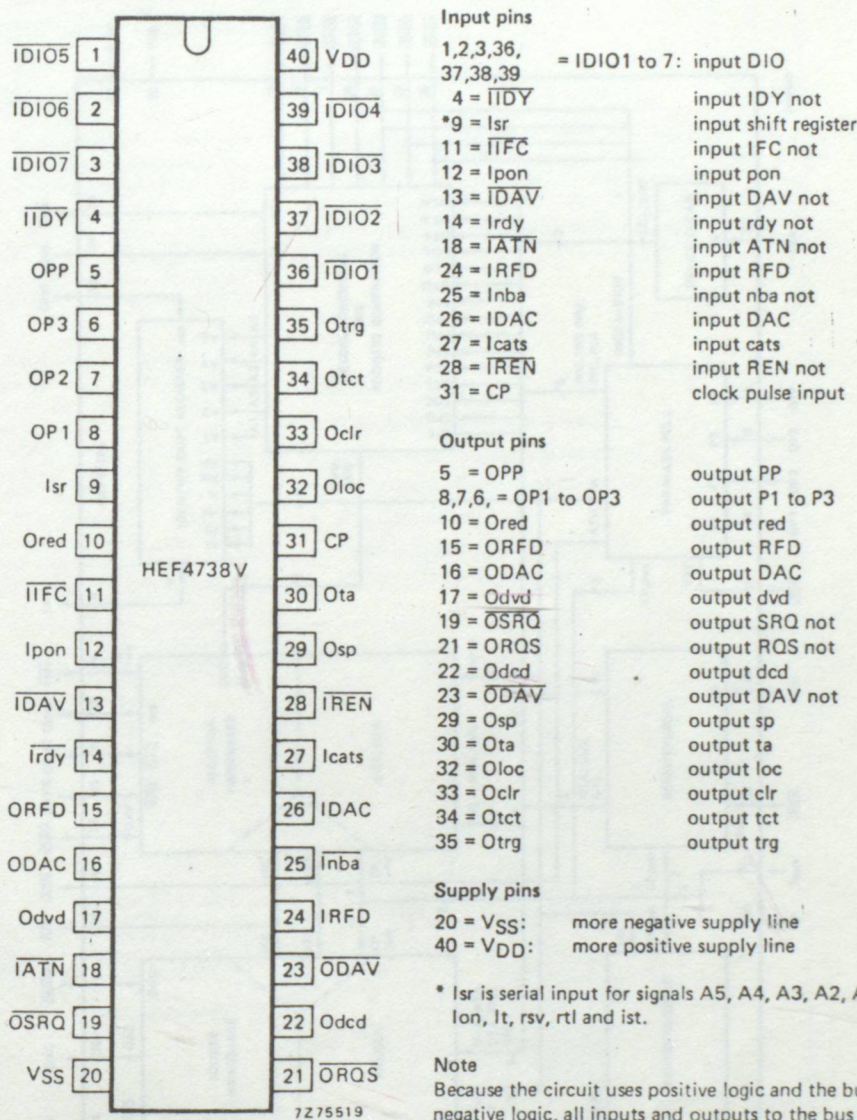


Fig. 2 Pinning diagram; for abbreviations see the following list.
HEF4738VP: 40-lead DIL; plastic (SOT-129).

Note
Because the circuit uses positive logic and the bus uses negative logic, all inputs and outputs to the bus must be inverted. For that reason, all terminals that are working with the bus have mnemonics which are the inverted ones of those on the bus.

HEC/IEEE bus interface

HEF4738V
LSI

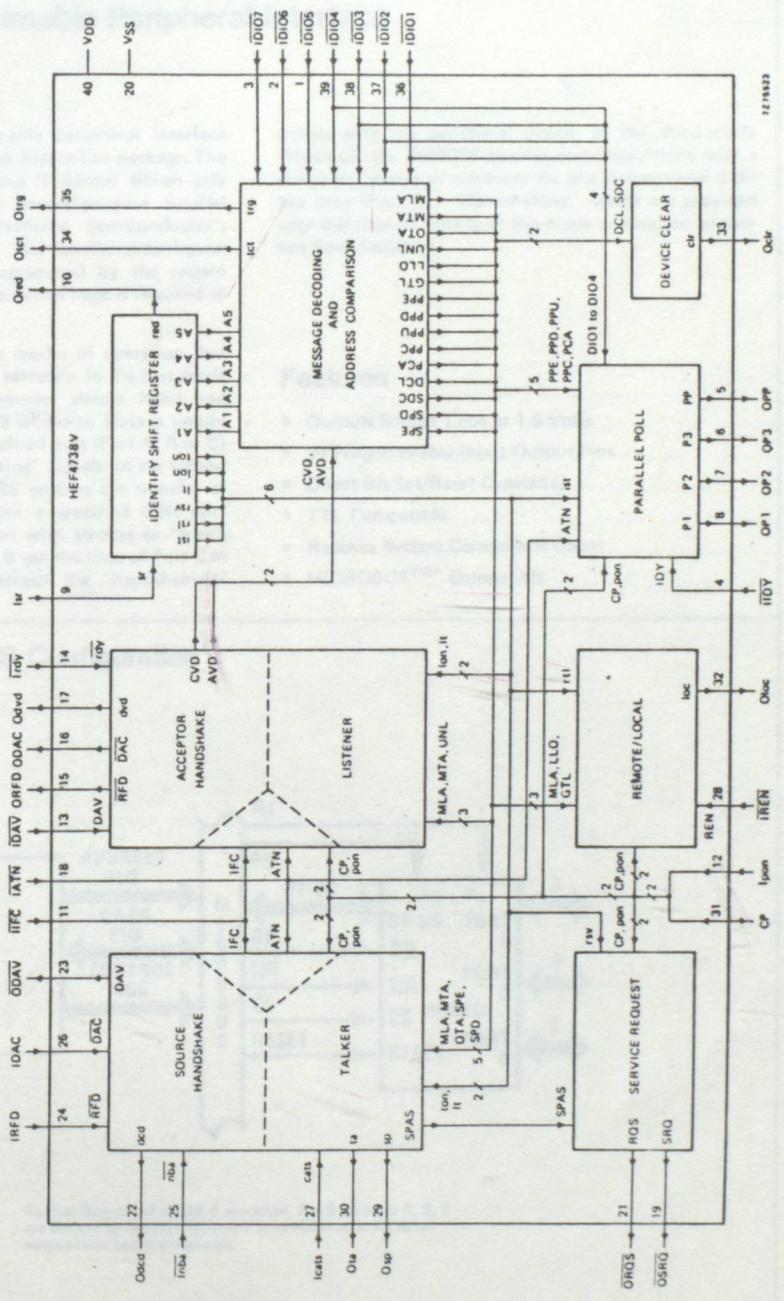
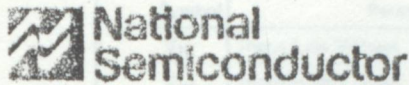


Fig. 3 Block diagram.

EK B

INS8255 PPI ENTEGRE DEVRESİ KATALOG BİLGİSİ



APRIL 1978

INS8255 Programmable Peripheral Interface

General Description

The INS8255 is a programmable peripheral interface contained in a standard, 40-pin dual-in-line package. The chip, which is fabricated using N-channel silicon gate technology, functions as a general-purpose parallel input/output interface in National Semiconductor's NB080 microcomputer family. The functional configuration of the INS8255 is programmed by the system software so that normally no external logic is required to interface peripheral devices.

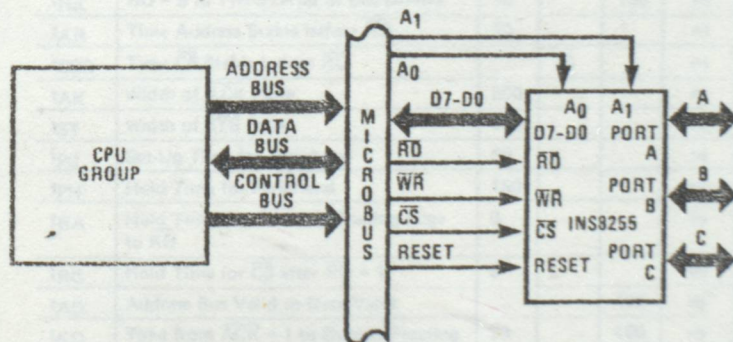
The INS8255 has three basic modes of operation that can be selected by the system software. In the first mode (Mode 0), the INS8255 provides simple input and output operations for three 8 bit ports. Data is simply written to or read from a specified port (Port A, B or C) without the use of "handshaking" signals. In the second mode (Mode 1), the INS8255 enables the transfer of input/output data to or from a specified 8-bit port (Port A or B) in conjunction with strobes or "handshaking" signals. Ports A and B use the lines of Port C in this mode to generate or accept the "handshaking"

signals with the peripheral device. In the third mode (Mode 2), the INS8255 enables communications with a peripheral device or structure via one bidirectional 8-bit bus port (Port A). "Handshaking" signals are provided over the lines of Port C in this mode to maintain proper bus flow discipline.

Features

- Outputs Source 1 mA at 1.5 Volts
- 24 Programmable Input/Output Pins
- Direct Bit Set/Reset Capability
- TTL Compatible
- Reduces System Component Count
- MICROBUS™* Compatible

INS8255 MICROBUS Configuration



Typical Diagram of MODE 0 operation. The 8 bit ports A, B, C are defined by the user's program to be either an input or an output from/to the peripherals.

INS8255 Programmable Peripheral Interface

D.2

* Trademark, National Semiconductor Corp.

DC Electrical Characteristics

$T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$; $V_{CC} = 15\text{V} \pm 5\%$; $V_{SS} = 0\text{V}$

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions
V_{IL}	Input Low Voltage			0.8	V	
V_{IH}	Input High Voltage	2.0			V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 1.6\text{mA}$
V_{OH}	Output High Voltage	2.4			V	$I_{OH} = -50\mu\text{A}$ (-100 μA for D.B. Port)
$I_{OH}^{(1)}$	Darlington Drive Current		2.0		mA	$V_{OH} = 1.5\text{V}$, $R_{EXT} = 390\Omega$
I_{CC}	Power Supply Current		40		mA	

NOTE:

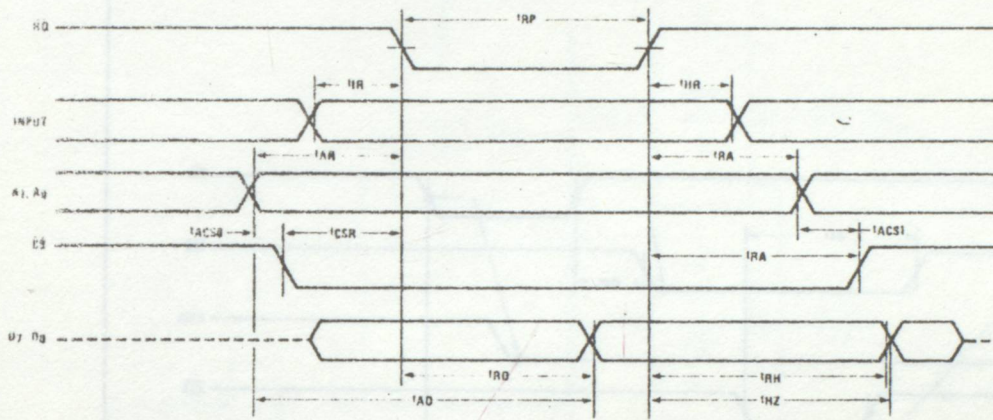
1. Available on 8 pins only of ports B and C. Selected randomly.

AC Electrical Characteristics

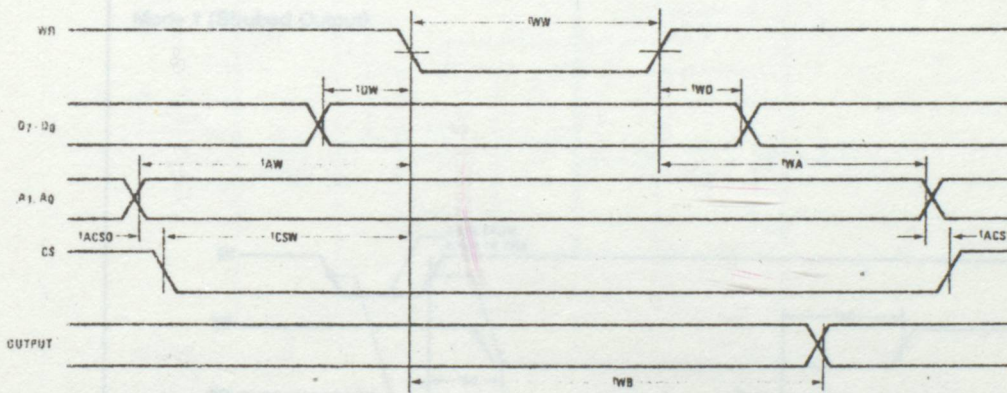
$T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$; $V_{CC} = +5\text{V} \pm 5\%$; $V_{SS} = 0\text{V}$

Symbol	Parameter	Min.	Typ.	Max.	Unit	Test Conditions
t_{WW}	Pulse Width of \overline{WR}	400			ns	
t_{DW}	Time D.B. Stable before \overline{WR}	50			ns	
t_{WD}	Time D.B. Stable after \overline{WR}	35			ns	
t_{AW}	Time Address Stable before \overline{WR}	20			ns	
t_{WA}	Time Address Stable after \overline{WR}	20			ns	
t_{CSW}	Chip Select on to \overline{WR}		450		ns	
t_{WB}	Delay from \overline{WR} to Output			500	ns	
t_{RP}	Pulse Width of \overline{RD}	405			ns	
t_{IR}	\overline{RD} Set-Up Time	0			ns	
t_{HR}	Input Hold Time	100			ns	
t_{RD}	Delay from $\overline{RD} = 0$ to System Bus			295	ns	
t_{RH}	Delay from $\overline{RD} = 1$ to System Bus			150	ns	
t_{HZ}	$\overline{RD} = 0$ to TRI-STATE of Bus Drivers	10		150	ns	
t_{AR}	Time Address Stable before \overline{RD}	50			ns	
t_{CSR}	Time \overline{CS} Stable before \overline{RD}		70		ns	
t_{AK}	Width of \overline{ACK} Pulse	500			ns	
t_{ST}	Width of \overline{STB} Pulse	500			ns	
t_{PS}	Set-Up Time for Peripheral	60			ns	
t_{PH}	Hold Time for Peripheral	180			ns	
t_{RA}	Hold Time, Address Bus Trailing Edge to \overline{RD}	0			ns	
t_{RC}	Hold Time for \overline{CS} after $\overline{RD} = 1$	5			ns	
t_{AD}	Address Bus Valid to Data Valid			400	ns	
t_{KD}	Time from $\overline{ACK} = 1$ to Output Floating	20		480	ns	
t_{WO}	Time from $\overline{WR} = 1$ to $\overline{OBF} = 0$			850	ns	
t_{AO}	Time from $\overline{ACK} = 0$ to $\overline{OBF} = 1$			450	ns	
t_{SI}	Time from $\overline{STB} = 0$ to \overline{IBF}			450	ns	
t_{RI}	Time from $\overline{RD} = 1$ to $\overline{IBF} = 0$			380	ns	
t_{ACS0}	Address Bus Valid to \overline{CS}		40		ns	
t_{ACS1}	Address Change to \overline{CS} OFF		40		ns	

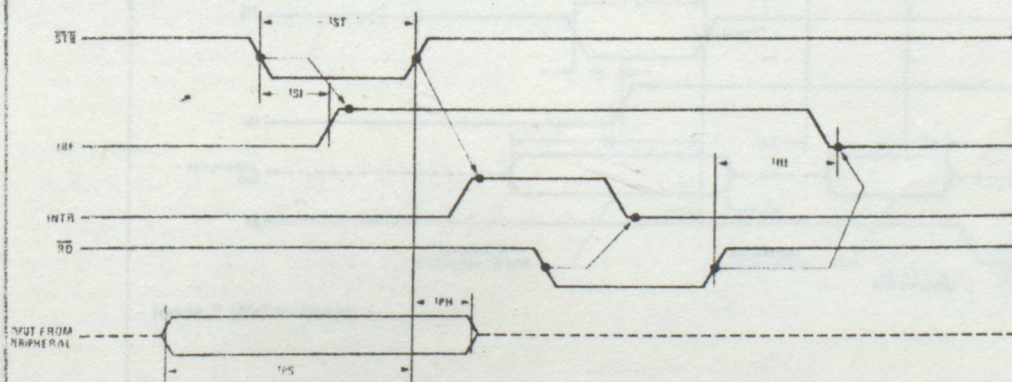
Timing Waveforms Waveforms (cont'd)



Mode 0 (Basic Input)



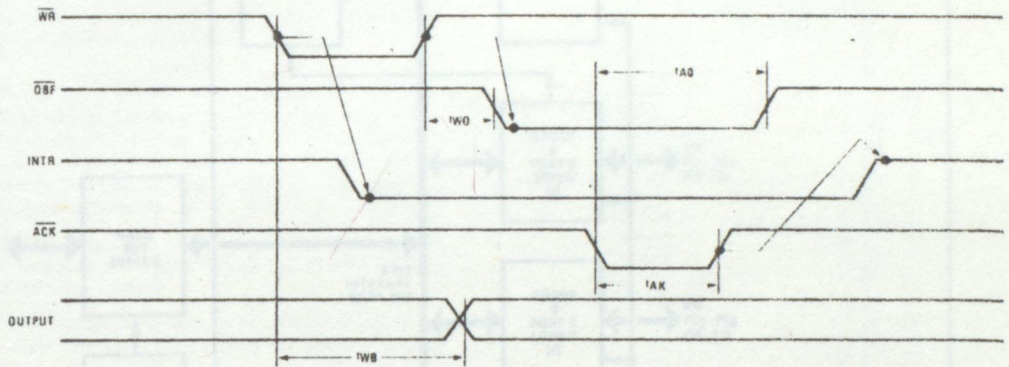
Mode 0 (Basic Output)



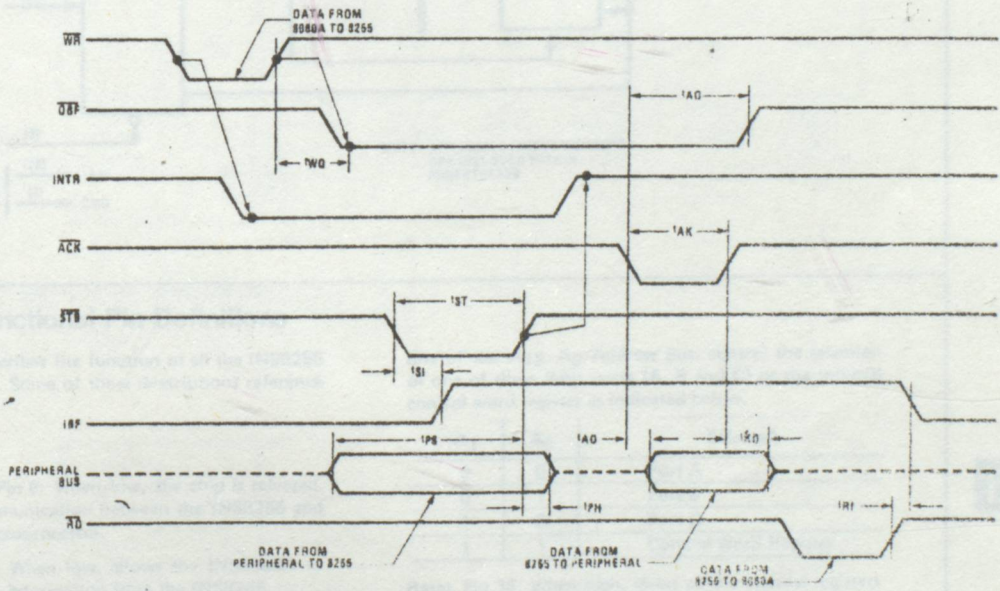
Mode 1 (Strobed Input)

D.2

Timing Waveforms (cont'd.)

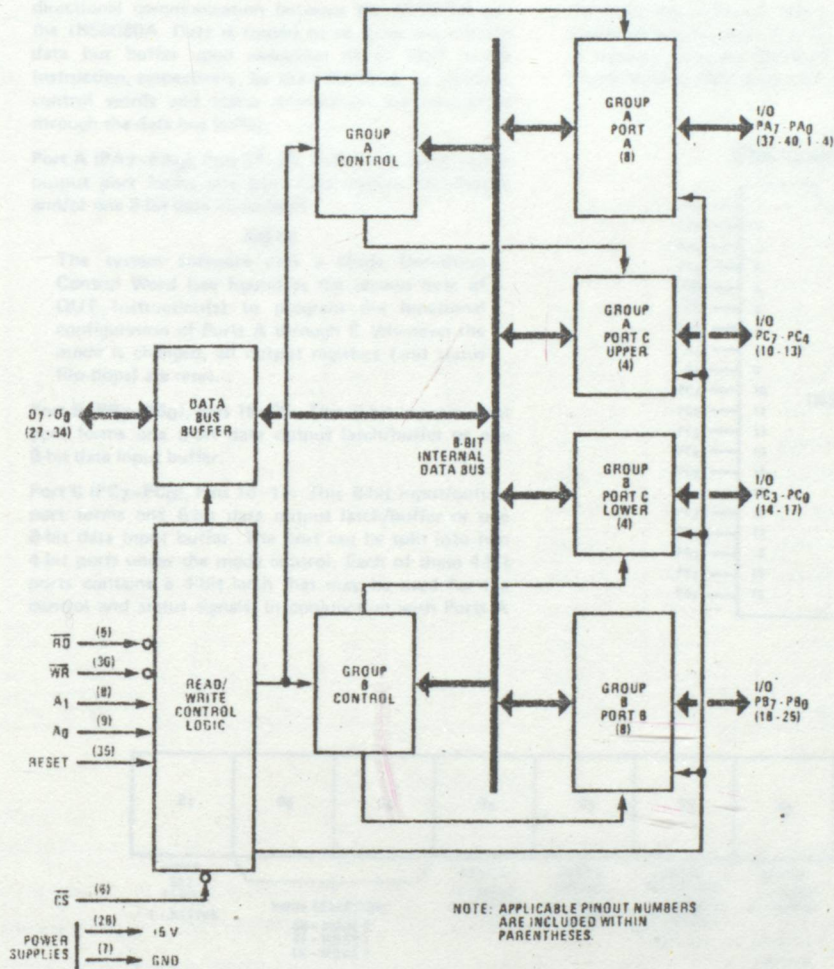


Mode 1 (Strobed Output)



Mode 2 (Bidirectional)

INS8255 Block Diagram



INS8255 Functional Pin Definitions

The following describes the function of all the INS8255 input/output pins. Some of these descriptions reference internal circuits.

INPUT SIGNALS

Chip Select (CS), Pin 6: When low, the chip is selected. This enables communication between the INS8255 and the INS8080A microprocessor.

Read (RD), Pin 5: When low, allows the INS8080A to read data or status information from the INS8255.

Write (WR), Pin 36: When low, allows the INS8080A to write data or control words into the INS8255.

Port Select (A0, A1), Pins 9 and 8: These two inputs, which are normally connected to the least significant

bits of the A15-A0 Address Bus, control the selection of one of three 8-bit ports (A, B and C) or the internal control word register as indicated below.

A ₁	A ₀	Selected
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Control Word Register

Reset, Pin 35: When high, clears all the internal registers of the chip and sets Ports A, B and C to the input high impedance mode.

+5 Volts, Pin 26: VCC supply.

Ground, Pin 7: 0 Volt reference.

D.2



INPUT/OUTPUT SIGNALS

Data (D7-D0) Bus, Pins 27-34: This bus comprises eight TRI-STATE input/output lines. The bus provides bi-directional communication between the INS8255 and the INS8080A. Data is routed to or from the internal data bus buffer upon execution of an OUT or IN Instruction, respectively, by the INS8080A. In addition, control words and status information are transferred through the data bus buffer.

Port A (PA7-PA0), Pins 37-40, 1-4: This 8-bit input/output port forms one 8-bit data output latch/buffer and/or one 8-bit data input latch.

NOTE

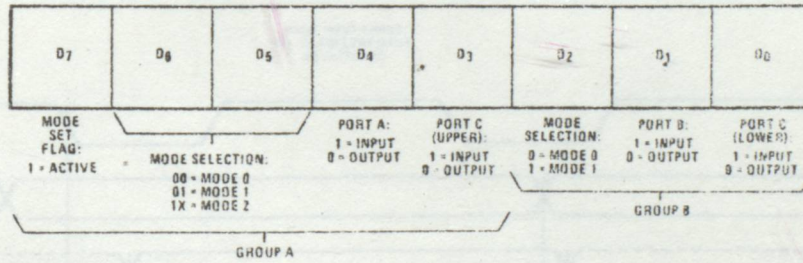
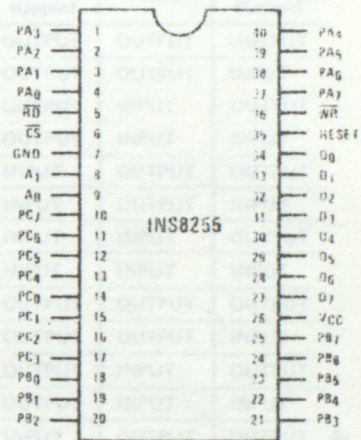
The system software uses a Mode Definition Control Word (see figure) as the second byte of OUT Instruction(s) to program the functional configuration of Ports A through C. Whenever the mode is changed, all output registers (and status flip-flops) are reset.

Port B (PB7-PB0), Pins 18-25: This 8-bit input/output port forms one 8-bit data output latch/buffer or one 8-bit data input buffer.

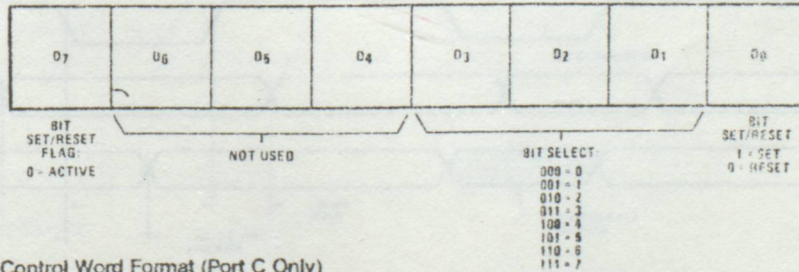
Port C (PC7-PC0), Pins 10-17: This 8-bit input/output port forms one 8-bit data output latch/buffer or one 8-bit data input buffer. The port can be split into two 4-bit ports under the mode control. Each of these 4-bit ports contains a 4-bit latch that may be used for the control and status signals, in conjunction with Ports A

and B. The system software includes a Bit Set/Reset Control Word (see figure) for setting or resetting any of the eight bits of Port C. When Port C is being used as a status/control for Port A or B, the Port C bits can be set or reset by using the Bit Set/Reset Control Word as the second byte of OUT Instruction(s).

Pin Configuration



Mode Definition Control Word Format



Bit Set/Reset Control Word Format (Port C Only)

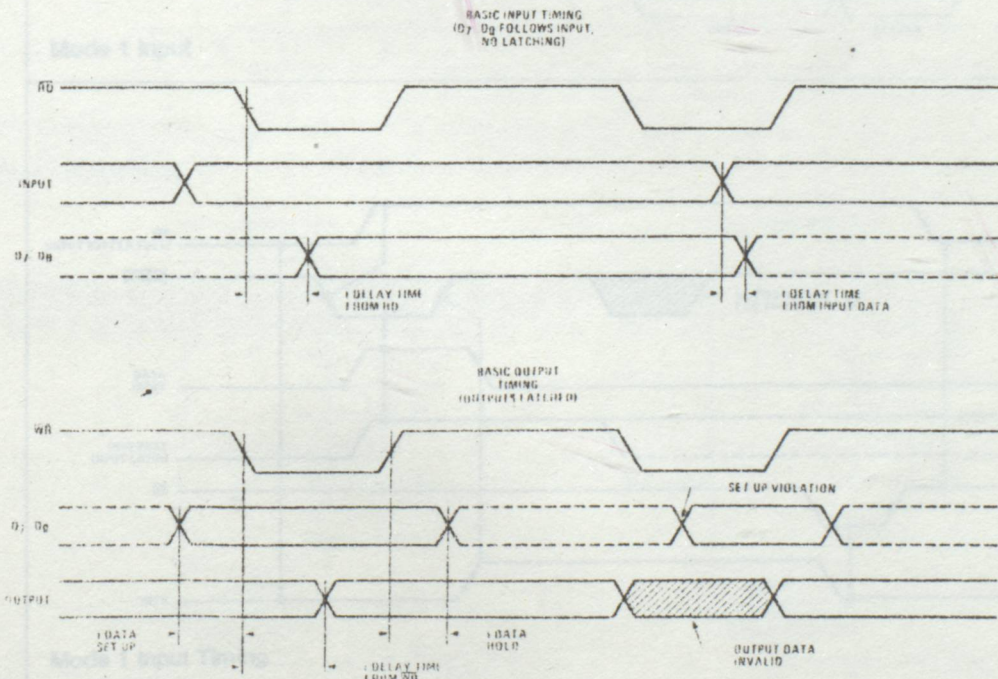
Operating Modes

Mode 0 (Basic Input/Output)

In this mode, simple input and output operations for each of the three ports are provided. No "handshaking" is required; data is simply written to or read from a specified port.

Mode 0 Port Definition Chart

No.	Control Word Bits								Group A		Group B	
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	Port A	Port C (Upper)	Port B	Port C (Lower)
0	1	0	0	0	0	0	0	0	OUTPUT	OUTPUT	OUTPUT	OUTPUT
1	1	0	0	0	0	0	0	1	OUTPUT	OUTPUT	OUTPUT	INPUT
2	1	0	0	0	0	0	1	0	OUTPUT	OUTPUT	INPUT	OUTPUT
3	1	0	0	0	0	0	1	1	OUTPUT	OUTPUT	INPUT	INPUT
4	1	0	0	0	1	0	0	0	OUTPUT	INPUT	OUTPUT	OUTPUT
5	1	0	0	0	1	0	0	1	OUTPUT	INPUT	OUTPUT	INPUT
6	1	0	0	0	1	0	1	0	OUTPUT	INPUT	INPUT	OUTPUT
7	1	0	0	0	1	0	1	1	OUTPUT	INPUT	INPUT	INPUT
8	1	0	0	1	0	0	0	0	INPUT	OUTPUT	OUTPUT	OUTPUT
9	1	0	0	1	0	0	0	1	INPUT	OUTPUT	OUTPUT	INPUT
10	1	0	0	1	0	0	1	0	INPUT	OUTPUT	INPUT	OUTPUT
11	1	0	0	1	0	0	1	1	INPUT	OUTPUT	INPUT	INPUT
12	1	0	0	1	1	0	0	0	INPUT	INPUT	OUTPUT	OUTPUT
13	1	0	0	1	1	0	0	1	INPUT	INPUT	OUTPUT	INPUT
14	1	0	0	1	1	0	1	0	INPUT	INPUT	INPUT	OUTPUT
15	1	0	0	1	1	0	1	1	INPUT	INPUT	INPUT	INPUT



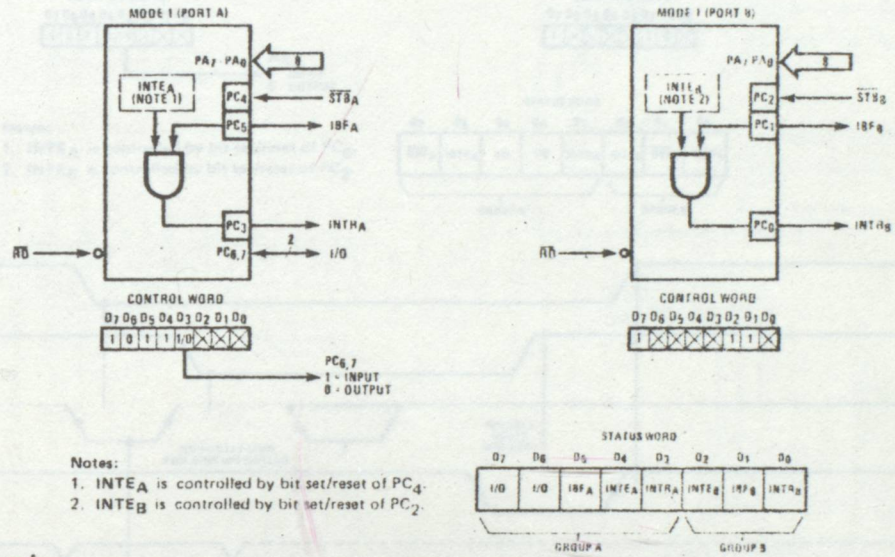
Mode 0 Timing

D.2

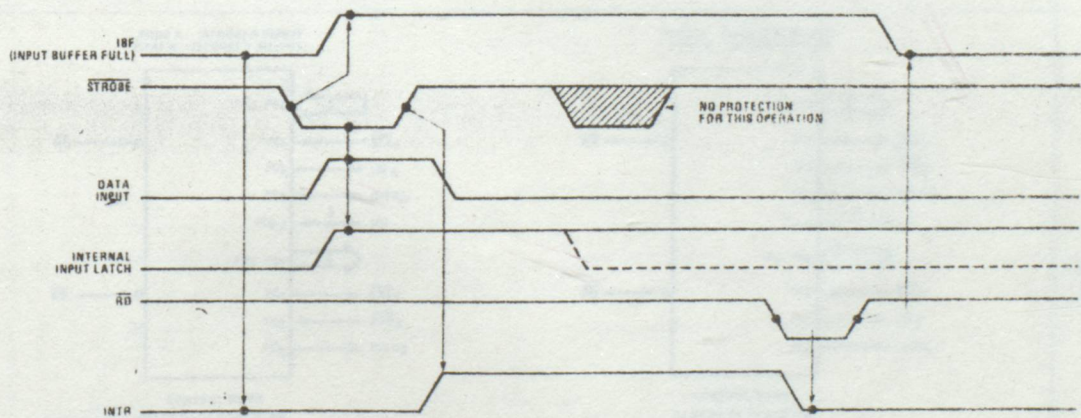
Operating Modes (cont'd.)

Mode 1 (Strobed Input/Output)

In this mode, a means for transferring input/output data to or from a specified port in conjunction with strobes or "handshaking" signals is provided. Port A and Port B use the lines on Port C to generate or accept these "handshaking" signals in Mode 1. The programmer can read the contents of Port C to test or verify the status of each peripheral device. Since no special instruction is provided in the INS8080A microcomputer system to read the Port C status information, a normal read operation must be executed to perform this function.

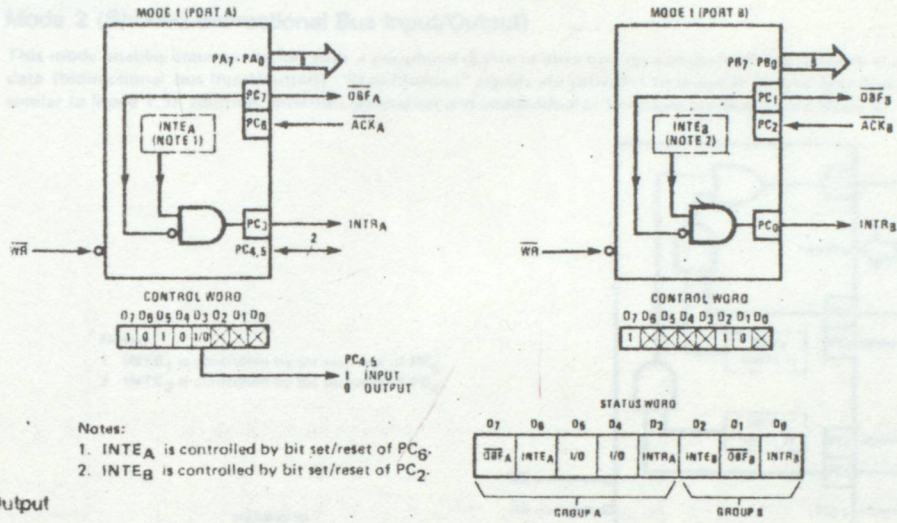


Mode 1 Input

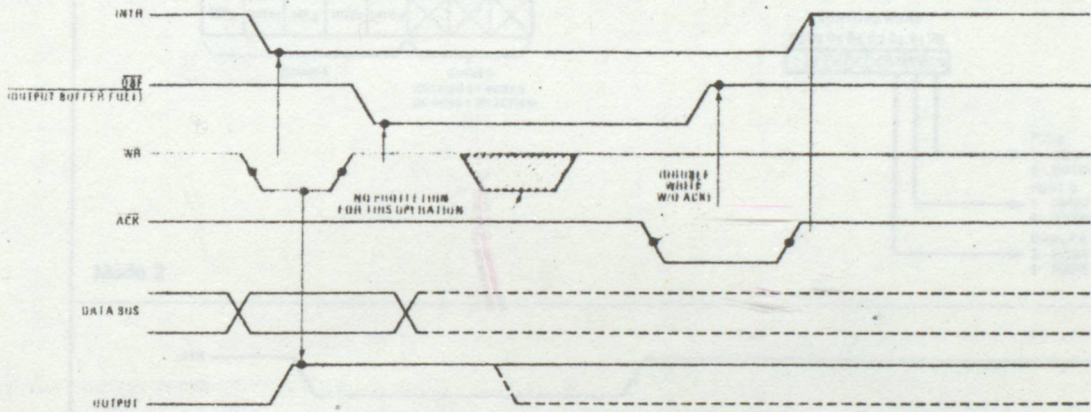


Mode 1 Input Timing

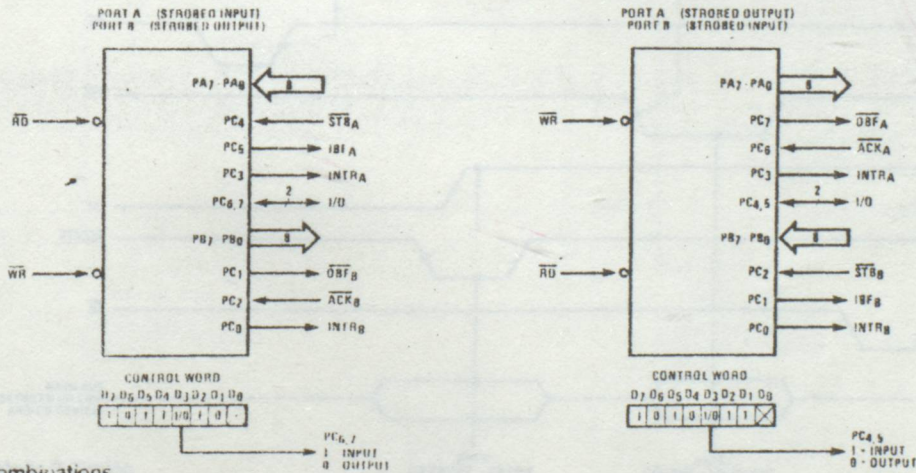
Operating Modes (cont'd.)



Mode 1 Output



Mode 1 Output Timing



Mode 1 Combinations

D.2

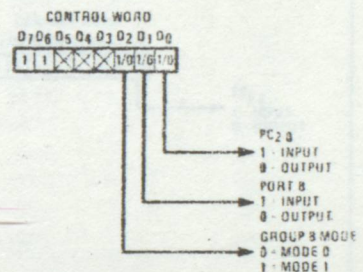
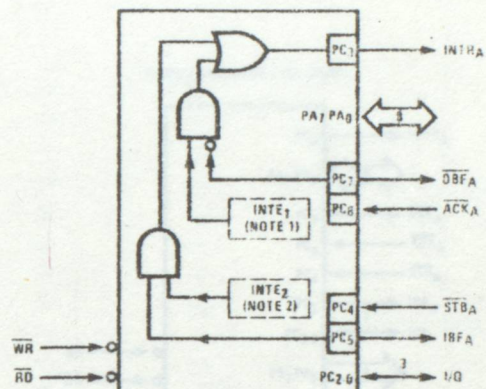
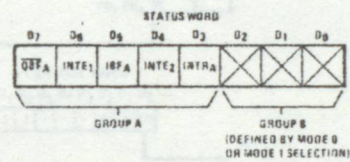
Operating Modes (cont'd.)

Mode 2 (Strobed Bidirectional Bus Input/Output)

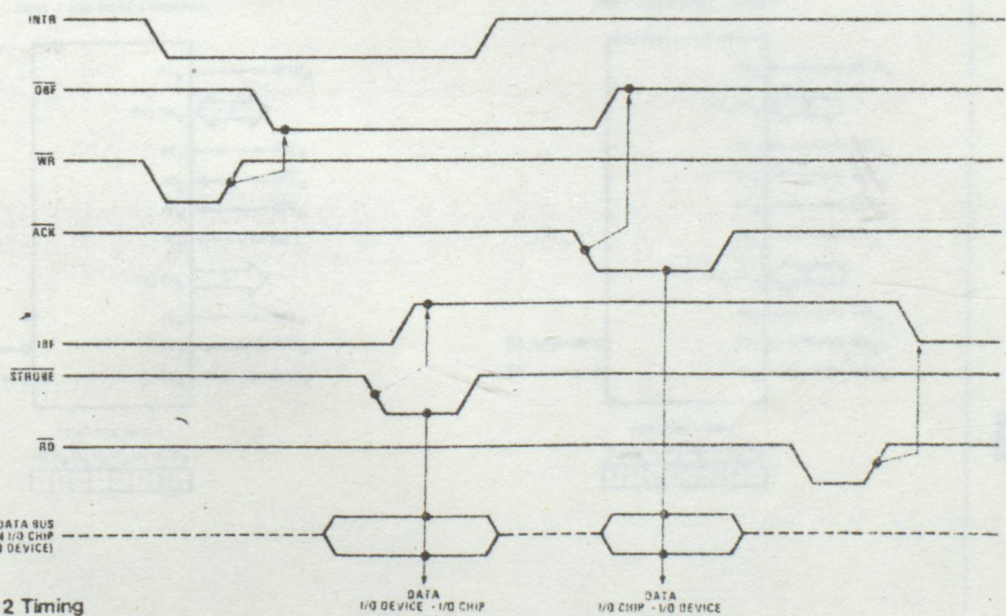
This mode enables communication with a peripheral device or structure on a single 8 bit bus for both transmitting and receiving data (bidirectional bus input/output). "Handshaking" signals are provided to maintain proper bus flow discipline in a manner similar to Mode 1. In addition, interrupt generation and enable/disable functions are available in Mode 2.

Notes:

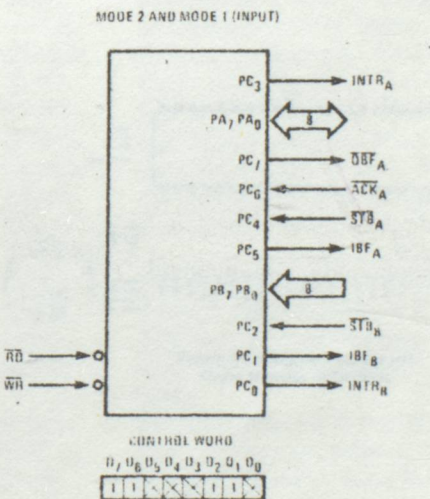
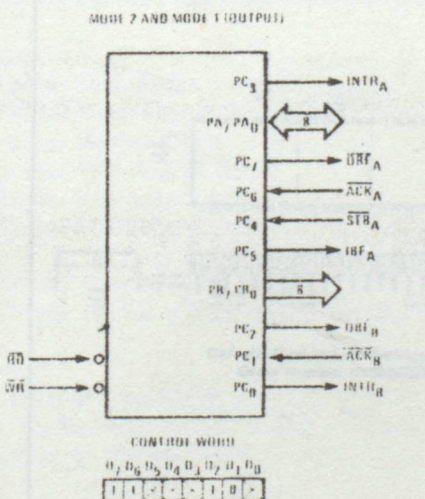
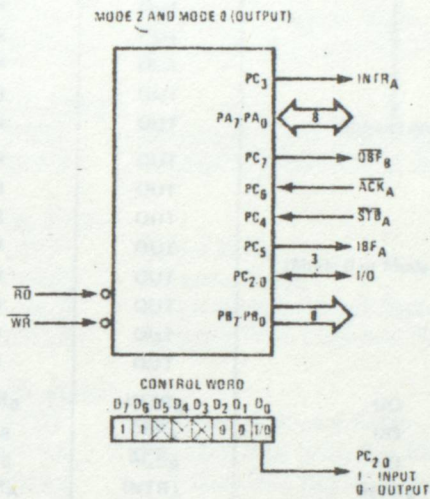
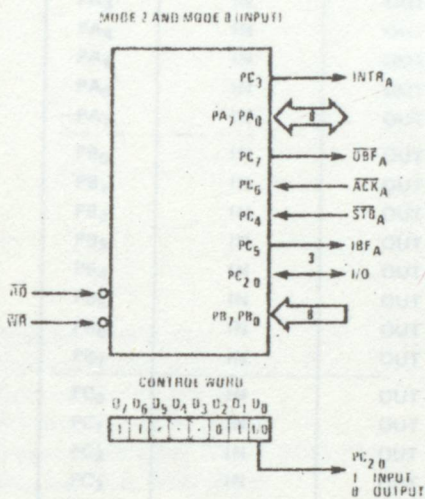
1. $INTE_1$ is controlled by bit set/reset of PC_6 .
2. $INTE_2$ is controlled by bit set/reset of PC_4 .



Mode 2



Operating Modes (cont'd.)



Mode 2 Combinations

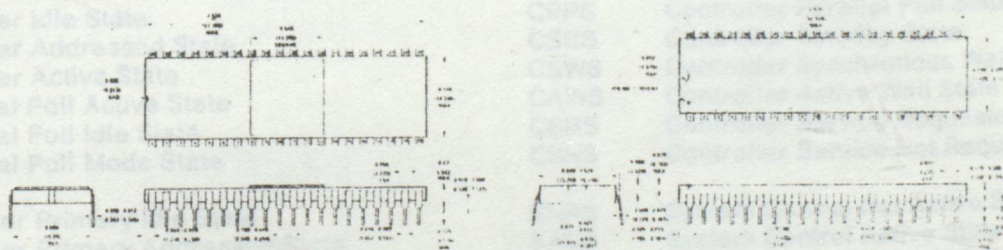
D.2

INS8255 Programmable Peripheral Interface

Mode Definition Summary Table

Port Bits	Mode 0		Mode 1		Mode 2
	IN	OUT	IN	OUT	Group A Only
PA ₀	IN	OUT	IN	OUT	Bidirectional ↑ ↓ Bidirectional
PA ₁	IN	OUT	IN	OUT	
PA ₂	IN	OUT	IN	OUT	
PA ₃	IN	OUT	IN	OUT	
PA ₄	IN	OUT	IN	OUT	
PA ₅	IN	OUT	IN	OUT	
PA ₆	IN	OUT	IN	OUT	
PA ₇	IN	OUT	IN	OUT	
PB ₀	IN	OUT	IN	OUT	(Mode 0 or Mode 1 only)
PB ₁	IN	OUT	IN	OUT	
PB ₂	IN	OUT	IN	OUT	
PB ₃	IN	OUT	IN	OUT	
PB ₄	IN	OUT	IN	OUT	
PB ₅	IN	OUT	IN	OUT	
PB ₆	IN	OUT	IN	OUT	
PB ₇	IN	OUT	IN	OUT	
PC ₀	IN	OUT	INTR _B	INTR _B	I/O
PC ₁	IN	OUT	IBF _B	OBFB _B	I/O
PC ₂	IN	OUT	STB _B	ACK _B	I/O
PC ₃	IN	OUT	INTR _A	INTR _A	INTR _A
PC ₄	IN	OUT	STB _A	I/O	STB _A
PC ₅	IN	OUT	IBF _A	I/O	IBF _A
PC ₆	IN	OUT	I/O	ACK _A	ACK _A
PC ₇	IN	OUT	I/O	OBFA _A	OBFA _A

Physical Dimensions



Ceramic Dual-In-Line Package (D)
Order Number INS8255D

Plastic Dual-In-Line Package (N)
Order Number INS8255N



National Semiconductor Corporation
2900 Semiconductor Drive
Santa Clara, California 95051
Tel: (408) 737-5000
TWX: (910) 339-8210

National Semiconductor GmbH
8000 München 21
51/2 Essenheimerstrasse
West Germany
Tel: 089/9 15027
Telex: 05 27777

NS International Inc., Japan
Miyake Building
1-9 Yohsuka 1-chome ku 160
Tokyo, Japan
Tel: 031-355-3711
TWX: 237-2015 NSCJ J

NS Electronics (Hong Kong) Ltd.
8th Floor
Cheung Kong Electronic Bldg
4 Wing Yip Street
Kowloon Hong Kong
Tel: 2-411-241-8
Telex: 23888 NSIHK HK
Circle MA1-130

NS Electronics Do Brasil
Avda. Hengemann Faria Lima 544
11 Andar Copacabana 11054
Linha Panamericana
Sao Paulo, Brazil
Telex: 1121008 CASHNE SAO PAULO B

NS Electronics Pty. Ltd.
Cnr. Ross St. & Main Highway
Melbourne, Victoria 3101
Australia
Tel: 03-779-5133
Telex: 20735

EK C

ARABİRİM FONKSİYONLARI

Appendix C**Interface function states****SH states**

SIDS Source Idle State
 SGNS Source Generate State
 SDYS Source Delay State
 STRS Source Transfer State
 SWNS Source Wait For New Cycle State
 SIWS Source Idle Wait State

AH states

AIDS Acceptor Idle State
 ANRS Acceptor Not Ready State
 ACRS Acceptor Ready State
 ACDS Acceptor Data State
 AWNS Acceptor Wait For New Cycle State

T and TE states

TIDS Talker Idle State
 TADS Talker Addressed State
 TACS Talker Active State
 SPAS Serial Poll Active State
 SPIS Serial Poll Idle State
 SPMS Serial Poll Mode State

TPIS Talker Primary Idle State
 TPAS Talker Primary Addressed State

L and LE states

LIDS Listener Idle State
 LADS Listener Addressed State
 LACS Listener Active State

LPIS Listener Primary Idle State
 LPAS Listener Primary Addressed State

SR states

NPRS Negative Poll Response State
 SRQS Service Request State
 APRS Affirmative Poll Response State

DC states

DCIS Device Clear Idle State
 DCAS Device Clear Active State

DT states

DTIS Device Trigger Idle State
 DTAS Device Trigger Active State

RL states

LOCS Local State
 REMS Remote State
 LWLS Local With Lockout State
 RWLS Remote With Lockout State

PP states

PPIS Parallel Poll Idle State
 PPSS Parallel Poll Standby State
 PPAS Parallel Poll Active State
 PUCS Parallel Poll Unaddressed to Configure S
 PACS Parallel Poll Addressed to Configure Stat

C and CS states

CIDS Controller Idle State
 CADS Controller Addressed State
 CTRS Controller Transfer State
 CACS Controller Active State
 CPWS Controller Parallel Poll Wait State
 CPPS Controller Parallel Poll State
 CSBS Controller Standby State
 CSWS Controller Synchronous Wait State
 CAWS Controller Active Wait State
 CSRS Controller Service Requested State
 CSNS Controller Service Not Requested State

SNAS System Control Not Active State
 SACS System Control Active State
 CSIS System Control Remote Enable Idle State
 SRNS System Control Remote Enable Not Ac
 State
 SRAS System Control Remote Enable Active S
 SIIS System Control Interface Clear Idle State
 SINS System Control Interface Clear Not Ac
 State
 SIAS System Control Interface Clear Active S

Appendix B Interface Message Definitions List

Mnemonic	Message	Address Function
LOCAL MESSAGES RECEIVED (By interface functions)		
gls	go to standby	
gr	request master request (RMR)	
lbn	listen only	
[lps]	local poll enable	
ltn	listen	
lun	local unitize	
nta	new byte available	
pan	power on	
rdy	ready	
rp	request parallel poll	
sc	request system control	
sv	request service	
tl	return to local	
tlc	send interface clear	
tr	send remote enable	
ts	take control asynchronously	
tsn	take control synchronously	
tn	talk only	
LOCAL MESSAGES SENT (To interface functions)		
	None defined, see Message Output table in Section 3 for description of Device Function Interaction which provides guidelines as to the appropriate states from which local messages may be sent to the device functions.	
EK D		
REMOTE MESSAGES RECEIVED		
ATN	ARABİRİM MESAJLARI	
DAB		
DAC		
DAY		
DCL		
END		
GET		
GTL		
HDY		
IPC		
LLO		
MLA		
[MLA]		
MSA or [MSA]		
MTA		
[MTA]		
OSA		
OTA		
PCB		
PTC		
[PFD]		
[PPE]		
PFRn		
PCU		
REN		
RPU		
RQS		
[SDC]		
SFD		
SPE		
SQR		
STS		
TCT or [TCT]		
UNI		

Appendix D

Interface Message Reference List

Mnemonic	Message	Interface Function(s)
<u>LOCAL MESSAGES RECEIVED (By interface functions)</u>		
gts	go to standby	C
isr	individual service request (qual)	PP
lon	listen only	L, LE
[lpe]	local poll enable	PP
ltn	listen	L, LE
lun	local unlisten	L, LE
nba	new byte available	SH
pon	power on	SH, AH, T, TE, L, LE, SR, RL, PP, C
rdy	ready	AH
rpp	request parallel poll	C
rsc	request system control	C
rsv	request service	SR
rtl	return to local	RL
sic	send interface clear	C
sre	send remote enable	C
tca	take control asynchronously	C
tcs	take control synchronously	AH, C
ton	talk only	T, TE
<u>LOCAL MESSAGES SENT (To interface functions)</u>		
	None defined; see Message Output tables in Section 2 for description of Device Function Interaction which provides guidelines as to the appropriate states from which local messages may be sent to the device functions.	
<u>REMOTE MESSAGES RECEIVED</u>		
ATN	attention	SH, AH, T, TE, L, LE, PP, C
DAB	data byte	(via L, LE)
DAC	data accepted	SH
DAV	data valid	AH
DCL	device clear	DC
END	end	(via L, LE)
GET	group execute trigger	DT
GTL	go to local	RL
IDY	identify	L, LE, PP
IFC	interface clear	T, TE, L, LE, C
LLO	local lockout	RL
MLA	my listen address	L, LE, RL
[MLA]	my listen address	T
MSA or [MSA]	my secondary address	TE, LE
MTA	my talk address	T, TE
[MTA]	my talk address	L
OSA	other secondary address	TE
OTA	other talk address	T, TE
PCG	primary command group	TE, LE, PP
PPC	parallel poll configure	PP
[PPD]	parallel poll disable	PP
[PPE]	parallel poll enable	PP
PPRn	parallel poll response n	(via C)
PPU	parallel poll unconfigure	PP
REN	remote enable	RL
RFD	ready for data	SH
RQS	request service	(via L, LE)
[SDC]	selected device clear	DC
SPD	serial poll disable	T, TE
SPE	serial poll enable	T, TE
SQR	service request	(via C)
STB	status byte	(via L, LE)
TCT or [TCT]	take control	C
UNL	unlisten	L, LE

Appendix D Interface Message Reference List (Continued)

Mnemonic	Message	Interface Function(s)
REMOTE MESSAGES SENT		
ATN	attention	C
DAB	data byte	(via T, TE)
DAC	data accepted	AH
DAV	data valid	SH
DCL	device clear	(via C)
END	end	(via T)
GET	group execute trigger	(via C)
GTL	go to local	(via C)
IDY	identify	C
IFC	interface clear	C
LLO	local lockout	(via C)
MLA or [MLA]	my listen address	(via C)
MSA or [MSA]	my secondary address	(via C)
MTA or [MTA]	my talk address	(via C)
OSA	other secondary address	(via C)
OTA	other talk address	(via C)
PCG	primary command group	(via C)
PPC	parallel poll configure	(via C)
[PPD]	parallel poll disable	(via C)
[PPE]	parallel poll enable	(via C)
PPRn	parallel poll response n	PP
PPU	parallel poll unconfigure	(via C)
REN	remote enable	C
RFD	ready for data	AH
RQS	request service	T, TE
[SDC]	selected device clear	(via C)
SPD	serial poll disable	(via C)
SPE	serial poll enable	(via C)
SRQ	service request	SR
STB	status byte	(via T, TE)
TCT	take control	(via C)
UNL	unlisten	(via C)

Appendix E
Multiline Interface Messages: ISO Code Representation

ISO Code	Message
0000	...
0001	...
0002	...
0003	...
0004	...
0005	...
0006	...
0007	...
0008	...
0009	...
0010	...
0011	...
0012	...
0013	...
0014	...
0015	...
0016	...
0017	...
0018	...
0019	...
0020	...
0021	...
0022	...
0023	...
0024	...
0025	...
0026	...
0027	...
0028	...
0029	...
0030	...
0031	...
0032	...
0033	...
0034	...
0035	...
0036	...
0037	...
0038	...
0039	...
0040	...
0041	...
0042	...
0043	...
0044	...
0045	...
0046	...
0047	...
0048	...
0049	...
0050	...
0051	...
0052	...
0053	...
0054	...
0055	...
0056	...
0057	...
0058	...
0059	...
0060	...
0061	...
0062	...
0063	...
0064	...
0065	...
0066	...
0067	...
0068	...
0069	...
0070	...
0071	...
0072	...
0073	...
0074	...
0075	...
0076	...
0077	...
0078	...
0079	...
0080	...
0081	...
0082	...
0083	...
0084	...
0085	...
0086	...
0087	...
0088	...
0089	...
0090	...
0091	...
0092	...
0093	...
0094	...
0095	...
0096	...
0097	...
0098	...
0099	...

EK E

ÇOK HATLI ARABİRİM MESAJLARININ
KODLARLA GÖSTERİMİ

EK F

HAT KONEKTÖRÜ

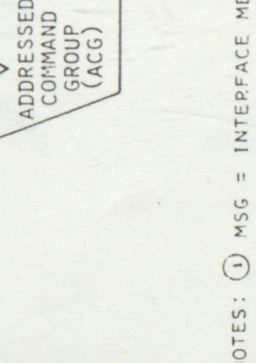
Appendix E
Multiline Interface Messages: ISO Code Representation

MULTILINE INTERFACE MESSAGES: ISO-7 BIT CODE REPRESENTATION

(SENT AND RECEIVED WITH ATN=1)

Bits	0 0 0	0 0 1	0 1 0	0 1 1	1 0 0	1 0 1	1 1 0	1 1 1	MSG
b ₇ b ₆ b ₅	0 0 0	0 0 1	0 1 0	0 1 1	1 0 0	1 0 1	1 1 0	1 1 1	MSG
b ₄ b ₃ b ₂ b ₁	0 0 0 0	0 0 0 1	0 0 1 0	0 0 1 1	0 1 0 0	0 1 0 1	0 1 1 0	0 1 1 1	MSG
Column	0	1	2	3	4	5	6	7	MSG
Row	0	1	2	3	4	5	6	7	MSG
0 0 0 0	NUL	DLE	SP	0	ⓐ	P	UNT	DEL	MEANING DEFINED BY PCG CODE
0 0 0 1	SOH	DC1	!	1	A	Q	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
0 0 1 0	STX	DC2	"	2	B	R	MTA ASSIGNED TO DEVICE	^	MEANING DEFINED BY PCG CODE
0 0 1 1	ETX	DC3	#	3	C	S	MTA ASSIGNED TO DEVICE	_	MEANING DEFINED BY PCG CODE
0 1 0 0	EOT	DC4	\$	4	D	T	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
0 1 0 1	ENO	NAK	%	5	E	U	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
0 1 1 0	ACK	SYN	&	6	F	V	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
0 1 1 1	BEL	ETB		7	G	W	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 0 0 0	BS	CAN	(8	H	X	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 0 0 1	HT	EM)	9	I	Y	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 0 1 0	LF	SUB	*	:	J	Z	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 0 1 1	VT	ESC	+	;	K	[MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 1 0 0	FF	FS	,	<	L	\	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 1 0 1	CR	GS	-	=	M]	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 1 1 0	SO	RS	/	>	N	^	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE
1 1 1 1	SI	US	?	?	O	~	MTA ASSIGNED TO DEVICE	~	MEANING DEFINED BY PCG CODE

- NOTES:
- ① MSG = INTERFACE MESSAGE
 - ② b₁ = D101...b₇ = D107
 - ③ REQUIRES SECONDARY COMMAND
 - ④ DENISE SUBSET (COLUMN 2 THROUGH 5)



EM F

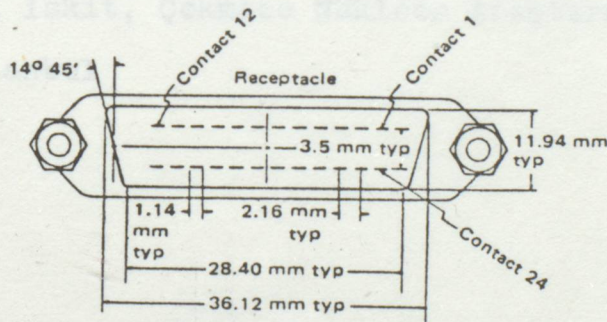
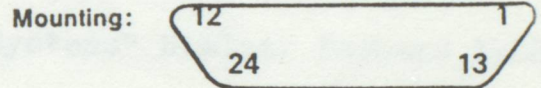
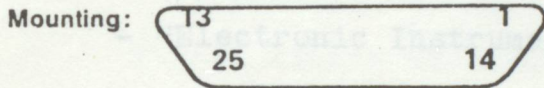
HAT KONVERTÖRÜ

a) MIL-C-24308 Connector; IEC-Bus

Contact	Signal line	Contact	Signal Line
1	DIO 1	14	DIO 5
2	DIO 2	15	DIO 6
3	DIO 3	16	DIO 7
4	DIO 4	17	DIO 8
5	REN	18	Gnd. (5)
6	EOI	19	Gnd. (6)
7	DAV	20	Gnd. (7)
8	NRFD	21	Gnd. (8)
9	NDAC	22	Gnd. (9)
10	IFC	23	Gnd. (10)
11	SRQ	24	Gnd. (11)
12	ATN	25	Gnd. (12)
13	Shield		

b) Micro-Ribbon Connector; IEEE Bus

Contact	Signal Line	Contact	Signal Line
1	DIO 1	13	DIO 5
2	DIO 2	14	DIO 6
3	DIO 3	15	DIO 7
4	DIO 4	16	DIO 8
5	EOI	17	REN
6	DAV	18	Gnd. (6)
7	NRFD	19	Gnd. (7)
8	NDAC	20	Gnd. (8)
9	IFC	21	Gnd. (9)
10	SRQ	22	Gnd. (10)
11	ATN	23	Gnd. (11)
12	Shield	24	Gnd. (12)



K A Y N A K Ç A

- "IEEE Standard Digital Interface for Programmable Instrumentation" The Institute of Electrical and Electronics Engineers, Inc.
- "Digital Instrument Course Part 4" by J.A.M.Grimberg Philips
- "Getting Aboard The 488-1975 'Bus" Motorola
- "Electronic Instruments and Systems" Hewlett Packard 1982
- "Design Examples of Semiconductor Circuits" Siemens 1977/78
- "Integrated Circuits- Digital Integrated Circuits CMOS HE4000B Family" Philips, July 1983
- "IEEE-488 Standartlı bir Kontrol Merkezi Üzerinde Çalışmalar Metin Sabri İskit, Çekmece Nükleer Araştırma ve Eğitim Merkezi-İstanbul

ÖZGEÇMİŞ :

1962 yılında İstanbul'da doğdum. İlk öğrenimimi 1968-1973 yılları arasında Nişantaşı Selim Sırrı Tarcan İlkokulunda, orta öğrenimimi ise 1973-1980 yılları arasında Kadıköy Anadolu Lisesinde yaptım. İlk ve orta öğrenime devam ederken, 1967-1980 yılları arasında İstanbul Belediye Konservatuvarında piano eğitimi gördüm. 1980 yılında girdiğim Yıldız Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümünden 1984 yılında mezun oldum. Aynı yıl, yüksek lisans eğitimim için aynı üniversitenin Fen Bilimleri Enstitüsüne kaydoldum. Şu anda Yıldız Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Haberleşme bölümünde yüksek lisans eğitimime devam etmekteyim ve Mart 1985 tarihinden beri Yıldız Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümü Elektronik Anabilim dalında araştırma görevlisi olarak çalışmaktayım.

