

**T.C.  
YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

**SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ TÜRÜ  
BİR PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ VE  
GERÇEKLEŞTİRİLMESİ**

**ALPER GÖYNÜŞEN**

**YÜKSEK LİSANS TEZİ  
ELEKTRİK MÜHENDİSLİĞİ ANABİLİM DALI  
ELEKTRİK MAKİNALARI VE GÜÇ ELEKTRONİĞİ PROGRAMI**

**DANIŞMAN  
PROF. DR. HACI BODUR**

**İSTANBUL, 2011**

**T.C.  
YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

**SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ TÜRÜ  
BİR PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ VE  
GERÇEKLEŞTİRİLMESİ**

**ALPER GÖYNÜŞEN**

**YÜKSEK LİSANS TEZİ  
ELEKTRİK MÜHENDİSLİĞİ ANABİLİM DALI  
ELEKTRİK MAKİNALARI VE GÜÇ ELEKTRONİĞİ PROGRAMI**

**DANIŞMAN  
PROF. DR. HACI BODUR**

**İSTANBUL, 2011**

**T.C.**  
**YILDIZ TEKNİK ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**

**SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ**  
**TÜRÜ BİR PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ VE**  
**GERÇEKLEŞTİRİLMESİ**

Alper GÖYNÜŞEN tarafından hazırlanan tez çalışması 01.07.2011 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektrik Mühendisliği Anabilim Dalı'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

**Tez Danışmanı**

Prof. Dr. Hacı BODUR  
Yıldız Teknik Üniversitesi

**Jüri Üyeleri**

Prof. Dr. Hacı BODUR  
Yıldız Teknik Üniversitesi

\_\_\_\_\_

Prof. Dr. Hadi SARUL  
Yıldız Teknik Üniversitesi

\_\_\_\_\_

Prof. Dr. Herman SEDEF  
Yıldız Teknik Üniversitesi

\_\_\_\_\_

Bu çalışma, Arçelik A.Ş. ve Yıldız Teknik Üniversitesi Vakfı arasında imzalanan “Endüstride Uygulama Destekli Tez Programı” kapsamında ile desteklenmektedir.

## ÖNSÖZ

---

Sıfır gerilim geçişli faz kaydırmalı tam köprü türü PWM DC-DC dönüştürücüleri incelediğim ve bir uygulamasını yaptığım yüksek lisans tez çalışmamda, meslek yaşamımda kendime alt yapı oluşturabilecek bir uygulama yaratabilmiş olmamın sevinci içerisindeyim. Yüksek lisans tezimin, bu konuda uygulama yapacak meslektaşlarıma ve halen öğrenci olan arkadaşlarıma faydalı olmasını temenni ederim.

Yıllarını güç elektroniğine adanmış, çalışma alanımı seçmemde en büyük paya sahip olan, lisans ve yüksek lisans eğitimim boyunca desteğini her zaman sürdüren, tez danışmanım ve değerli hocam Prof.Dr. Hacı BODUR'a teşekkürlerimi sunarım.

Elektrik Makinaları Anabilim Dalında bulunan değerli hocalarım, Prof.Dr.Hadi SARUL, Y.Doç.Dr.A.Faruk BAKAN, Y.Doç.Dr Hülya OBDAN, Y.Doç.Dr İsmail AKSOY ve tez süresi boyunca yardımlarını esirgemeyen Araştırma Görevlileri Sevilay ÇETİN, Gürcan YANIK, Erdem AKBOY ile anabilim dalındaki diğer kıymetli hocalarım, araştırma görevlisi arkadaşlarım ve sınıf arkadaşlarıma teşekkürlerimi sunarım.

Arçelik A.Ş. AR-GE Merkezi Elektronik ve Kontrol Teknolojileri yöneticisi Dr. Latif TEZDUYAR, Güç Elektroniği Teknoloji Ailesi lideri Günsu ALBAŞ, Ar-Ge Mühendisi Çağdaş ÇIRPAN ile diğer tüm Güç Elektroniği Teknoloji Ailesi ve Ar-Ge çalışanlarına, çalışmalarımında destek ve yardımlarından ötürü teşekkürü borç bilirim.

Son olarak, hayatımın bugüne kadar olan kısmını birlikte geçirdiğim ve bugünlere gelmemde emeklerini asla ödeyemeyeceğim sevgili annem Sunay GÖYNÜŞEN ve babam İbrahim GÖYNÜŞEN ile desteklerini esirgemeyip yanımda olan dostlarıma şükranlarımı sunarım.

Temmuz, 2011

Alper GÖYNÜŞEN

## İÇİNDEKİLER

---

	Sayfa
SİMGE LİSTESİ.....	viii
KISALTIMA LİSTESİ .....	x
ŞEKİL LİSTESİ.....	xi
ÇİZELGE LİSTESİ .....	xiv
ÖZET .....	xv
ABSTRACT.....	xvii
BÖLÜM 1	
GİRİŞ .....	1
1.1 Literatür Özeti .....	1
1.2 Tezin Amacı .....	2
1.3 Bulgular .....	3
BÖLÜM 2	
ANAHTARLAMALI GÜÇ KAYNAKLARI .....	4
2.1 Temel Kavram ve Çalışma Prensipleri.....	4
2.2 Anahtarlama Güç Kaynaklarının Özellikleri .....	5
2.3 Anahtarlama Güç Kaynaklarının Sınıflandırılması.....	6
BÖLÜM 3	
ANAHTARLAMALI GÜÇ KAYNAKLARININ KONTROLÜ .....	8
3.1 Darbe Genişlik Modülasyonu (PWM) .....	8
3.2 Faz Kaydırlı PWM Metodu .....	10
3.2.1 UCC2895 Faz Kaydırlı PWM Entegresi.....	11
3.2.1.1 UCC2895 Entegresinin Temel Özellikleri .....	11
3.2.1.2 UCC2895 Entegresi Maksimum ve Nominal Çalışma Değerleri 12	
3.2.1.3 UCC2895 Entegresinin Yapısı ve Pin Konfigurasyonu .....	13

## BÖLÜM 4

YUMUŞAK ANAHTARLAMA TEKNİKLERİ .....	18
4.1 Yumuşak Anahtarlama ve Bastırma Hücresi Kavramı .....	18
4.2 Yumuşak Anahtarlama Teknikleri .....	20
4.2.1 Sıfır Akımda Anahtarlama (ZCS).....	21
4.2.2 Sıfır Gerilimde Anahtarlama (ZVS) .....	22
4.2.3 Sıfır Akımda Geçiş (ZCT) .....	22
4.2.4 Sıfır Gerilimde Geçiş (ZVT).....	22
4.3 Bastırma Hücrelerinin Sınıflandırılması .....	23
4.4 Bastırma Hücrelerinin Karşılaştırılması.....	25

## BÖLÜM 5

SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ TÜRÜ PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ.....	27
5.1 Topoloji Çalışma Prensibi .....	27
5.2 Çalışma Aralıklarının Analizi .....	31
5.3 ZVT Aralığının Sağlanmasında Tasarım Kriterleri .....	39
5.4 Kayıp Bağlı İletim Süresinin Optimizasyonunda Tasarım Kriterleri.....	42

## BÖLÜM 6

YÜKSEK GÜÇLÜ UYGULAMA DEVRESİ MANYETİK VE ELEKTRONİK TASARIMI .....	44
6.1 Güç Anahtarına Bağlı Yumuşak Anahtarlama Eşitliklerinin Hesaplanması ..45	
6.2 Elektronik Tasarım .....	47
6.2.1 UCC2895 Entegresi Çevresel Birimleri Tasarımı .....	48
6.2.1.1 Akım Algılama ve CS Akım Algılama Pini Kalibrasyonu .....	50
6.2.1.2 Geri Besleme ve Hata Amplifikatörü Çevresel Birimlerinin Ayarlanması .....	51
6.2.2 Anahtar Sürücü Elektronik Tasarımı .....	53
6.2.3 Baskı Devre Çizimi.....	57
6.3 Bobin Tasarımı ve Kayıp Analizi.....	58
6.3.1 Bobin Tel kaybı .....	61
6.3.2 Bobin Nüve kaybı .....	62
6.3.3 Toplam Bobin Kaybı .....	63
6.4 Yüksek Frekans Güç Transformatörü Tasarımı ve Kayıp Analizi.....	63
6.4.1 Transformatör Primer Sargı Hesabı ve Kayıplarının Bulunması.....	66
6.4.2 Transformatör Sekonder Sargı Hesabı ve Kayıplarının Bulunması .....	67
6.4.3 Yüksek Frekans Transformatörü Nüve Kayıpları.....	68
6.4.4 Yüksek Frekans Transformatörünün Toplam Kaybı .....	69
6.4.5 Yüksek Frekans Transformatörü Sarım Özellikleri.....	70
6.5 Primer Sargısına Seri Doyumlu Endüktansın Hesabı .....	70
6.6 Yarı İletken Elemanların Kayıpları .....	73
6.6.1 MOSFET Kayıpları.....	73
6.6.2 Çıkış Schottky Diyotları İletim Kaybı .....	74
6.7 Tam Yükte Toplam Kavramsal Kayıp .....	75
6.8 Deneysel Sonuçlar.....	75

BÖLÜM 7	
SONUÇ VE ÖNERİLER.....	98
KAYNAKLAR .....	101
EK-A	
KOMONENT KATALOGLARI .....	103
A-1 UCC2895 Faz Kaydırmalı PWM Kontrolörü.....	104
A-2 IRFP460A Güç Mosfeti.....	107
A-3 STPS200170TV1 Güç Schottky Diyot Modülü .....	111
A-4 HCPL316J IGBT/MOSFET Gate Sürücüsü.....	115
A-5 US1J 600 V 1 A Hızlı Diyot.....	119
A-6 SN74HC08 Lojik Ve Kapısı.....	121
A-7 SN74LVC1G17 Buffer Entegresi.....	124
A-8 SN74LVC1G14 Tersleyici Buffer Entegresi.....	128
A-9 BC857-C NPN Transistör.....	132
A-10 PQ 50/50 Ferit Nüve.....	134
A-11 C058110A2 Soft Manyetik Nüve .....	135
A-12 MS106090-2 Soft Manyetik Nüve .....	136
A-13 PB002XNL Akım Transformatörü.....	137
ÖZGEÇMİŞ .....	138



## SİMGE LİSTESİ

---

$A_{\text{sarım}}$	Sarım Alanı
$B$	Akı yoğunluğu
$C_J$	Jonksiyon kapasitesi
$C_{\text{oss}}$	MOSFET kaçak kapasitesi
$C_o$	Çıkış Filtre Kapasitesi
$C_R$	Rezonans kapasitesi
$C_T$	Osilatör frekansı kapasitesi
$C_{\text{TR}}$	Transformatör sargı kapasitesi
$D$	Bağlı iletim süresi
$D_{\text{eff}}$	Etkin bağlı iletim süresi
$D_{\text{Max}}$	Maksimum iletim süresi
$f_o$	Çalışma frekansı
$f_s$	Anahtarlama frekansı
$I_d$	Çıkış doğrultucu diyot akımı
$I_o$	Çıkış akımı
$I_{\text{okr}}$	Çıkış akımı ZVT sınır değeri
$I_p$	Transformatör primer akımı
$I_{p0}$	Primer başlangıç akımı
$I_{\text{pkr}}$	Primer akımı ZVT sınır değeri
$H$	Manyetik alan şiddeti
$L_o$	Çıkış Filtre Endüktansı
$L_{\text{LK}}$	Transformatör kaçak endüktansı değeri
$L_{\text{EK}}$	Doyumlu endüktans değeri
$L_R$	Rezonans endüktansı değeri
$K_f$	Dalga formu katsayısı
$K_e$	Elektriksel parametre hesabı
$K_g$	Nüve geometri parametresi
$N$	Transformatör primerden sekondere dönüştürme oranı
$N_p$	Transformatör primer sarım sayısı
$N_s$	Transformatör sekonder sarım sayısı
$P_o$	Çıkış Gücü
$P_{\text{LOcu}}$	Çıkış bobini bakır kaybı
$P_{\text{LOfe}}$	Çıkış bobini nüve kaybı
$P_{\text{TRcu}}$	Transformatör bakır kaybı
$P_{\text{TRfe}}$	Transformatör demir kaybı
$R_{\text{DSon}}$	MOSFET Drain Source direnci

RMS	Efektif
$R_T$	Osilatör frekansı direnci
$T_o$	Dönüştürücü çalışma periyodu
$t_D$	Gecikme zamanı (ölü zaman)
$t_{d\ on}$	İletime girme gecikme süresi
$t_{d\ off}$	Kesime girme gecikme süresi
$t_f$	Düşme zamanı
$t_L$	Sol kol rezonans süresi
$t_{Lmax}$	Sol kol en uzun rezonans süresi
$t_{on}$	Güç anahtarının iletimde kalma süresi
$t_{off}$	Güç anahtarının kesimde kalma süresi
$t_{osc}$	Anahtarlama periyodu
$t_r$	Yükselme zamanı
$t_{rr}$	Ters algılama zamanı
$t_R$	Sağ kol rezonans süresi
$t_{Rmax}$	Sağ kol en uzun rezonans süresi
$t_{ss}$	Yumuşak başlangıç süresi
$t_{yd}$	Primer akımının yön değiştirme süresi
$T_o$	Çalışma periyodu
$T_R$	Rezonans periyodu
$T_s$	Anahtarlama periyodu
$V_i$	DC giriş gerilimi
$V_{imax}$	Maksimum DC giriş gerilimi
$V_{DS}$	MOSFET Drain Source gerilimi
$V_{GS}$	MOSFET Gate Source gerilimi
$V_{EA}$	Hata yükseltici çıkış gerilimi
$V_k$	Kontrol gerilimi
$V_o$	Çıkış gerilimi
$V_P$	Transformatör primer gerilimi
$V_{ref}$	Referans gerilimi
$V_{DEL}$	Entegre ölü zaman gerilimi
$V_S$	Transformatör sekonder gerilimi
$V_t$	Testere dişi dalga şeklindeki gerilim
$W_{CR}$	Rezonans kapasitesinde depolanan enerji
$W_{LR}$	Rezonans endüktansında depolanan enerji
$Z_R$	Rezonans empedansı
$\mu_r$	Nüve manyetik geçirgenlik değeri
$\mu_o$	Havanın manyetik geçirgenlik değeri
$\Delta_D$	Kayıp bağıl iletim süresi
$\rho$	İletkenlik
$\theta$	Faz farkı
$\omega_R$	Rezonans açısal frekansı

## KISALTMA LİSTESİ

---

AC	Alternatif Akım
AGK	Anahtarlama Güç Kaynağı
DC	Doğru Akım
EMI	Elektromanyetik Girişimi
HS	Sert Anahtarlama
PWM	Darbe Genişlik Modülasyonu
SS	Yumuşak Anahtarlama
ZCS	Sıfır Akımda Anahtarlama
ZCT	Sıfır Akımda Geçiş
ZVS	Sıfır Gerilimde Anahtarlama
ZVT	Sıfır Gerilimde Geçiş
PCB	Baskı Devre

## ŞEKİL LİSTESİ

	Sayfa
Şekil 3. 1 Anahtarlama DC-DC dönüştürücü basit modeli.....	8
Şekil 3. 2 Darbe Genişlik Modülasyonu .....	9
Şekil 3. 3 Tam köprü DC-DC dönüştürücü devre şeması ve anahtarlara ait sürme sinyalleri .....	11
Şekil 3. 4 UCC2895 Blok diyagramı.....	13
Şekil 3. 5 CS ve ADS adaptif ölü zaman ayarlayıcı pinleri.....	14
Şekil 3. 6 Akım algılama pini ve karşılaştırıcılar .....	14
Şekil 3. 7 Osilatör zamanlama pinleri.....	15
Şekil 3. 8 Ramp, EAN, EAP, EAOUT pinleri .....	15
Şekil 4. 1 (a) Bir anahtarlama güç elemanın kontrol sinyali ile (b) HS (c) ZCS ile ZVS ve (d) ZCT ile ZVT çalışmalarıyla ilgili temel dalga şekilleri .....	16
Şekil 4. 1 Bastırma hücrelerinin genel olarak sınıflandırılması .....	21
Şekil 4. 3 Bastırma hücrelerinin gelişmişlik açısından sınıflandırılması.....	24
Şekil 5. 1 Tam Köprü DC-DC Dönüştürücü Devre Şeması.....	24
Şekil 5. 2 Tam köprü DC-DC dönüştürücüde anahtarlara ait sürme sinyalleri ve primer gerilimi dalga şekilleri .....	28
Şekil 5. 3 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücüde anahtarlara ait sürme sinyalleri ve primer gerilimi dalga şekilleri .....	29
Şekil 5. 4 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücü devre şeması .....	30
Şekil 5. 5 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücüde çalışma aralıklarına ait temel dalga şekilleri.....	28
Şekil 5. 6 $t = t_0$ anı için eşdeğer devre şeması .....	32
Şekil 5. 7 $t_0 < t < t_1$ aralığı için eşdeğer devre şeması .....	33
Şekil 5. 8 $t_1 < t < t_2$ aralığı için eşdeğer devre şeması .....	35
Şekil 5. 9 $t_2 < t < t_3$ aralığı için eşdeğer devre şeması .....	36
Şekil 5. 10 $t_3 < t < t_4$ aralığı için eşdeğer devre şeması .....	38
Şekil 5. 11 $t_4 < t < t_5$ aralığı için eşdeğer devre şeması. ....	39
Şekil 5. 12 Sol kol rezonansında giriş gerilimine bağlı kapasite gerilimi dalga şekilleri.....	41
Şekil 5. 13 Kayıp bağlı iletim süresinin gösterilmesiyle ilgili primer gerilim ve akımı ile sekonder gerilimi dalga şekilleri.....	42
Şekil 6. 1 UCC2895 faz kaydırmalı PWM entegresi ve çevresel birimleri .....	48
Şekil 6. 2 Akım transformatörü ve akım okuma çevresel birimleri .....	50
Şekil 6. 3 Dönüştürücü bode diyagramı.....	52
Şekil 6. 4 Hata Amplifikatörü bode diyagramı .....	53
Şekil 6. 5 Tüm sistem bode diyagramı .....	53

Şekil 6. 6	SN74LVC1G17 Buffer entegresi ve sinyallerin uyumlaştırılması .....	54
Şekil 6. 7	HCPL316J Mosfet/IGBT sürücü ve çevresel arabirimleri .....	54
Şekil 6. 8	Hata algılama ve çalışmayı durdurma arabirimi.....	55
Şekil 6. 9	HCPL316J Sıfırlama Düzeneği .....	56
Şekil 6. 10	Güç MOSFET'lerini içeren tam köprü topolojisi.....	56
Şekil 6. 11	Faz kaydırmalı tam köprü dönüştürücü baskı devre çizimi.....	57
Şekil 6. 12	Uygulama baskı devresi .....	58
Şekil 6. 13	$L_o$ çıkış bobini.....	63
Şekil 6. 14	PQ50/50 ferit nüvenin temsili görüntüsü ve boyutları.....	64
Şekil 6. 15	Yüksek frekans transformatörü primer ve sekonder sargıları.....	67
Şekil 6. 16	Sekonder sargı akım dalga formu .....	68
Şekil 6. 17	Tasarlanan yüksek frekans transformatörü.....	69
Şekil 6. 18	Yüksek frekans transformatörü sargı şeması.....	70
Şekil 6. 19	Yüksek frekans transformatörü sandviç sargı sistemi.....	70
Şekil 6. 20	Primer kaçak endüktansına ek olarak tasarlanan doyumlu endüktans .....	72
Şekil 6. 21	Transformatör çıkışı doğrultucu diyotları .....	75
Şekil 6. 22	Uygulama devresi .....	76
Şekil 6. 23	Anahtar sürme sinyalleri.....	76
Şekil 6. 24	İleri kol Q3 ve Q4 MOSFET'leri sürme sinyalleri ölü zaman aralığı .....	77
Şekil 6. 25	Geri kol Q1 ve Q2 MOSFET'leri sürme sinyalleri ölü zaman aralığı.....	77
Şekil 6. 26	Primer sargısına uygulanan gerilim ve primer akımı.....	78
Şekil 6. 27	İleri kol Q2 MOSFET'i boştta çalışmada parazitik kapasite deşarjı.....	79
Şekil 6. 28	88.95 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı ....	79
Şekil 6. 29	250 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı .....	80
Şekil 6. 30	500 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı .....	80
Şekil 6. 31	750 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı .....	81
Şekil 6. 32	1000 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı .....	81
Şekil 6. 33	Geri kol Q3 MOSFET'i boştta çalışmada parazitik kapasite deşarjı.....	82
Şekil 6. 34	250 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı .....	83
Şekil 6. 35	500 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı .....	83
Şekil 6. 36	750 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı .....	84
Şekil 6. 37	1000 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı .....	84
Şekil 6. 38	Yüksüz durumda primer akımı ve ileri kol Q2 MOSFET'i dalga şekilleri..	85
Şekil 6. 39	88.95 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	85
Şekil 6. 40	250 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	86
Şekil 6. 41	250 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	86
Şekil 6. 42	500 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	87
Şekil 6. 43	500 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	87
Şekil 6. 44	750 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	88
Şekil 6. 45	750 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	88
Şekil 6. 46	1000 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i $V_{DS}$ ve $V_{GS}$ gerilimleri.....	89

Şekil 6. 47 1000 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i V <sub>DS</sub> ve V <sub>GS</sub> gerilimleri.....	89
Şekil 6. 48 Çıkış Doğrultucu Diyotu Anot-Katot Gerilim Değişimi.....	90
Şekil 6. 49 3.42 Ω Yükte Çıkış Akımı ve Çıkış Gerilimi.....	90
Şekil 6. 50 1 kW Yükün di/dt=200A/1mS ile devreye alınması (50 mS/div) .....	91
Şekil 6. 51 Yükün di/dt=200A/1mS ile devreye alınması ve sistemin kararlı hal cevap süresi (2 mS/div).....	91
Şekil 6. 52 1kW Yükün di/dt=200A/1mS ile devreye alınması ve çıkış gerilimi minimum değeri (2 mS/div) .....	92
Şekil 6. 53 1kW Yükün di/dt=200A/1mS ile devreye alınması ve çıkış gerilimi yeni değeri (2 mS/div) .....	92
Şekil 6. 54 Uygulanan faz kaydırmalı tam köprü DC-DC dönüştürücünün %Yük - % Verim grafiği .....	95

## ÇİZELGE LİSTESİ

---

	Sayfa
Çizelge 2. 1 DC güç kaynaklarının karşılaştırılması.....	5
Çizelge 3. 1 UCC2895 elektriksel maksimum çalışma değerleri .....	12
Çizelge 3. 2 UCC2895 entegresi nominal çalışma şartları.....	12
Çizelge 2. 2 Devrede kullanılan anahtarlama elemanının katalog değerleri.....	45
Çizelge 2. 2 Devrede kullanılan güç Schottky diyotunun katalog değerleri.....	45
Çizelge 2. 2 Yüksek frekans transformatörü tasarım kriterleri .....	64
Çizelge 2. 2 PQ 50/50 nüvenin özellikleri ve ölçüleri .....	65
Çizelge 2. 2 PQ 50/50 nüveye ilişkin kayıp hesaplama bilgileri.....	69
Çizelge 2. 2 Yük durumlarına göre dönüştürücü yumuşak anahtarlama ve verim bilgileri .....	94

# SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ TÜRÜ PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ VE GERÇEKLEŞTİRİLMESİ

Alper GÖYNÜŞEN

Elektrik Mühendisliği Anabilim Dalı  
Yüksek Lisans Tezi

Tez Danışmanı: Prof.Dr. Hacı BODUR

Darbe Genişlik Modülasyon (PWM) tekniği ile kontrol edilen DC-DC dönüştürücüler, güç yoğunluğu, hızlı geçiş cevabı ve kontrol kolaylığı nedeniyle endüstride yaygın olarak tercih edilmektedirler. Tasarımlarda güç yoğunluğunun daha da artabilmesi ve sistemin cevap verme süresinin iyileşebilmesi, anahtarlama frekansının artması ile mümkündür. Anahtarlama frekansının artması, anahtarlama kayıplarının ve elektromanyetik girişimlerin (EMI) artmasına neden olmaktadır. Bu yüzden frekansın artırılması, ancak sert anahtarlama (HS) yerine yumuşak anahtarlama (SS) tekniklerinin kullanılması ile mümkün olmaktadır.

Faz Kaydırmalı tam köprü türü DC-DC dönüştürücü, PWM kontrollü anahtarlama güç kaynakları içerisinde yüksek güçlü, izolasyonlu ve yumuşak anahtarlama özelliklerinden dolayı en çok tercih edilen devre topolojilerinden biridir. Temel topoloji, ilave bastırma hücreleri kullanılmaksızın, güç anahtarları için sıfır gerilim geçişinin (ZVT) sağlandığı bu devre yüksek frekanslarda çalışarak, güç yoğunluğunun artmasına olanak sağlamaktadır.

Bu çalışmada yumuşak anahtarlama kavramı ile ilgili temel kavramlara yer verilmiş, temel faz kaydırmalı tam köprü DC-DC dönüştürücü ayrıntılı olarak incelenerek, tasarım kriterleri değerlendirilmiştir. Temel topolojiye ek olarak dönüştürücüde doyumlu endüktans kullanılarak ZVT aralığının artırılması amaçlanmıştır.



Laboratuvarda prototipi gerekleřtirilen devrede giriř gerilimi 311V DC, anahtarlama frekansı 100 kHz, ıkıř gc 1000 W (24V / 41.66A) olan faz kaydırmalı tam kpr DC-DC dnřtrcnn tm yk kořulları altında alıřma durumları gzlenmiřtir. Gerekleřtirilen devreden alınan deneysel sonulardan, topolojinin yksek frekanslı ve yksek gl uygulamalar iin iyi bir seim olduėu ve doyumlu endktans sayesinde geniř yk aralıėında ZVT'nin saėlandıėı ve anahtarlama kayıplarının azaldıėı doėrulanmıřtır. Bununla beraber doyumlu endktans sıcaklıėındaki artıř ve ıkıř doėrultucu diyotlarının ok ciddi parazitik salınımlara maruz kalması, giderilmesi gereken dezavantajlar ierisinde yer almıřtır.

**Anahtar Kelimeler:** Yksek gl DC-DC dnřtrc, tam kpr, yumuřak anahtarlama, sıfır gerilimde geiř, sıfır gerilimde anahtarlama, faz kaydırmalı PWM, PS-PWM, ZVS, ZVT.

## ABSTRACT

---

# EXAMINATION AND IMPLEMENTATION OF A ZERO VOLTAGE TRANSITION PHASE SHIFTED FULL BRIDGE PWM DC-DC CONVERTER

Alper GÖYNÜŞEN

Department of Electrical Engineering  
MSc. Thesis

Advisor: Prof. Dr. Hacı BODUR

Pulse width modulation (PWM) controlled DC–DC converters have been frequently used in industry due to their high power density, fast transient response and ease of control. Capable of achieving higher power density and faster transient response in designs, is only possible by increasing the switching frequency. For this reason, the switching frequency can be increased by using soft switching (SS) techniques instead of hard switching (HS).

Full bridge phase shifted PWM DC-DC converter is a very suitable topology for the high power, soft switched, and isolated switched-mode power supplies. In this topology, power switches operate under zero voltage transition (ZVT) without being used any snubbers, enables high switching frequency for improved power density. Having merits of soft switching, this circuit has been having more attraction due to the optimized circuit models eliminating its disadvantages.

In this study, soft switching techniques are examined and then the basic full bridge phase shifted PWM DC-DC converter is examined in detail, including some important design criteria. In addition to the basic converter, the saturable inductor is proposed to used for achieving wide range of ZVT. Finally a switched-mode power supply prototype is implemented with 311 V DC input voltage, 100 kHz switching frequency at 1000 W (24V / 41.66A) output power. Judging the results in all load conditions, it is verified that this topology is a good choice for high frequency, high power applications having less switching losses and having wide ZVT range due to saturable inductor. In addition to this, it is seen that implemented system has to be optimized because of drawbacks

like heating up of the saturable inductor and very severe parasitic oscillations across output rectifier diodes.

**Keywords:** High power DC-DC converter, full bridge, soft switching, zero voltage transition, zero voltage switching, phase shifted PWM, PS-PWM, ZVT, ZVS.

#### 1.1 Literatür Özeti

Yüksek güç yoğunluğu, hızlı geçiş cevabı ve kontrol kolaylığı nedeniyle, darbe genişlik modülasyonlu (PWM) DC-DC dönüştürücüler endüstride yaygın olarak kullanılmaktadır. Daha yüksek güç yoğunluğu ve daha hızlı geçiş cevabı, anahtarlama frekansı artırılarak elde edilebilmektedir. Ancak, anahtarlama frekansı arttıkça, anahtarlama kayıpları ve elektromanyetik girişim (EMI)'de artar [1].

Darbe genişlik modülasyonunun (PWM) doğal kare formundan dolayı geniş spektrumlu harmonikler EMI oluşturur. Diyotlarda oluşan yüksek akımlı ters toparlanmalar ile kontrollü yarı iletken anahtarların iletme ve kesime hızlı girmeleri geniş spektrumlu harmonik girişimlere neden olurken, pasif ve aktif elektronik elemanların kaçak kapasiteleri ile kaçak endüktanslarının rezonansları, çınlama adı verilen yüksek frekanslı osilasyonlara neden olmaktadır [2].

Yumuşak anahtarlama (SS), anahtarlama kayıpları ve EMI'nin özel düzenlerle yok edilmesi veya en aza indirilmesidir. SS, anahtarlama sırasında, elemanın maruz kaldığı akım ve gerilim değerleri ile akım ve gerilim yükselme hızlarının bastırılması, akım ve gerilim değişimlerinin şekillendirilmesi, anahtarlama enerjisinin yüke ya da kaynağa transfer edilmesi fonksiyonlarını kapsar. Yumuşak anahtarlama amacıyla geliştirilen ve dönüştürücünün temel bir parçası olmayan ilave düzen ve devrelere bastırma hücreleri denilmektedir [1].

Yumuşak anahtarlama teknikleri sıfır gerilimde anahtarlama (ZVS) ve sıfır akımda anahtarlama (ZCS) olarak ikiye ayrılmaktadır. Bu teknikler ilk olarak 1970'lerde ve

1980'lerin başında E Sınıfı ZVS ile ZCS amplifikatör ve osilatörleri adı ile ortaya çıkmışlardır [3].

## 1.2 Tezin Amacı

Anahtarlama güç kaynakları, yüksek gerilimli güç kaynakları, akümülatör şarjı, telekomünikasyon sistemleri, kaynak makineleri, solar inverter gibi endüstriyel uygulamalarda yüksek güç ve frekanslarda genellikle tam köprü türü izoleli DC-DC dönüştürücüler kullanılmaktadır. Tam Köprü türü bu dönüştürücülerde, anahtarlama kayıpları ile güç anahtarlarının parazitik kapasiteleri ve transformatörün kaçak endüktansı arasında oluşan parazitik salınımları kabul edilemez düzeylere erişmektedir. Bu uygulamalarda, modern yumuşak anahtarlama (SS) yöntemleri kullanılarak, anahtarlama kayıpları ile güç elemanlarının akım ve gerilim streslerinin etkili bir şekilde azaltılması, böylece devre veriminin veya güç yoğunluğunun yükseltilmesi ve EMI'nin düşürülmesi gerekmektedir [4].

Çoğunlukla MOSFET'in kullanıldığı bu tür dönüştürücülerde, genellikle sabit anahtarlama frekansında faz kaydırma yöntemi uygulanarak, güç elemanlarının parazitik kapasiteleri ile transformatörün kaçak endüktansı arasında bir kısmi rezonans oluşturulmakta, böylece kaçak kapasite ve endüktanslar yararlı hale dönüştürülmekte ve yumuşak anahtarlama elde edilmektedir. Burada, MOSFET iletme girmeden önce kaçak endüktans ile parazitik kapasitelerde biriken enerjiler deşarj edilerek, MOSFET'in Sıfır Gerilim Geçişi (ZVT) ile iletme ve Sıfır Gerilimde Anahtarlama (ZVS) ile kesime girmesi sağlanmaktadır [4]. Literatürde bu dönüştürücüler yüksek frekanslarda transformatör kayıplarını ölçme amacıyla kullanılmış [5], daha sonra tam köprü izoleli uygulamalarında kontrol amaçlı kullanılarak [6] "Faz kaydırmalı PWM" olarak adlandırılmıştır [7].

ZVT aralığının sınırlı ve yük akımına bağlı olması, bu aralığın genişletilmesi amacıyla kaçak endüktansın artırılması sonucunda; bağlı iletim süresinde oldukça büyük bir kaybın oluşması ve çıkış doğrultucu diyotlarının çok ciddi parazitik salınımlara maruz kalması sistemin önemli dezavantajlarıdır [8].

Çok yüksek güçlerde düşük iletim kayıpları ve yüksek güç kabiliyetlerinden ötürü IGBT kullanılmaktadır. Fakat IGBT'lerin MOSFET kadar hızlı olmaması, kesime girme karakteristiklerinden ötürü gerilim yükselme hızını sınırlamak ve kuyruk akımından

dolayı oluşan anahtarlama kayıplarını bastırmak amacıyla IGBT'ye paralel kondansatör bağlanması gerekliliği ise IGBT'lerin dezavantajlarıdır [9]. Bunun yanında MOSFET'in çok hızlı bir anahtar olmasına karşın iletim karakteristiğinin rezistif olması, yüksek güçlü uygulamalarda iletim kayıplarının yükselmesine neden olmaktadır.

Bu çalışmada yumuşak anahtarlama kavramı ile ilgili temel kavramlara yer verilmiş, temel faz kaydırmalı tam köprü DC-DC dönüştürücü ayrıntılı olarak incelenerek, tasarım kriterleri değerlendirilmiştir. Temel topolojiye ek olarak dönüştürücüde doyumlu endüktans kullanılarak ZVT aralığının arttırılması amaçlanmıştır.

### **1.3 Bulgular**

Laboratuvarda prototipi gerçekleştirilen devrede giriş gerilimi 311V DC, anahtarlama frekansı 100 kHz, çıkış gücü 1000 W (24 V / 41.66 A) olan faz kaydırmalı tam köprü DC-DC dönüştürücünün tüm yük koşulları altında çalışma durumları gözlenmiştir. Gerçeklenen devreden alınan deneysel sonuçlardan topolojinin yüksek frekanslı ve yüksek güçlü uygulamalar için iyi bir seçim olduğu, doyumlu endüktans sayesinde geniş yük aralığında ZVT'nin sağlanarak anahtarlama kayıplarının azaldığı doğrulanmıştır. Bununla beraber doyumlu endüktansta görülen sıcaklık artışı ve çıkış doğrultucu diyotlarının çok ciddi parazitik salınımlara maruz kalması, giderilmesi gereken dezavantajlar içerisinde gözükmektedir.

### ANAHTARLAMALI GÜÇ KAYNAKLARI

#### 2.1 Temel Kavram ve Çalışma Prensibi

Anahtarlamalı güç kaynakları temel olarak yarı iletken anahtarlar ve pasif elektronik elemanlar yardımı ile yüksek frekansta anahtarlama yaparak elektriksel enerji dönüşümü yapan elektronik devrelerdir.

Anahtarlamalı güç kaynaklarında giriş, alternatif gerilimin doğrultulmasıyla elde edilen doğru gerilim olabileceği gibi direkt olarak dönüştürücüye sağlanan doğru gerilim de olabilir. Çıkış ise genellikle doğru gerilimdir. Bu yüzden anahtarlamalı güç kaynakları, anahtarlamalı DC-DC dönüştürücüler olarak da bilinmektedir.

Anahtarlamalı DC-DC dönüştürücüler, genellikle Darbe Genişlik Modülasyonu (PWM) tekniği ile kontrol edilmektedir. Hızlı geçiş cevabı ve yüksek güç yoğunluğu nedeniyle, bu dönüştürücüler endüstride yaygın olarak kullanılmaktadır. Bu dönüştürücüler, geniş bir aralıkta ayarlanabilen, düzgün ve regüleli bir DC gerilim sağlayabilmektedir.

Anahtarlamalı DC-DC dönüştürücüler, en az bir kontrollü yarı iletken güç elemanı, en az bir yarı iletken güç diyotu ve bir anahtarlama endüktansından oluşan temel üç elemanın farklı şekillerde bağlanmasıyla elde edilir. Devrede ya tam iletimde ya da tam kesimde olarak çalıştırılan kontrollü güç elemanına, güç anahtarı veya aktif eleman denilmektedir. Diyot ise pasif güç elemanıdır. Ayrıca, çalışma frekansına göre endüktans değerinin yeterince büyük olduğu ve böylece endüktanstan geçen akımın genellikle kesintisiz ve düzgün olduğu kabul edilmektedir.

Anahtarlama DC-DC dönüştürücülerin çalışma prensibi, anahtarlama endüktansın enerji aktarımına dayalıdır. Bu dönüştürücülerde, bir anahtarlama periyodu içerisinde, güç anahtarı veya güç diyotu iletimdedir. Genellikle anahtar iletimde iken endüktansta depolanan enerji, diyot iletimde iken çıkışa aktarılır [10].

## 2.2 Anahtarlama Güç Kaynaklarının Özellikleri

Anahtarlama güç kaynakları, lineer ve rezonanslı güç kaynaklarına göre daha yaygın kullanılmaktadır. Lineer güç kaynakları düşük güçlü ve regülasyonu sabit uygulamalarda kullanılmaktadır, tasarımları kolaydır ancak verimleri %70'den düşüktür. Rezonanslı güç kaynakları ise yumuşak anahtarlamanın gerçekleştirildiği çok yüksek frekanslı güç kaynaklarıdır. Hem manyetik hem de kontrol tasarımı yönünden gerçekleştirmeleri zor olduklarından çok yüksek güçlü ve özel uygulamalarda tercih edilirler.

Çizelge 2.1 DC güç kaynaklarının karşılaştırılması [1]

Karşılaştırma	Lineer	Anahtarlama	Rezonanslı
Tasarım	Kolay	Zor	Çok Zor
Kontrol Kolaylığı	Yok	Kolay	Zor
Çalışma Frekansı	Yok	Sabit	Değişken
Yarı iletken Akım ve Gerilim Stresi	Yok	Normal	Yüksek
Yarı İletken Nominal değerleri	Yok	Normal	Yüksek
Verim	Çok Düşük	Yüksek	Çok Yüksek
Güç Yoğunluğu	Çok Düşük	Yüksek	Düşük
Çıkış Gerilim Dalgallığı	Çok Az	Orta	Çok Yüksek
Cevap Verme	Çok Kısa Süre	Orta Süre	Uzun Süre
Yarı iletken Çalışma tipi	Lineer Bölgede	Doyumda, HS	Doyumda, SS
İzolasyon	Sağlanamaz	Sağlanabilir	Sağlanabilir

Aşağıda belirtilen özelliklere sahip olan anahtarlama güç kaynakları, küçük elektronik ev cihazlarından bilgisayarlara, televizyonlardan mikrodalga fırınlara kadar çok geniş bir kullanım alanına sahiptir. Endüstride ise başta PLC ve algılama elemanlarının beslemeleri olmak üzere regüleli, sabit ya da ayarlanabilen DC gerilime ihtiyaç duyulan hemen her yerde karşımıza çıkmaktadır.



### **Anahtarlamalı güç kaynaklarının özellikleri:**

- Verimleri yüksektir (>%90).
- Güç yoğunlukları yüksektir.
- Tasarımları zordur.
- Çıkış gerilimleri dalgalıdır.
- Statik cevap verme süresi uzundur.
- Transformatörlü olan türlerinde izolasyon sağlanmaktadır.
- Transformatörlü olan türlerinde çok sayıda çıkış sağlanabilmektedir [10].

### **2.3 Anahtarlamalı Güç Kaynaklarının Sınıflandırılması**

Çıkış güç katındaki elemanlara göre anahtarlamalı güç kaynakları,

- Diyot ve kondansatörlü
- Endüktans ve tek çıkışlı
- Transformatörlü

olmak üzere üç kısma ayrılır.

Endüktans ve tek çıkışlı (temel, izolasyonsuz) anahtarlamalı güç kaynaklarının,

- Düşürücü (Buck)
- Yükseltici (Boost)
- Düşürücü-Yükseltici veya Ters Çıkışlı (Buck-Boost)

olmak üzere 3 türü bulunmaktadır. Genel olarak, bu kaynakların tasarımı transformatörlü olanlardan daha kolaydır. Ancak, en önemli dezavantajları giriş ve çıkış arasında toprak izolasyonunun olmamasıdır.

Transformatörlü (izolasyonlu) anahtarlamalı güç kaynaklarının ise,

- Geri Dönüşlü (Fly Back)
- İleri Yönlü (Forward)
- Tam Köprü (Full Bridge)
- Yarım Köprü (Half Bridge)

- Push – Pull (Push-Pull)

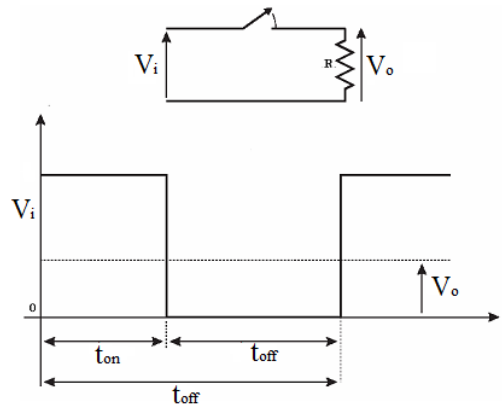
türleri mevcuttur. Bu kaynakların en önemli özelliđi, giriş ile çıkış arasında tam izolasyonun sağlanması ve çok sayıda çıkışın elde edilebilmesidir [10].

### ANAHTARLAMALI GÜÇ KAYNAKLARININ KONTROLÜ

#### 3.1 Darbe Genişlik Modülasyonu (PWM)

Anahtarlama güç kaynakları, temel olarak anahtarlama DC-DC dönüştürücülerdir ve çıkış güç katındaki DC-DC dönüştürücünün topolojisine göre adlandırılırlar. Bununla beraber, anahtarlama güç kaynaklarının kontrolü denildiğinde, genellikle DC-DC dönüştürücülerin kontrolü anlaşılmaktadır [11].

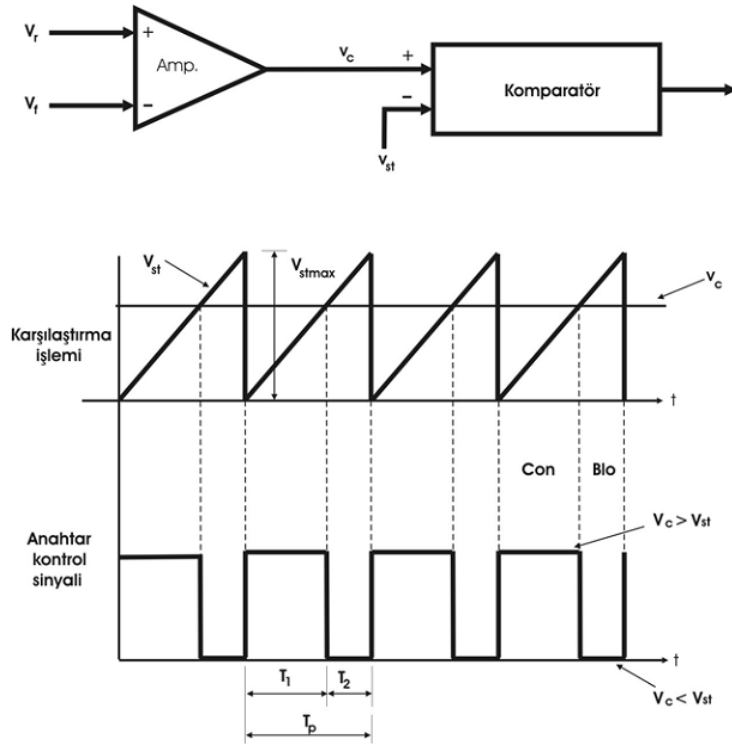
DC-DC dönüştürücülerde giriş gerilimi ve çıkış yükü değişse bile çıkış geriliminin ortalamasının istenen değerde tutulmasının gerekliliği, çıkış geriliminin kontrol edilmesiyle sağlanır. Anahtarlama DC-DC dönüştürücülerde, DC gerilimi istenen seviyedeki DC gerilime dönüştürmek için birden fazla yarı iletken kullanılır. Verilen bir giriş gerilim değeri için bir DC-DC dönüştürücüde çıkış geriliminin kontrolü anahtarların iletimde ve kesimde olduğu sürelerin denetlenmesiyle ayarlanır. Şekil 3.1’de temel bir anahtarlama DC-DC dönüştürücü gösterilmiştir.



Şekil 3.1 Anahtarlama DC-DC dönüştürücü basit modeli [12]

Çıkış gerilimi  $V_o$ , Şekil 3.1’de görüldüğü gibi  $t_{on}$  ve  $t_{off}$  sürelerine bağlıdır. Çıkış gerilimini kontrol etme yöntemlerinden biri anahtarlama frekansını sabit tutmak ve anahtarın iletim zamanını ayarlayarak ortalama çıkış gerilimini denetlemektir. Darbe genişlik modülasyonu (PWM) olarak adlandırılan bu yöntemde, anahtar çalışma oranı değiştirilir. Anahtar çalışma oranı anahtarın iletimde olduğu sürenin anahtarlama periyoduna oranıdır ve  $\lambda$  veya  $D$  ile gösterilir.

Sabit anahtarlama frekansındaki PWM ile anahtarlama, anahtarın iletimde ya da kesimde olduğunu belirleyen anahtar kontrol sinyali, Şekil 3.2’de gösterilen  $V_{st}$  testere dişi ile işaret seviyesindeki  $V_c$  kontrol geriliminin karşılaştırılması ile elde edilir.



Şekil 3.2 Darbe Genişlik Modülasyonu [1]

Kontrol gerilim işareti  $V_c$ , gerçek çıkış geriliminden alınan geri besleme gerilimi  $V_f$  ile istenen çıkış gerilim referansı  $V_r$  arasındaki hatanın kuvvetlendirilmesiyle elde edilir. Testere dişi şeklinde gösterilen ve tepe değeri sabit olan periyodik dalganın frekansı, anahtarlama frekansını oluşturur. PWM ile kontrolde bu frekans değeri sabit tutularak birkaç kilohertz ile birkaç yüz kilohertz arasındaki bir değere ayarlanabilir. Anahtarlama zamanı ile karşılaştırıldığında oldukça yavaş değişen kuvvetlendirilmiş hata işareti,

testere diři dalga řeklinden büyük olduđu zaman, anahtar kontrol iřareti üretilerek anahtarı iletme sokar. Aksi durumda ise anahtar kesimdedir [1], [12]. řekil 3.2’de anahtar kontrol sinyali olarak gösterilen alıřma oranı eřitlik (3.2) ile gösterilir.

$$0 < D < 1 \quad (3.1)$$

$$D = \frac{T_1}{T_p} \quad (3.2)$$

alıřma oranı D’nin kontrolü ile DC ıkıř geriliminin ayarlanması ve ani deđiřimlere karřı regüle edilmesi sađlanmaktadır.

Anahtarlama dönüřtürücülerin DC ıkıř gerilimi, ayrıca frekans modülasyonu (FM) tekniđi ile de kontrol edilebilmektedir. Bu teknikte ise, anahtarlama frekansı veya periyot deđiřtirilerek, bađıl iletim süresi ve böylece DC ıkıř gerilimi kontrol edilmektedir. Bu kontrol yöntemi, ancak hafif yük veya geçici rejim şartlarında alıřma gibi zorunlu hallerde ve geçici olarak kullanılmaktadır [1].

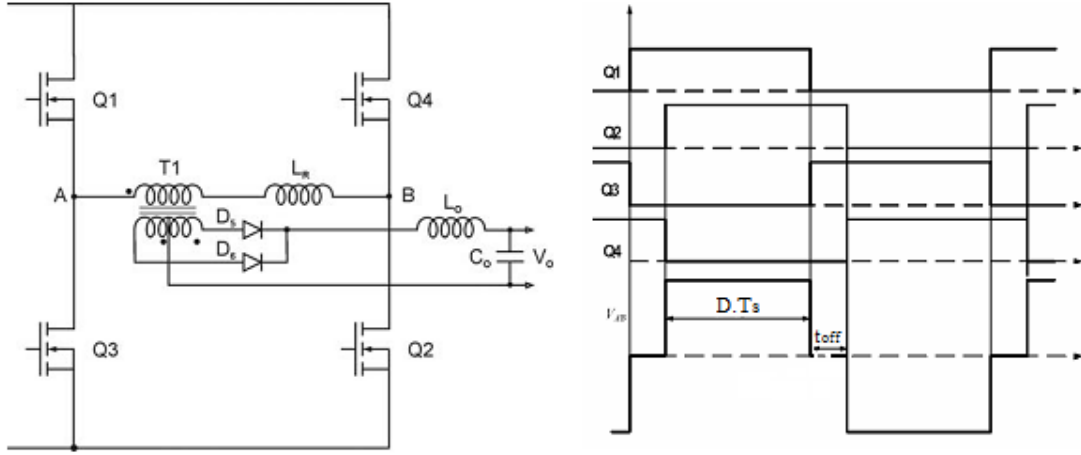
### 3.2 Faz Kaydırmalı PWM Metodu

Faz kaydırmalı PWM, tam köprü DC-DC dönüřtürücülerde, güç anahtarlarının yumuřak anahtarlama ile iletme girmelerini sađlamak için kullanılan özel bir kontrol tekniđidir. Bu teknik, yüksek frekanslarda transformatör kayıplarını ölçme amacıyla kullanılmıř [5], daha sonra tam köprü güç kaynađı uygulamalarında kontrol amaçlı kullanılarak [6], “Faz kaydırmalı PWM” olarak adlandırılmıřtır [11].

Tam köprü DC-DC dönüřtürücülerde dört adet güç anahtarı bulunmaktadır. Klasik sistemde aynı anda iletme giren Q1 ve Q2 ile Q3 ve Q4, faz kaydırmalı PWM tekniđinde, aralarında faz farkı bırakılarak iletme girerler. řekil 3.3’de görüldüđu üzere Q1 ve Q2 aynı anda iletme girmez; Q1 güç anahtarı iletme girdikten bir süre sonra Q2’nin sürme sinyali verilir. Aynı durum Q3 ve Q4 için de geçerlidir [11].

Anahtarlar arasındaki bu gecikme yani faz farkı, ıkıřtan alınan geri beslemelere göre kontrol devresi tarafından sađlanmaktadır. Güç anahtarlarının bađıl iletim süreleri %50 olup sabittir. Faz kaydırmalı PWM kontrole ait olan etkin bađıl iletim süresi ise, aynı anda iletme giren anahtarların faz farkı tarafından belirlenmektedir. Alt ya da üst anahtarlardan iki elemanın aynı anda iletimde olduđu süre, anahtarlama periyodunun řekil 3.3’te  $t_{off}$  olarak gösterilen kapalı kalma kısmıdır. Bu kısım, istenen ıkıř

gerilimini elde etmek için kontrol edilerek, gerilim regülasyonu sağlanmış olur. Faz kaydırmalı PWM, gerilim ya da akım kontrolü uygulanarak gerçekleştirilebilir. Gerilim kontrolünde gerilim geri beslemesi, akım kontrolünde ise hem gerilim hem akım geri beslemesi değerlendirilerek gerekli faz farkı sağlanır [11].



Şekil 3.3 Tam köprü DC-DC dönüştürücü devre şeması ve anahtarlara ait sürme sinyalleri [11]

### 3.2.1 UCC2895 Faz Kaydırmalı PWM Entegresi

UCC2895 entegresi faz kaydırmalı tam köprü PWM DC-DC dönüştürücü uygulamalarına özel olarak geliştirilmiştir. UC2879 ve UC2875 modellerinden daha üstün özellikleri olması nedeniyle tercih sebebi olmakla birlikte temelini oluşturduğu UCC28950 modelinden daha az özelliğe sahiptir [13].

#### 3.2.1.1 UCC2895 Entegresinin Temel Özellikleri

Aşağıda UC2895 entegresine ait temel çalışma özellikleri belirtilmiştir:

- 1 MHz çalışma frekansı.
- 7 MHz hata amplifikatörü
- Tek pin vasıtasıyla programlanabilir yumuşak kalkış, yumuşak durma ve devreden çıkarma.
- Çıkış sinyalleri arasındaki ölü zamanların bağımsız ve adaptif olarak programlanabilmesi.
- Çift yönlü osilatör senkronizasyonu

- %0 - %100 aralığında pwm kontrolü
- Aşırı akım koruması.
- Gerilim kontrolü, ortalama ve tepe akım modlu kontrol.
- Uyku modunda 150µA ile çalışma.
- 500khz'da 5mA çalışma akımı
- Düşük besleme geriliminde otomatik kapanma.
- 5 V, 15 mA referans gerilim üretici.

### 3.2.1.2 UCC2895 Entegresi Maksimum ve Nominal Çalışma Değerleri

UC3875 entegresi, en fazla 17 V besleme gerilimiyle çalışabilmektedir. En uygun besleme gerilimi ise 12 V'tur. Entegrenin besleme ve toprak uçları dışında kalan pinleri en fazla 5.3 V'luk gerilime dayanabilmektedir. Entegrenin dayanabileceği maksimum jonksiyon sıcaklığı ise 150 C°'dir. Entegreye ait diğer parametreler Çizelge 3.1 ve Çizelge 3.2'de verilmiştir [13].

Çizelge 3.1 UCC2895 elektriksel maksimum çalışma değerleri [13]

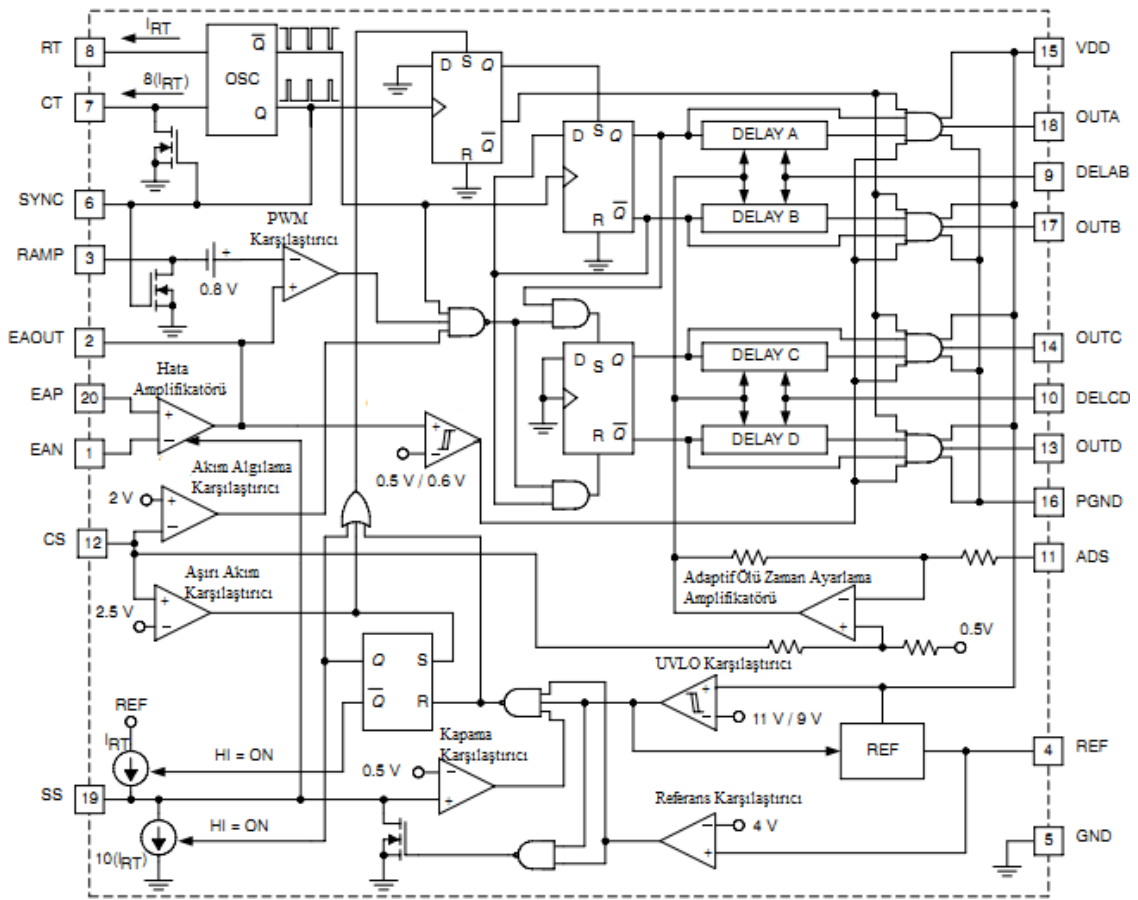
Besleme gerilimi (VDD)	IDD<10 mA	17 V
Besleme akımı		30 mA
Ref pini akımı		15 mA
Analog Girişler	EAP,EAN,EAOUT,RAMP,SYNC,ADS,CS,SS/DISB	-0,3 V<V <sub>REF</sub> < V <sub>REF</sub> +0,3 V
Sürme Çıkışları	OUTA,OUTB,OUTC,OUTD	-0,3 V< V <sub>DD</sub> <V <sub>DD</sub> +0,3 V
Sürme Çıkış akımı		100 mA
Güç kaybı Ta=25C		650 mW
Saklama Sıcaklığı		-65 C° <t <sub>STG</sub> <150 C°
Jonksiyon Sıcaklığı		-55 C° <t <sub>j</sub> <150 C°

Çizelge 3.2 UCC2895 entegresi nominal çalışma şartları [13]

	Minimum	Nominal	Maksimum
Besleme Gerilimi (VDD)	10 V		16.5 V
Besleme Gerilimi Bypass kapasitesi		10 × C <sub>ref</sub>	
REF pini bypass kapasitesi C <sub>ref</sub>	0.1 µF		4.7 µF
Osilatör kapasitesi C <sub>t</sub> (500khz için)		220 pF	
Osilatör kapasitesi R <sub>t</sub> (500khz için)		82 pF	
Ölü zaman ayar dirençleri R <sub>del_ab</sub> ,R <sub>del_cd</sub>	2.5 kΩ		40 kΩ
çalışma sıcaklığı	-55 C°		125 C°

### 3.2.1.3 UCC2895 Entegresinin Yapısı ve Pin Konfigürasyonu

UCC2895 Entegresinin iç yapısı, faz kaydırmalı PWM üretebilmek ve regülasyon amacı ile kontrolü sağlamak için içerisinde karşılaştırıcılar, kapılar, flip-floplar, işlemsel kuvvetlendiriciler, FET sürücüler, rampa ve akım üreteçleri bulundurur. Bu yapılar aynı zamanda ölü zaman ayarı, yumuşak başlangıç, yumuşak kapanış, düşük entegre geriliminde devreden çıkarma, hata algılama gibi diğer fonksiyonların da çalışması için gerekli görevleri üstlenir. Tamamen analog kontrol yapısına sahip olan bu entegre, pinlerine bağlanan uygun değerde kapasite, direnç ve ufak sinyal transistörleri yardımıyla ayarlanabilir, koruma önlemleri geliştirilebilir [13].



Şekil 3.4 UCC2895 Blok diyagramı [13]

### OUTA, OUTB, OUTC ve OUTD Fet Sürme Sinyalleri Çıkış Pinleri

MOSFET veya IGBT sürmek üzere için tasarlanmış yüksek hızlı “totem pole” sürme özelliğine sahiptir. 100mA tepe akım verebilen bu çıkışlarda OUTC ve OUTD pinleri faz kaydırmalı DC-DC tam köprü dönüştürücünün ileri kol anahtarlarını, OUTA ve OUTB pinleri ise geri kol anahtarlarını sürmektedir. OUTC çıkışının fazı OUTA’ya



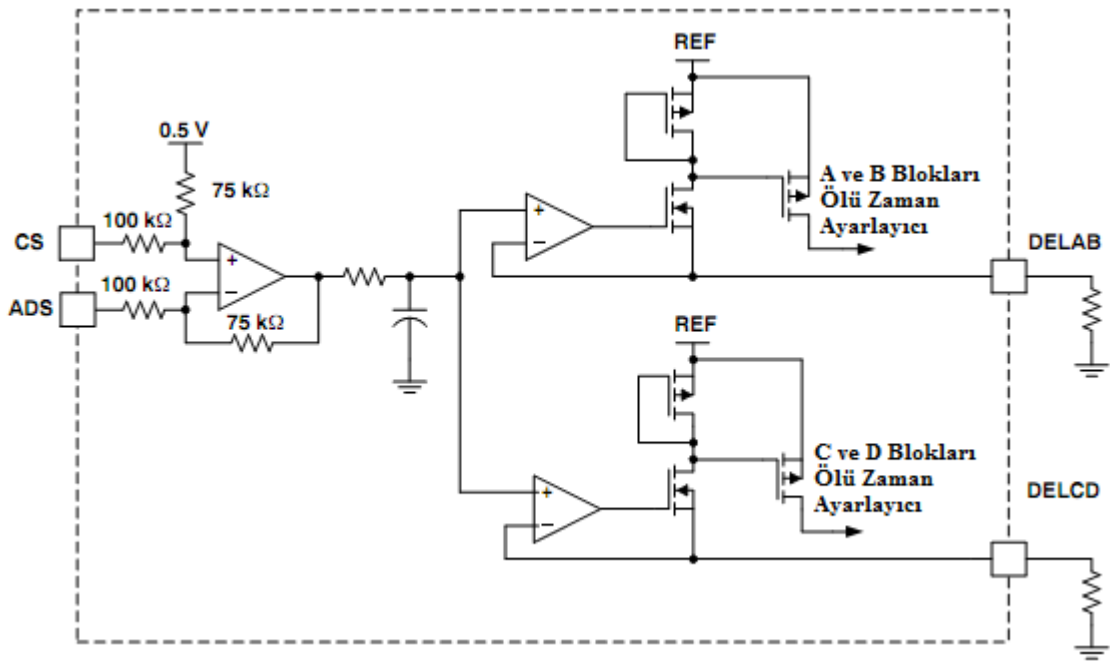
göre, OUTD çıkışının fazı ise OUTB ye göre kaymış vasiyettedir. Bu çıkışlardan elde edilen PWM sinyallerinin doluluk oranı her zaman %50'dir ve çalışma frekansı, anahtarlama frekansının yarısı kadardır [13].

### DELAB ve DELCD Ölü Zaman Ayarlama Pini

Aynı kolda bulunan anahtarların arasındaki ölü zamanı ayarlamak üzere bu pinler birer direnç ile ayarlanmaktadır. Anahtarların kol kısa devresini engellemek ve parazitik kapasitelerini boşaltmak üzere kullanılan bu zaman, anahtar kaçak kapasitelerinin kısmi rezonansa bağlı boşalma ve dolma süreleri ile belirlenir.

### ADS Pini Adaptif Ölü Zaman Ayarı

ADS pini maksimum ve minimum ölü zaman arasındaki çözünürlüğü değiştirmek için kullanılmaktadır. ADS pini direkt olarak CS pinine bağlandığında ölü zaman sabit hale gelmektedir. ADS pini CS pini arasındaki gerilim farkı 2 V'a çıktığı durumda, aynı gerilimde oldukları duruma göre ölü zaman 4 kat adaptif olarak arttırılır. ADS pini ölü zaman ayarı yapan karşılaştırıcının negatif ucuna 100 kΩ direnç üzerinden bağlıdır [13].



Şekil 3.5 CS ve ADS adaptif ölü zaman ayarlayıcı pinleri [13]

### VDD Entegre Besleme Pini

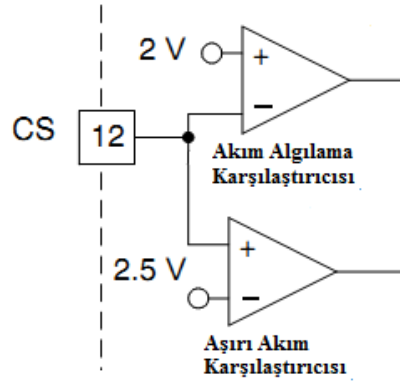
Entegre besleme pini, 15 V DC besleme ile optimum performans alınmaktadır.

### PGND ve GND Toprak Pinleri

PGND pini besleme pinine ve sürme çıkışlarına eşlenen toprak pinidir. GND pini ise kontrol elemanlarının sıfırını oluşturan toprak pinidir. Gürültüsü fazla olan PGND ile gürültüsüz çalışmak zorunda olan GND toprak yüzeyleri PCB’de ayrılmalıdır ve tek bir nokta üzerinden entegre altında birleştirilmelidir [13].

### CS Akım Algılama Pini

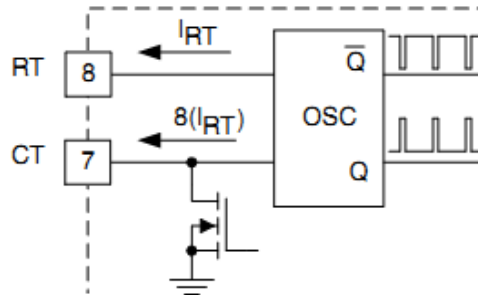
Akım algılama karşılaştırıcısının negatif, aşırı akım algılama karşılaştırıcısının pozitif pinine bağlı pindir. Tepe akım kontrol yönteminde priyottan periyoda akım limitleme işlemi yaparak pin girişi 2V’u geçtiğinde etkin bağlı süresi limitlenir. Aşırı akım algılama modunda ise 2.5V geçildiğinde soft stop yapılarak devre yumuşak olarak kapatılır [13].



Şekil 3.6 Akım algılama pini ve karşılaştırıcılar [13]

### CT ve RT Osilatör Zamanlama Pinleri

PWM modülasyonu için sabit frekansın belirlenmesinde kullanılan pinlerdir. Uygun değerlerde koyulan kapasite ve direnç değerleri ile oluşan testere sinyalinin tepesi 2.35 V’tur.



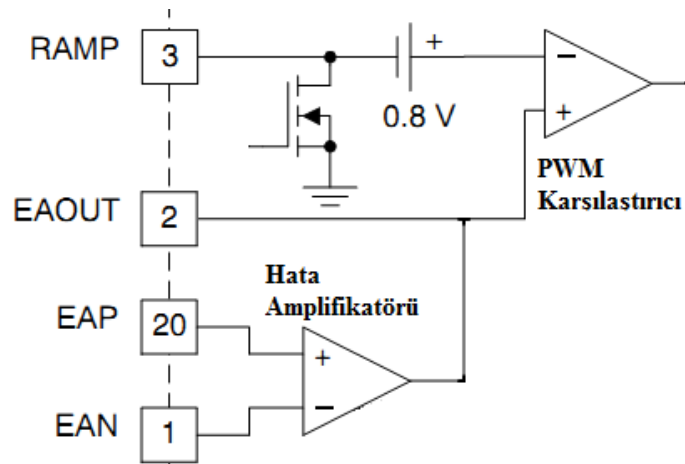
Şekil 3.7 Osilatör zamanlama pinleri [13].

## Ramp Pini

Gerilim ve ortalama akım kontrolü modlarında CT pininden, tepe akım kontrolü modunda ise akım geri beslemesinden testere dişli sinyali alır. PWM oluşturan karşılaştırıcının negatif girişidir.

## EAP, EAN ve EAOUT Hata Amplifikatörü Pinleri

Dönüştürücünün kararlı rejimde ve çıkışının istenen değerde regülasyonunun bozulmadan çalışabilmesi için çıkış geriliminden geri besleme alması ve hata amplifikatöründe referans ile karşılaştırılıp gereken PWM referans sinyalinin sağlanması gereklidir. Hata amplifikatörü negatif sinyal girişi EAN pini, pozitif sinyal girişi EAP pini ve çıkış pini EAOUT'dur. Çıkış geriliminden direnç bölücü veya opto izolatör vasıtasıyla alınan örnekleme sinyali negatif pine olan EAN'ye, referans sinyal ise pozitif pin EAP'ye uygulanır. Çıkarma işlemi sonucu EAOUT pininden alınan hata işareti testere sinyali ile karşılaştırılmak üzere karşılaştırıcıya iletilir. İstenen kontrol yapısına göre hata amplifikatör pinlerine bağlanabilen kapasite ve direnç konfigürasyonlarıyla P, PI ve PID tipi kontrolörler tasarlanabilir. Kararlı çalışma açısından EAP ve EAN pinlerine uygulanması gereken sinyallerin genliği 3.6 V'u geçmemelidir. Dönüştürücü çıkış geriliminin yüksek değerlere çıkmasını engellemek için sürme sinyallerini kesen yüksek gerilim koruma ünitesi mevcuttur. EAOUT pini 500mV değerinin altına düştüğünde sürme sinyalleri kesilir, 600mV üzerine çıktığında ise sürme sinyalleri tekrar açılır. Korumanın histerezis modlu olması çalışma açısından stabilite ve avantaj getirir [13].



Şekil 3.8 Ramp, EAN, EAP, EAOUT pinleri [13]

### **REF Pini**

5 V, 5 mA referans gerilim üretici  $\pm 1.2$  hassasiyetle çevresel yükler için gerilim kaynağı oluşturur.

### **SS Yumuşak Başlangıç / Kapama Modu**

#### **Yumuşak Başlangıç Modu**

SS/DISB pinine bağlanan kapasite,  $I_{RT}$  sabit akımıyla şarj olarak darbe genişlik değerinin efektif değerinin aynı oranda artmasını sağlar. Böylece yumuşak başlangıç modu sayesinde çıkış gerilimi, üst aşım yapmadan istenen değere yavaşça oturur ve sabitlenir [13].

#### **Kapama Modu**

SS/DISB pini gerilimi zorlamalı olarak 0.5 V'un altına çekildiğinde veya REF pini zorlamalı olarak 4 V altına çekildiğinde entegre kendini kapatır ve SS/DISB pini, çıkışına  $I_{RT}$  akımı basmaya başlar.

Aşırı akım hatasında CS pini 2.5 V'u geçtiğinde bu SS/DISB pini içeriden bir FET aracılığıyla 0 V'a çekilerek yumuşak kapama ile sistem kapatılır ve bu pin çıkışına  $I_{RT}$  akımı basmaya başlar.

### YUMUŞAK ANAHTARLAMA TEKNİKLERİ

#### 4.1 Yumuşak Anahtarlama ve Bastırma Hücresi Kavramı

Anahtarlama, temel olarak bir güç elemanının iletim ve kesime girme işlemleridir. Anahtarlama işlemlerinde, güç anahtarının akım ve geriliminin üst üste binmesiyle oluşan anahtarlama kayıpları yanında, güç diyotunun ters toparlanma kaybı ve güç anahtarının parazitik kondansatörünün deşarj kaybı da oluşmaktadır. Bu anahtarlama kayıplarının hepsi anahtarlama frekansı ile doğru orantılıdır. Ek bir düzen kullanılmadan doğal olarak gerçekleşen anahtarlamalara Sert Anahtarlama (HS) denilmektedir [1].

Sert anahtarlama ile çalışan devrelerde, anahtarlama kayıpları arttıkça, kullanılan güç elemanlarının nominal değerleri ile soğutucu ve soğutma sisteminin boyutları da artar. Sonuç olarak, devrenin hacmi ile maliyeti artar ve güç yoğunluğu düşer. Bununla beraber, anahtarlama işlemleri sırasında, büyük değerli olan akım ve gerilim yükselme hızları, yüksek değerli Elektromanyetik Girişimi (EMI) ve Radyofrekans Girişimi (RFI) gürültülerine neden olur. Bu gürültüler ise, kontrol ve haberleşme sinyallerini bozar.

Sert anahtarlama'daki bu problemlerin çözülmesi arzusu Yumuşak Anahtarlama (SS) kavramını ortaya çıkarmıştır. Yumuşak anahtarlama, temel olarak, anahtarlama kayıpları ile EMI gürültünün özel düzenlerle yok edilmesi veya en aza indirilmesi şeklinde tanımlanır. Yayınlarda stres azaltma, bastırma, yük hattını şekillendirme gibi terimlerle de ifade edilen yumuşak anahtarlama, anahtarlama esnasında, elemanın maruz kaldığı akım ve gerilim değerleri ile akım ve gerilim yükselme hızlarının bastırılması, akım ve gerilim değişimlerinin şekillendirilmesi, anahtarlama kayıpları ile

EMI gürültünün azaltılması ve anahtarlama enerjisinin yüke veya kaynağa transfer edilmesi fonksiyonlarını kapsar. Yumuşak anahtarlama amacıyla geliştirilen ve dönüştürücülerin temel bir parçası olmayan ilave düzen ve devrelere ise bastırma hücreleri denilmektedir.

Bastırma hücreleri, klasik ve modern olarak iki gruba ayrılır. Bu hücreler arasındaki temel fark, modern hücrelerin bir kısmı rezonansa sahip olmalarıdır. Bu rezonans, sadece anahtarlama işlemleri sırasında etkili olan geçici, periyodun tümüne yayılmayan ve yük akımından bağımsız bir rezonanstır. Kısmi rezonans, temel olarak, bastırma işleminin kısa süreli ve mükemmel olması ile bastırma enerjisinin geri kazanılmasını sağlar.

Bastırma hücreleri, dönüştürücünün ana anahtar ve ana diyotu üzerinde ilave akım ve gerilim streslerinin veya ek kayıpların oluşmasına neden olabilir. Bu ek kayıplar yok edilmeli veya en düşük seviyelerde tutulmalıdır. Ayrıca, bu hücrelerin çalışması güç anahtarının iletim ve kesime girme sürelerinin dışına taşınabilir. Bu taşmalar minimum seviyelerde kalmalı, böylece bastırma hücresi PWM kontrolüne mani olmamalı ve dönüştürücü değişken veya hafif yüklerde de çalışabilmelidir. İlave olarak, bastırma hücreleri dönüştürücünün karmaşıklık ve fiyatını arttırabilir. Bu artışlar da düşük seviyelerde kalmalıdır.

Yumuşak anahtarlama veya bastırma hücrelerinde nihai amacın devrenin güç yoğunluğunun arttırılması olduğu daima göz önünde tutulmalıdır. Bir bastırma hücresinin seçilme kararı, bu hücrenin sağladığı bütün yumuşak anahtarlama yararları ile bu hücrenin neden olduğu ek külfetler iyice karşılaştırılarak verilmelidir.

Yumuşak anahtarlama istenen fonksiyonlar, genel olarak aşağıda sıralanmıştır. Bu fonksiyonların çoğu birbirine bağlı veya birbirinin tamamlayıcısı niteliğindedir.

- Anahtarlama geçişleri esnasında akım ve gerilimin üst üste binmesini azaltmak.
- Akım ve gerilimin yükselme hızlarını sınırlamak.
- Yük hattı akım ve gerilim değişimlerini düzenlemek.
- Anahtarlama enerji kayıplarını bastırmak.
- EMI ve RFI gürültülerini bastırmak.
- Anahtarlama enerjilerini geri kazanmak.

- Çalışma frekansını yükseltmek.
- Peryodun büyük bir kısmında PWM çalışmayı korumak.
- Hafif yüklerde de yumuşak anahtarlamaı sürdürmek.
- Devrenin boyut ve maliyetini düşürmek.
- Devrenin verim ve güç yoğunluğunu arttırmak.

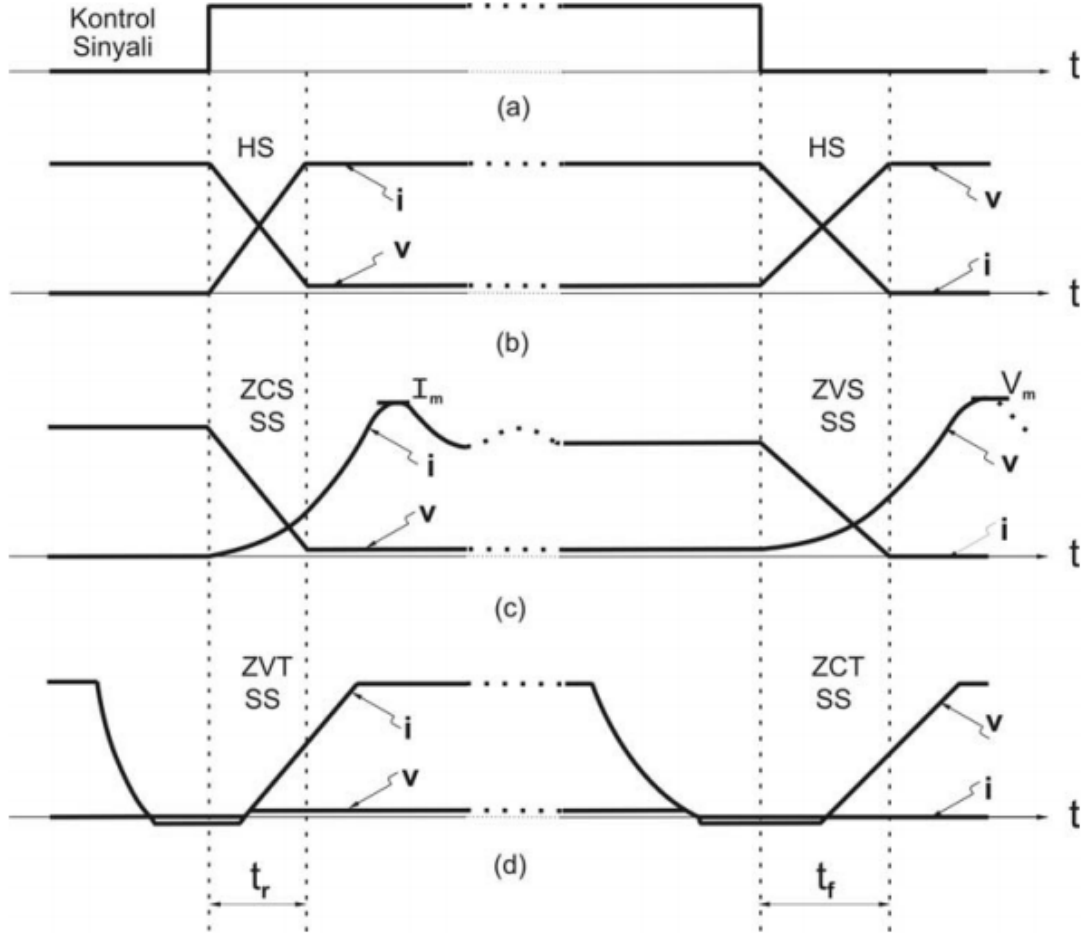
DC-DC dönüştürücülerde, iletim ve kesim durumlarındaki akım ve gerilim değişimlerinde dalgalanmalar olmadığından, sirkülasyon enerjisi veya reaktif enerjinin de olmadığı söylenebilir. Bu durum ise, anahtarlama işlemleri dikkate alınmadığında, bu devredeki güç yoğunluğunun çok yüksek olduğunu gösterir. Ayrıca, anahtarlama frekansı yükseldikçe, endüktans ile kondansatör değerleri orantılı olarak düşer ve güç yoğunluğu daha da artar. Ancak, frekans yükseldiğinde, anahtarlamaadaki enerji kayıpları ve EMI gürültü de artmaktadır. Bu nedenle, endüstride yaygın olarak kullanılan PWM DC-DC dönüştürücülerin gelişimi, anahtarlama problemlerinin çözümüne dayalıdır. Bu yüzden yumuşak anahtarlama teknikleri, anahtarlama kayıplarını düşürerek, çalışma frekansının artırılmasına olanak sağladığı için PWM DC-DC dönüştürücülerin gelişiminde çok önemli bir role sahiptir. Akademik ve endüstriyel çalışmalarda her geçen gün artan bir şekilde cazibesini sürdürmektedir [13].

#### 4.2 Yumuşak Anahtarlama Teknikleri

Yumuşak anahtarlama teknikleri, genel olarak,

- Sıfır Akımda Anahtarlama (ZCS)
- Sıfır Gerilimde Anahtarlama (ZVS)
- Sıfır Akımda Geçiş (ZCT)
- Sıfır Gerilimde Geçiş (ZVT)

şeklinde 4 genel gruba ayrılır. Şekil 4.1'de, bir anahtarlama elemanının kontrol sinyali ile sert anahtarlama (HS) ve yumuşak anahtarlama (SS) teknikleriyle ilgili temel dalga şekilleri görülmektedir. ZCS ile ZVS temel ve ZCT ile ZVT ileri yumuşak anahtarlama teknikleridir.



Şekil 4.1 (a) Bir anahtarlama güç elemanın kontrol sinyali ile (b) HS (c) ZCS ile ZVS ve (d) ZCT ile ZVT çalışmalarıyla ilgili temel dalga şekilleri [1]

#### 4.2.1 Sıfır Akımda Anahtarlama (ZCS)

Sıfır Akımda Anahtarlama (ZCS), iletme girme işleminde gerçekleştirilen bir SS tekniğidir. Bu teknikte, temel olarak güç anahtarına küçük değerli bir endüktans seri bağlanarak, iletme girme işleminde elemandan geçen akımın yükselme hızı sınırlanır. Böylece, akım ile gerilimin üst üste binmesi ve anahtarlama enerji kaybı azaltılır. Aslında, iletme girme işlemindeki anahtarlama enerjisi endüktansa aktarılır. Endüktanstaki bu enerji, klasik hücrelerde bir dirençte harcanır, fakat modern hücrelerde kısa süreli bir kısmi rezonans ile gerilim kaynağı veya yüke aktarılarak geri kazanılır.



#### **4.2.2 Sıfır Gerilimde Anahtarlama (ZVS)**

Sıfır Gerilimde Anahtarlama (ZVS), kesime girme işleminde gerçekleştirilen bir SS tekniğidir. Bu teknikte, temel olarak güç anahtarına küçük değerli bir kondansatör paralel bağlanarak, iletimden çıkma işleminde elemanın uçlarında oluşan gerilimin yükselme hızı sınırlanır. Böylece, iletimden çıkma işleminde, anahtarlama enerji kaybı azaltılır ve anahtarlama enerjisi kondansatöre aktarılır. Kondansatördeki bu enerji, modern hücrelerde geri kazanılır. ZCS ve ZVS tekniklerinde anahtarlama enerji kaybı tamamen yok edilememektedir. Bu nedenle, bu tekniklere yaklaşık ZCS ve yaklaşık ZVS teknikleri de denilmektedir. Genel olarak, ZCS’de kullanılan endüktansa seri bastırma elemanı ve ZVS’de kullanılan kondansatöre paralel bastırma elemanı denilir. Normal olarak, seri endüktans güç elemanı üzerinde ilave bir gerilim stresine ve paralel kondansatör ise ilave bir akım stresine neden olur. Seri endüktansın neden olduğu ek gerilim stresinin önlenemediği kabul edilmektedir.

#### **4.2.3 Sıfır Akımda Geçiş (ZCT)**

Sıfır Akımda Geçiş (ZCT), kesime girme işleminde gerçekleştirilen ileri bir SS tekniğidir. Bu teknikte, güç anahtarından geçen akım kısa süreli bir kısmi rezonansla sıfıra düşürülür ve akım sıfırda tutulurken kontrol sinyali kesilir. Böylece, akım ile gerilimin üst üste binmesi ve anahtarlama enerji kaybı tamamen yok edilir. Mükemmel bir kesime girme işlemi sağlanır. Burada hem ZCS hem de ZVS’nin sağlandığı söylenebilir. Akımın sıfıra düşmesi ileri alınarak gerçekleştirilen bir SS tekniğidir. Anahtarlama enerjisinin geri kazanıldığı bu teknik, ancak modern hücrelerle sağlanabilir ve bir yardımcı veya ilave yarı iletken anahtar gerektirir.

#### **4.2.4 Sıfır Gerilimde Geçiş (ZVT)**

Sıfır Gerilimde Geçiş (ZVT), ilettime girme işleminde uygulanan ileri bir SS tekniğidir. Bu teknikte, güç anahtarı uçlarındaki gerilim kısa süreli bir kısmi rezonansla sıfıra düşürülür ve bu gerilim sıfırda tutulurken kontrol sinyali uygulanır. Böylece, anahtarlama enerji kaybı tamamen yok edilir ve mükemmel bir ilettime girme işlemi sağlanır. Gerilimin sıfıra düşmesi ileri alınarak gerçekleştirilen bu teknikte de hem ZVS hem de ZCS’nin sağlandığı söylenebilir. Anahtarlama enerjisinin geri kazanıldığı bu teknik de modern hücrelerle elde edilir ve ilave bir anahtar gerektirir. Burada hemen

şunun belirtilmesi gerekir ki, sadece bu teknikte güç anahtarının parazitik kondansatörünün deşarj enerji kaybı yok edilir ve bu enerji geri kazanılır. Yüksek değerlerde parazitik kondansatörlere sahip olan MOSFET güç elemanlarında bu SS tekniği büyük önem taşır [1].

### **4.3 Bastırma Hücrelerinin Sınıflandırılması**

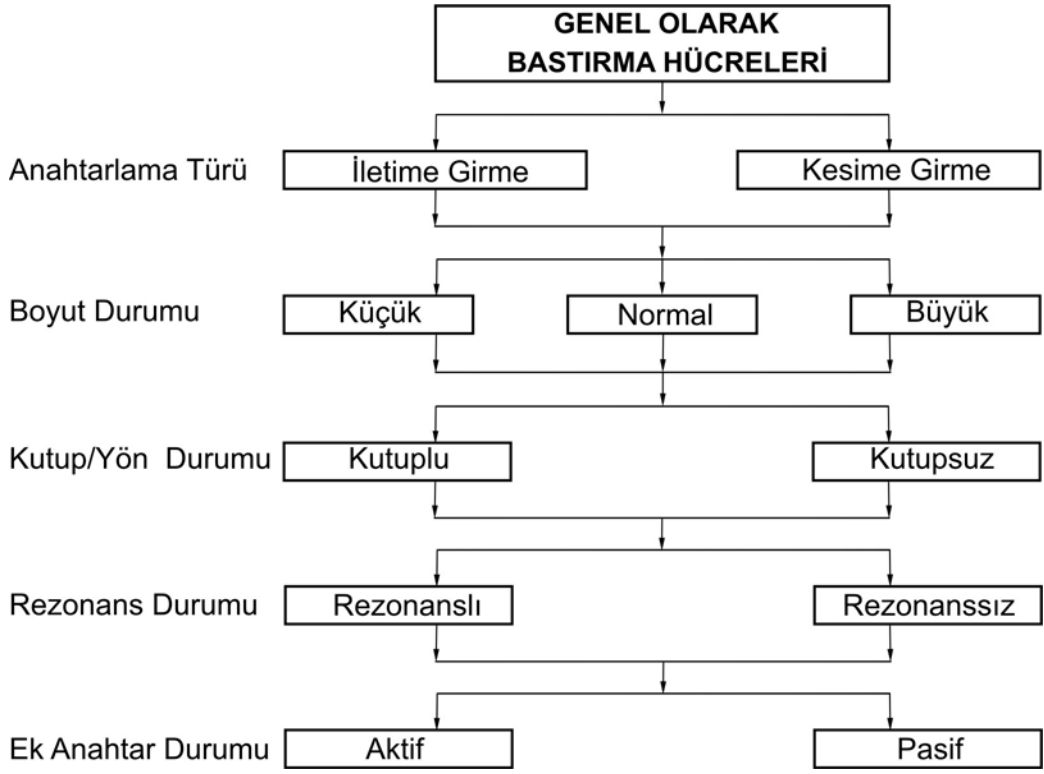
Bastırma hücreleri, genel olarak Şekil 4.2'de görüldüğü gibi, anahtarlama türüne, boyuta, yön ve rezonans ile ilave bir anahtarın olup olmamasına göre sınıflandırılır. Ayrıca, gelişmişlik ölçüsüne göre bastırma hücreleri Şekil 4.3'te verildiği gibi sınıflandırılabilir [1].

Bir bastırma hücresi, genellikle ya iletim ya da kesime girme işleminde yumuşak anahtarlamaı sağlamak üzere tasarlanır. Bazen, belirli kriterlerle hücrenin boyutu tanımlanır. Kontrollü güç elemanlarında, genellikle kutuplu veya tek yönlü bastırma hücreleri kullanılır. Özellikle diyot ve tristörlerde, ters toparlanma işlemlerinde de etkili olması için kutupsuz veya iki yönlü hücreler kullanılır.

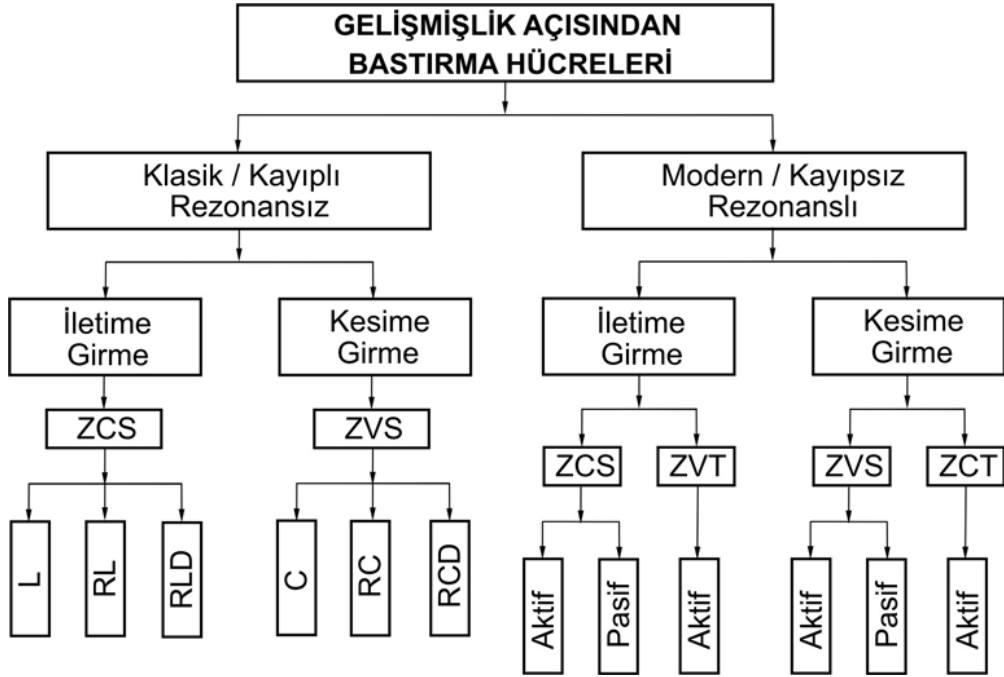
Rezonansız hücreler klasik ve rezonanslı olanlar ise modern hücrelerdir. Buradaki rezonans, sadece anahtarlama işlemleri esnasında etkili olan geçici veya kısmi bir rezonanstır. Kısmi rezonans, temel olarak, bastırma işleminin kısa süreli ve mükemmel olması ile bastırma enerjisinin geri kazanılmasını sağlar.

Hiçbir ilave veya yardımcı anahtar içermeyen hücreler pasif ve en az bir yardımcı anahtarın kullanıldığı hücreler aktif olarak adlandırılmaktadır.

Buradaki sınıflandırmalarda, bütün bastırma hücreleri ayrık ve etraflı bir şekilde verilmiştir. Ancak, uygulamalarda bir güç elemanının yumuşak anahtarlama ile hem iletim hem de kesime girmesi istenmektedir. Bunun için, iki bastırma hücresinin birlikte kullanılması gerekir. Bu durumda, bastırma hücrelerinin veya ilave devrelerin toplamı, bir tek hücre olarak kabul edilir ve tasarım bir bütün olarak yapılır. Hatta dönüştürücüler, genellikle bastırma hücresine göre adlandırılır. ZCS-PWM dönüştürücü, ZVT-PWM dönüştürücü ve ZCS-ZVSPWM dönüştürücü gibi.



Şekil 4.2 Bastırma hücrelerinin genel olarak sınıflandırılması [1]



Şekil 4.3 Bastırma hücrelerinin gelişmişlik açısından sınıflandırılması [1]

#### **4.4 Bastırma Hücrelerinin Karşılaştırılması**

Klasik ve modern bastırma hücreleri Tablo 2.1’de etraflı olarak karşılaştırılmıştır. Özet olarak, klasik hücreler, rezonanssız, kayıplı ve pasif hücrelerdir. Modern hücreler ise, kısmi rezonanslı, kayıpsız ve aktif veya pasif hücrelerdir [1].

##### **Klasik Bastırma Hücrelerinin Özellikleri**

Klasik bastırma hücrelerinin özellikleri aşağıdaki gibidir:

- Rezonans devresi mevcut değildir.
- Yardımcı bir anahtar yoktur.
- İletime girme işleminde ZCS sağlanır.
- Kesime girme işleminde ZVS sağlanır.
- Anahtarlama enerji kayıpları, büyük ölçüde bastırılır.
- Anahtarlama enerjileri, geri kazanılamaz ve dirençlerde harcanır.
- Ana anahtar üzerinde, ZCS’de ilave gerilim ve ZVS’de ise ilave akım stresi oluşur.
- Bastırma hücresinin çalışması hat gerilimi ve yük akımına büyük ölçüde bağlıdır. Yani değişken ve hafif yük şartları altında çalışma oldukça zordur.
- Düşük frekanslı klasik devreler için uygundur.
- Basit yapılı ve ucuzdur.

##### **Modern Bastırma Hücrelerinin Özellikleri**

Modern bastırma hücrelerinin özellikleri aşağıdaki gibidir:

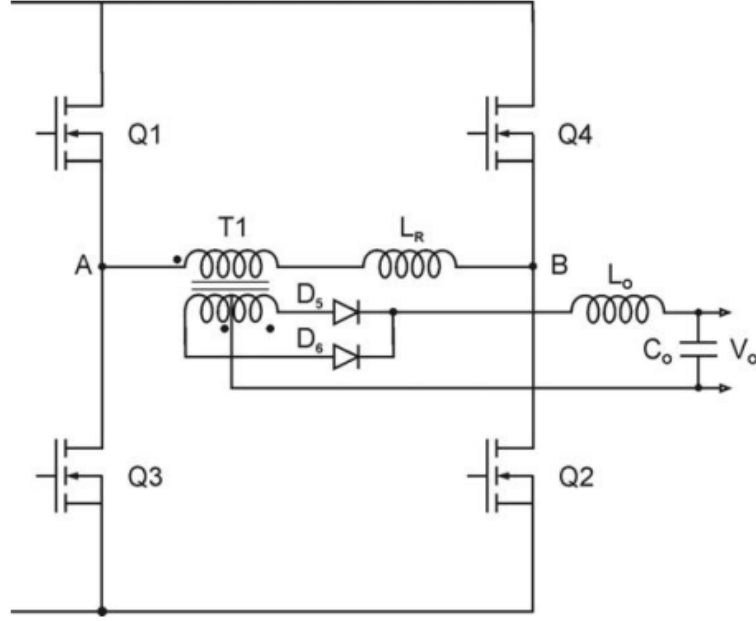
- Hepsi kısmi rezonanslıdır.
- Aktif olanlarında yardımcı anahtar vardır.
- İletime girme işleminde ZCS sağlanır.
- Kesime girmede ZVS sağlanır.
- Anahtarlama enerji kayıpları, pasif olanlarda büyük ölçüde, aktif olanlarda ise tamamen bastırılır.

- Anahtarlama enerjileri, pasif olanlarda büyük ölçüde, aktif olanlarda ise tamamen geri kazanılır.
- Ana anahtar üzerinde, pasif olanlarda genellikle ilave stresler oluşur, aktif olanlarda ise hiçbir ilave stres oluşmayabilir.
- Bastırma hücresinin çalışması hat gerilimi ve yük akımına pasif olanlarda epeyce bağlıdır, aktif olanlarda bu bağlılık büyük ölçüde azaltılabilir ve hatta yok edilebilir.
- Yüksek frekanslı modern devreler için gerekli bastırıcılarıdır.
- Pasif olanların basit yapılı ve ucuz, fakat aktif olanların daha karmaşık ve pahalı olduğu kabul edilebilir.
- Aktif olanlarda, yardımcı anahtar içinde yumuşak anahtarlamanın sağlanması oldukça önemlidir ve bu sağlanabilir.
- Parazitik kondansatörün deşarj enerji kaybının yok edilmesi ve bu enerjinin geri kazanılması, sadece aktif olan ZVT'de mümkün olmaktadır. Bu ise MOSFET için çok önemlidir.

### SIFIR GERİLİM GEÇİŞLİ FAZ KAYDIRMALI TAM KÖPRÜ TÜRÜ PWM DC-DC DÖNÜŞTÜRÜCÜNÜN İNCELENMESİ

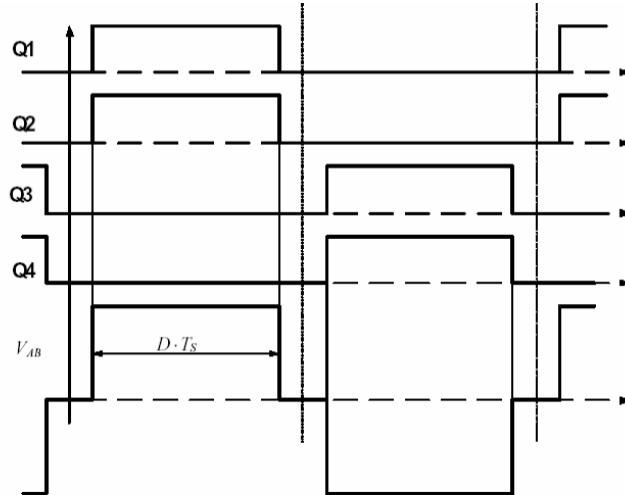
#### 5.1 Topoloji Çalışma Prensibi

PWM DC-DC dönüştürücülerde, devrede kullanılan manyetik malzemelerin boyut ve hacimlerini küçültmek için anahtarlama frekansı yükseltilir. Ancak frekansın yükseltilmesi anahtarlama kayıplarını arttırarak dönüştürücünün performansını olumsuz etkiler. Bu durum yüksek güçlü uygulamalarda koruma amaçlı bastırma devrelerinin kullanılmasını gerekli kılar. Bunların beraberinde getirdiği kayıplar verimi daha da düşürür. Bu bölümde yüksek güçlü uygulamalarda tercih edilen tam köprü DC-DC dönüştürücünün faz kaydırmalı PWM yöntemi ile kontrol edilerek yumuşak anahtarlama olarak çalışması incelenecektir. Sıfır gerilimde geçiş (ZVT) ile güç anahtarlarının, anahtarlama kayıplarının azaltıldığı ve çok düşük akım streslerine maruz kaldığı bu devre PWM tekniğinin kontrol kolaylığına da sahip olmasıyla yüksek güçlü ve yüksek frekanslı uygulamalarda tercih edilmektedir. Bu devrede primer taraftaki güç elemanları sıfır gerilim altında ilettime girmektedir ve yumuşak anahtarlamanın gerçekleşmesi için hiçbir aktif ya da pasif ilave elemana gerek kalmamaktadır. Ayrıca devre, klasik tam köprü PWM dönüştürücüden daha yüksek efektif akım değerlerine ulaşmaktadır [6].



Şekil 5.1 Tam Köprü DC-DC Dönüştürücü Devre Şeması [18]

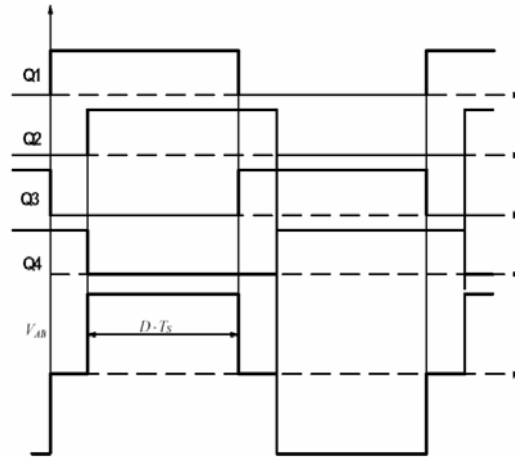
Şekil 5.1’de klasik bir tam köprü DC-DC dönüştürücüye ait devre şeması gösterilmiştir. Devrede  $Q_1$  ve  $Q_2$  anahtarları aynı anda iletim ve kesime girmektedir.  $Q_1$  ve  $Q_2$  anahtarları iletimdeyken transformatörün primerine pozitif giriş gerilimi uygulanmakta ve çıkışa güç aktarılmaktadır.  $Q_1$  ve  $Q_2$  anahtarları aynı anda kesime girdikten sonra belirli bir süre sonra  $Q_3$  ve  $Q_4$  anahtarları iletime girer. Bu durumda transformatörün primerine negatif gerilim uygulanmaktadır ve yine çıkışa güç aktarılmaktadır. Sonuç olarak transformatör primerinde yüksek frekanslı bir AC gerilim oluşmaktadır.



Şekil 5.2 Tam köprü DC-DC dönüştürücüde anahtarlara ait sürme sinyalleri ve primer gerilimi dalga şekilleri [18].

Elemanlara ait sürme sinyalleri ve transformatörün primer gerilimi Şekil 5.3'te gösterilmiştir. Transformatör ile belli bir dönüştürme oranına göre değeri değiştirilen AC gerilim, sekonder diyotları  $D_1$  ve  $D_2$  ile doğrultularak DC çıkış gerilimi elde edilmektedir. Sabit frekansta çalışan bu devrede çıkış gerilimi regülasyonu darbe genişlik modülasyonu ile sağlanmaktadır.  $L_o$  ve  $C_o$  elemanları çıkış filtresi olarak çalışmaktadır. Bu devrede bütün güç anahtarlarının kesimde olduğu aralıkta, primer akımı değeri sıfır olup, yük akımı ise doğrultucu diyotları üzerinden serbest dolaşmaktadır.

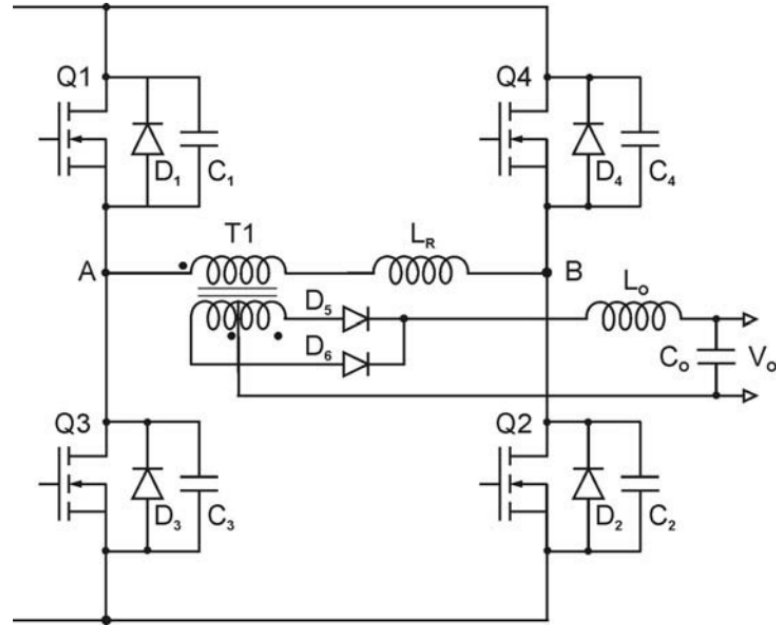
Bu durumda Şekil 5.1'de  $L_R$  ile gösterilen, transformatörün kaçak endüktansı veya ek olarak eklenen endüktans ile güç anahtarları olan MOSFET'lerin kaçak kapasiteleri arasında parazitik salınımlar oluşur. Bu ise sistemdeki kayıpları arttıracak olan bastırma elemanlarının kullanılması ihtiyacını doğurur. Bastırma elemanları kullanılmadığı takdirde kullanılacak olan güç elemanlarının daha yüksek gerilimlere dayanacak şekilde seçilmesi gerekir. Bu seçim sonucunda ise elemanların gerilim dayanımlarının artmasıyla birlikte iletim kayıpları da artar. Aynı anda verimin düşmesine paralel olarak sistemin maliyeti de yükselir. Parazitik salınımları minimum kılmak için tam köprü DC-DC dönüştürücüdeki güç elemanlarının sürme sinyalleri faz kaydırmalı PWM yöntemiyle sağlanır. Bu yöntemde  $Q_2$  ve  $Q_4$  elemanlarının sürme sinyalleri,  $Q_1$  ve  $Q_3$  elemanlarına göre geciktirilerek (faz kaydırılarak) verilir. Bu sürme sinyalleri Şekil 5.3'de gösterilmiştir.



Şekil 5.3 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücüde anahtarlara ait sürme sinyalleri ve primer gerilimi dalga şekilleri [18]



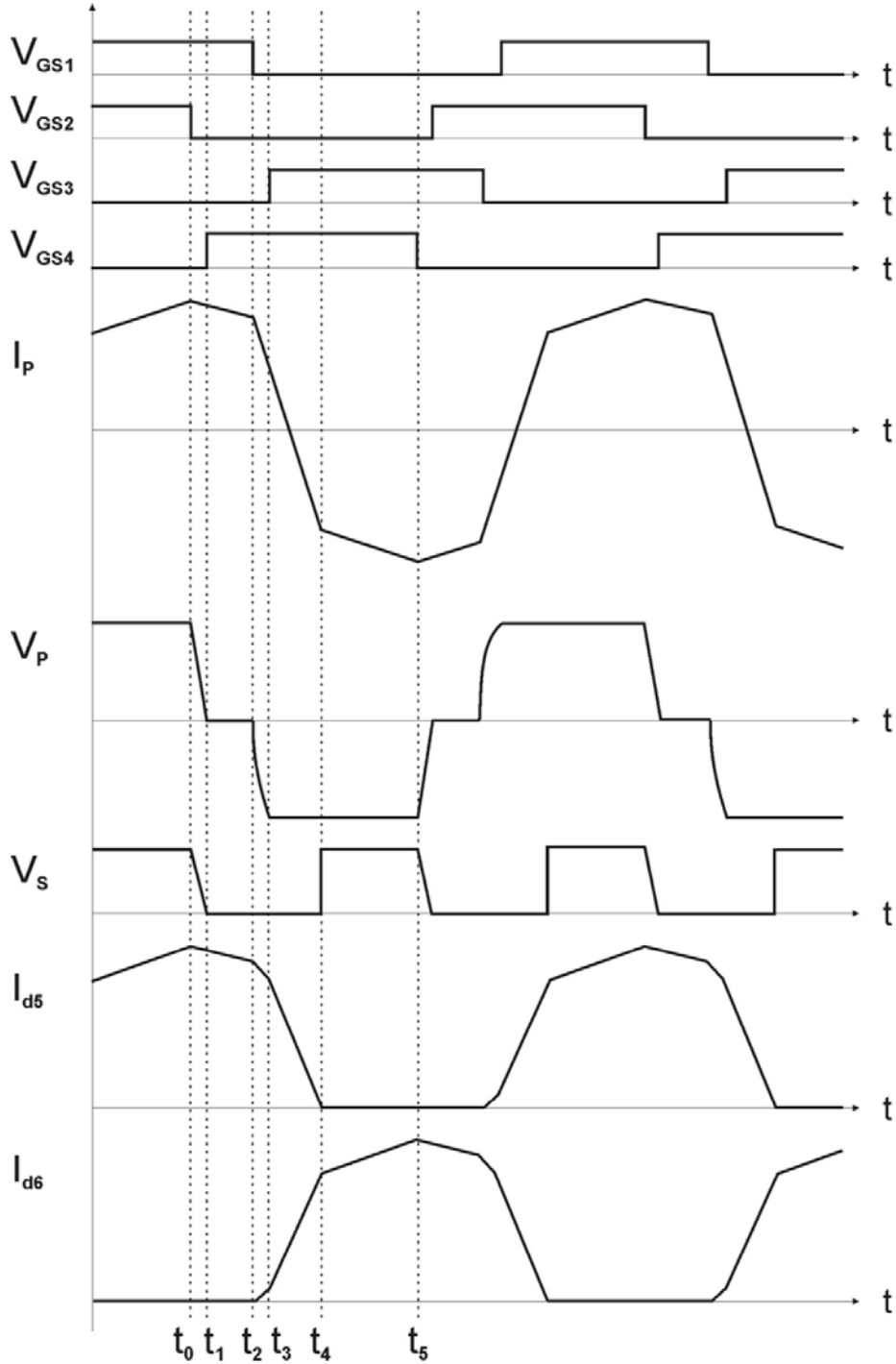
Şekil 5.3’de görüldüğü gibi, Q1 ve Q2 aynı anda ilettime girmez, Q1 güç anahtarı ilettime girdikten bir süre sonra Q2’nin sürme sinyali verilip, eleman ilettime girmektedir. Aynı durum Q3 ve Q4 için de geçerlidir. Anahtarlar arasındaki bu gecikme yani faz farkı çıkıştan alınan geri beslemelere göre kontrol devresi tarafından sağlanmaktadır. Güç anahtarlarının bağıl iletim süreleri %50 olup sabittir. Faz kaydırmalı PWM kontrolüne ait olan etkin bağıl iletim süresi ise bu faz farkı tarafından belirlenmektedir. Devrede transformatörün primeri ya giriş gerilimine maruz kalmakta, ya da sağ ve sol kolun üst sıra elemanları veya alt sıra elemanları aynı anda iletimdeyken kısa devre edilmektedir. Sağ ve sol kolun üst sıra veya alt sıra elemanlarının iletimde olduğu aralığa serbest dolaşım aralığı denir. Bu aralık, çalışma periyodunda rezonans geçişleri ve güç aktarım aralıkları arasındaki boşluğu doldurur ve etkin bağıl iletim süresini doğrudan etkileyen faz farkını da belirler. Devrede, klasik tam köprü sisteminde salınım probleminde yol açan kaçak endüktans akımı asla kesintiye uğramamakta, mıknatıslama akımı transformatörün primerinden akmaya devam etmektedir. Devrede kaçak endüktansta depo edilen enerji, ilettime girecek olan MOSFET’in kaçak kapasitesini deşarj ederek, elemanın sıfır gerilim altında ilettime girmesini sağlamaktadır [14].



Şekil 5.4 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücü devre şeması [18]

## 5.2 Çalışma Aralıklarının Analizi

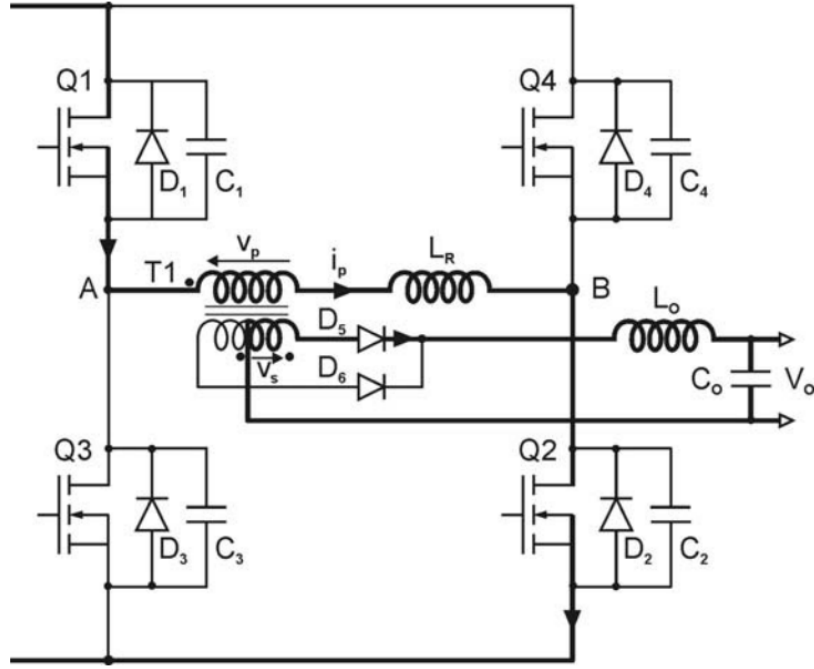
Bu bölümde, tam köprü sıfır gerilim geçişli anahtarlama faz kaydırmalı PWM DC-DC dönüştürücü devresinin bir anahtarlama periyodu içerisindeki kararlı durum çalışmasına ait çalışma aralıkları, eşdeğer devre şemaları ve bu aralıklarla ilgili temel dalga şekilleri Şekil (5.5)'de gösterilerek anlatılmıştır [11].



Şekil 5.5 Tam köprü faz kaydırmalı PWM DC-DC dönüştürücüde çalışma aralıklarına ait temel dalga şekilleri [18]

**Başlangıç Koşulları:** [ $t = t_0$  : Şekil 5.6]

Q1 ve Q2 anahtarları iletimdedir. Transformör primerine giriş gerilimi uygulanmaktadır ve yüke güç aktarılmaktadır. Primer başlangıç akımı  $I_p$  olarak gösterilir.



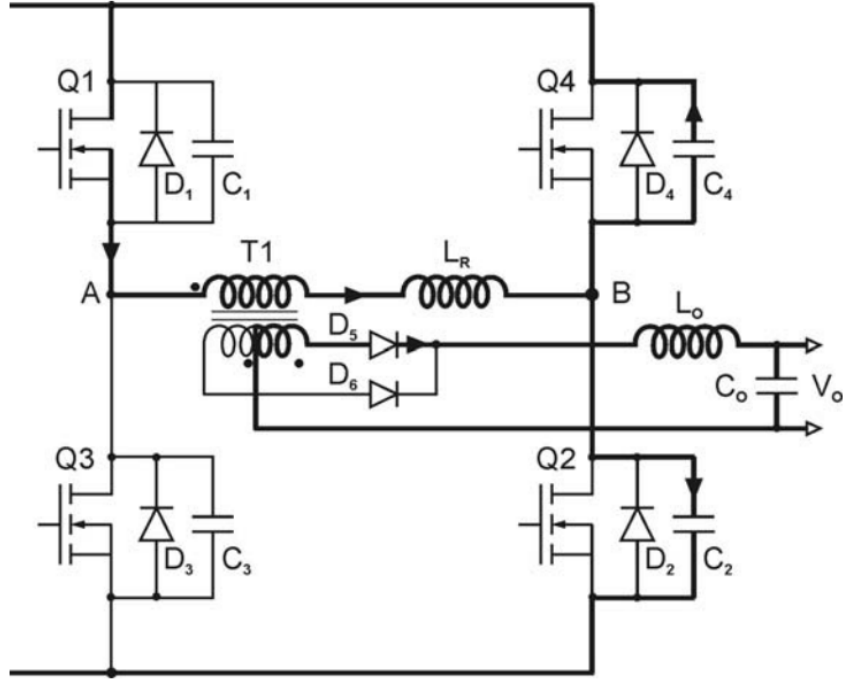
Şekil 5.6  $t = t_0$  anı için eşdeğer devre şeması [18]

**Aralık 1** [ $t_0 < t < t_1$ : Şekil 5.7]

$t_0$  anında Q2 anahtarının sürme sinyalinin kesilmesiyle, Q2 kesime girer ve sağ koldaki rezonans başlar. Primer akımı yaklaşık olarak  $I_{p0}$  değerini koruyarak rezonans endüktansı olarak kabul edilen, transformörün kaçak endüktansı üzerinden dolaşmaya devam eder. Q2 kesime sokulduğu için akım yolunu bu elemanın kaçak kapasitesi  $C_2$  üzerinden tamamlar. Bu sırada  $C_2$  sıfırdan giriş gerilimi değerine şarj olur. Aynı anda transformör sargı kapasitesi ve Q4 anahtarının kaçak kapasitesi olan  $C_4$  de deşarj olur. Sağ koldaki bu rezonans sonucunda  $C_4$  kapasitesinin gerilim değerinin sıfıra ulaşmasıyla Q4'e ait  $V_{DS}$  gerilimi 0 V olur ve anahtarın dahili diyotu  $D_4$  iletime girer. Böylece bu anahtar sıfır gerilimde anahtarlanmaya hazır konuma gelir. Sağ koldaki rezonans sırasında, transformör primer gerilimi giriş geriliminden sıfıra düşer.

Bu süreçte primer gerilimi, yansımış sekonder gerilimi olan  $V_o \times N$  değerinin altına düştüğünde, çıkış endüktansındaki gerilim yön değiştirir ve depoladığı enerji ile azalan primer gücünü telafi edecek şekilde yükü beslemeye başlar. Primer gerilimi sıfıra

düştüğünde, sekonder gerilimi de sıfır olur ve artık transformatör tarafından çıkışa güç aktarılmaz [15].



Şekil 5.7  $t_0 < t < t_1$  aralığı için eşdeğer devre şeması [18]

Sağ kolda rezonansı sağlayan primer akımı, yaklaşık olarak, çıkış akımının primere yansımış yani indirgenmiş değeridir. Yani bu aralıkta ZVT'nin gerçekleşmesi için kullanılan enerji, çıkış filtre endüktansındaki akıma bağlıdır. Bu enerji kaçak kapasitelerde depolanan kapasitif enerjiden çok büyük olduğu için ZVT çok kolay bir şekilde sağlanır. Rezonans devresinin primer akımına etkisi, indirgenmiş yük akımı yanında ihmal edilmektedir. Bu aralıkta transformatörün kaçak endüktansı ile MOSFET'lerin kaçak kapasiteleri arasında gerçekleşen enerji transferine dayanarak, bir sağ kol rezonansından söz edilmiş olsa da; aslında gerçekleşen süreç  $C_R$  olarak adlandırılan rezonans kapasitesinin sabit kabul edilen  $I_{p0}$  akımıyla lineer olarak şarj olmasıdır [16]. Aşağıda bu açıklamaya bağlı olarak, sağ kol rezonansı için geçen süreye ait eşitlik elde edilmiştir.

$$C_R = \frac{4}{3}(C_2 + C_4) + C_{TR} = \frac{8}{3}C_{oss} + C_{TR} \quad (5.1)$$

(5.1) eşitliği ile rezonans kapasitesinin değeri bulunur. Eşitlikteki 4/3 katsayısı, MOSFET üreticilerinin uygulama notlarından alınmıştır. Bu değer değişen kanal gerilimine karşı; kaçak kapasitenin ortalama değerini bulmak için kullanılır. Ayrıca

yüksek frekanslı uygulamalarda transformatöre ait sargı kapasitesi de hesaba katılmalıdır. Özellikle düşük güçlerde bu değer kesinlikle ihmal edilmemelidir.

$$I_{p0} = C_R \frac{dV}{dt} \quad (5.2)$$

(5.2) eşitliğinde  $dV=V_i$  alınırsa,

$$dt = C_R \frac{V_i}{I_{p0}} \quad (5.3)$$

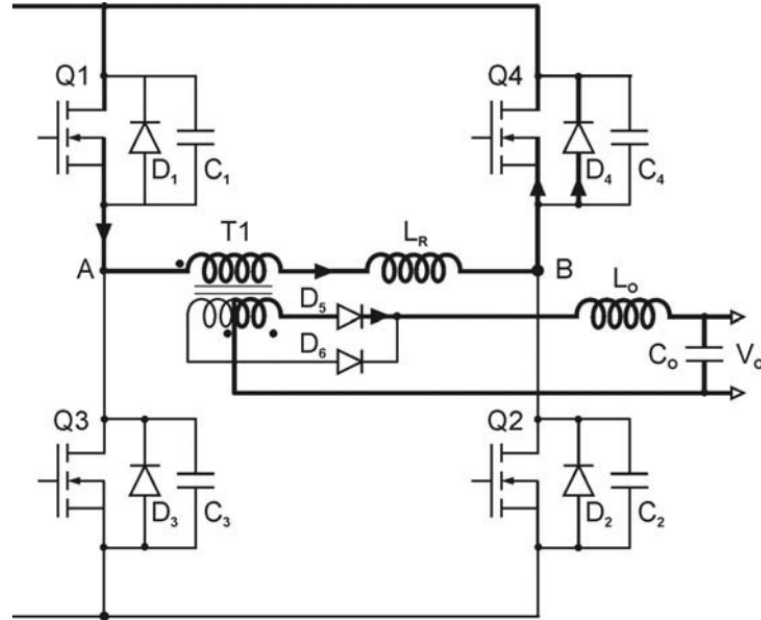
$$t_R = C_R \frac{V_i}{I_{p0}} \quad (5.4)$$

(5.4) eşitliğinde elde edilen sağ kol rezonans süresi aynı zamanda  $Q_2$  anahtarının sürme sinyalinin kesilmesi ve  $Q_4$  anahtarının sürme sinyalinin verilmesi arasında bırakılması gereken gecikme süresine yani ölü zamana karşılık gelmektedir. Bu süre, en yüksek giriş gerilimi ve en düşük yük akımında gerçekleşecek olan sağ kol en uzun rezonans süresine göre ayarlanmalıdır. ZVT aralığının sağlanmasında önemli bir kriter olan sağ kol en uzun rezonans süresi eşitliği Bölüm 5.3'de verilecektir.

#### **Aralık 2** [ $t_1 < t < t_2$ : Şekil 5.8]

Sağ kol rezonansının sona ermesiyle birlikte, primer akımı  $Q_1$  anahtarı ile  $C_4$ 'ün deşarj olmasıyla birlikte iletme giren  $D_4$  üzerinden akarak serbest dolaşmaya başlar. Primer gerilimi ise, transformatör primer sargısı kısa devre edildiği için 0 V'tur. Akım değeri, elemanları ideal kabul ettiğimiz takdirde, bir sonraki rezonans gerçekleşene kadar sabit kalacaktır ve çıkış akımı hala primere yansımaktadır.  $Q_4$  anahtarının sürme sinyali bu aralıkta verilir.  $D_4$  iletimde olduğu için,  $Q_4$  güç anahtarı sıfır gerilimde iletme girmiş olur. Ayrıca  $D_4$  iletimdeyken  $Q_4$ 'ün sürme sinyalinin verilmesi, MOSFET'in  $R_{DS(on)}$  direncini diyotla paralel bağlı duruma getirerek;  $R_{DS(on)}$  değerini düşürür ve iletim kayıplarını da azaltır. Akım, MOSFET'in her iki yönde de akım geçirebilmesi özelliği sayesinde zıt olarak kaynaktan kanala doğru akarak diyot ve anahtar arasında paylaşılmaktadır. Bu serbest dolaşım aralığının süresi kontrol edilerek, faz farkı ve ona bağlı olarak da etkin bağlı iletim süresi kontrol edilerek, darbe genişlik modülasyonu gerilim regülasyonu sağlanmış olur. Bölüm 5.1'de anlatıldığı üzere, faz kaydırmalı PWM tekniğinde sürme sinyalleri sabit % 50 bağlı iletim süresine sahip olup; gerilim regülasyonu çapraz güç elemanlarının sürme sinyallerinin arasında bırakılan faz farkı ile

sağlanır. Bu faz farkını belirleyen ise;  $Q_1$  ve  $Q_4$  elemanları iletimdeyken,  $Q_1$  elemanının kesime girmesiyle sona eren Aralık 2 için geçen süredir. Bu süre, arzu edilen çıkış gerilimini sağlamak için ihtiyaç duyulan, anahtarlama periyodunun  $t_{off}$ , kapalı kalma kısmıdır ve yük arttıkça azalmaktadır [14].



Şekil 5.8  $t_1 < t < t_2$  aralığı için eşdeğer devre şeması [18]

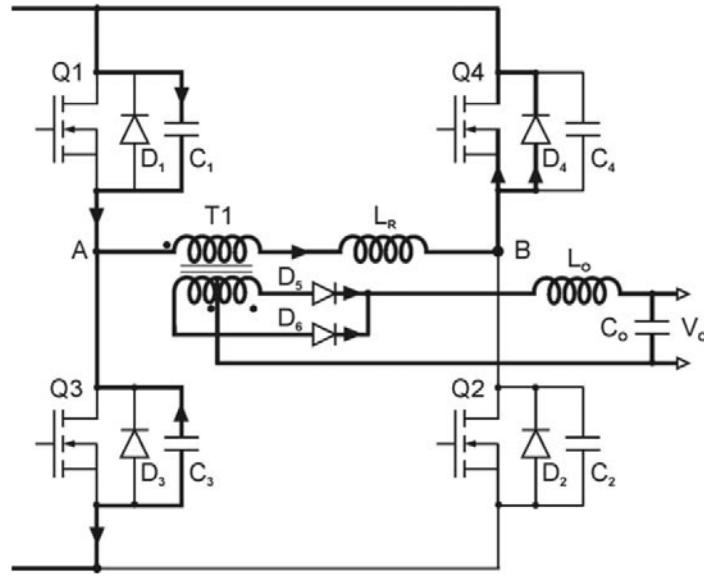
Yine bu aralıkta,  $L_R$  sayesinde, primer akımı akmaya devam edecek ve çıkış akımı da  $D_5$  üzerinden akmaya devam edecektir. Buradaki önemli nokta, akımın klasik tam köprü DC-DC dönüştürücüde olduğu gibi çıkış doğrultucu diyotları arasında ikiye bölünmemesidir. Bu durum, çıkış akımının bu aralıkta da primere yansımada etkin rol oynar; çünkü yük akımı çıkış diyotları üzerinden serbest dolaşıma başlamaz. Klasik sistemde sekonder geriliminin sıfıra düşmesiyle çıkış akımı, çıkış doğrultucusu diyotlarında serbest dolaşmaya başlamaktadır. Faz kaydırmalı PWM DC-DC dönüştürücüde yumuşak anahtarlamanın sağlanmasındaki en önemli noktalardan biri de, akımın çıkış diyotlarında değil de primer tarafında serbest dolaşmasıdır [16].

### Aralık 3 [ $t_2 < t < t_3$ : Şekil 5.9]

$L_R$  rezonans endüktansı sayesinde, Aralık 2 boyunca da akmaya devam eden primer akımı,  $t_2$  anında, kayıplar yüzünden  $I_{p0}$  değerinden küçüktür. Bu aralık  $Q_1$  anahtarının kesime girmesiyle başlar. Buna bağlı olarak sol kol rezonansı başlar.  $Q_1$ 'in kesime girmesiyle  $I_p$ , yolunu  $C_1$  üzerinden tamamlar. Bu rezonans sürecinde,  $C_1$  şarj olurken,

$C_3$  ise deşarj olur.  $D_3$ 'ün iletime girmesiyle birlikte  $Q_3$ 'de sıfır gerilimde anahtarlanmaya hazır konuma gelir.

Sol koldaki rezonans, sađ koldaki gibi lineer deđildir. Sol kol rezonansı başlar başlamaz, çıkış akımını primere yansımaz duruma gelir. Bunun sebebi primer sargısının negatif gerilime maruz kalmaya başlayarak  $D_5$ 'den  $D_6$ 'ya bir komütasyonun başlaması ve sekonder sargısında bir kısa devre oluşmasıdır. Şekil (5.5)'de de görüldüğü üzere  $t_2$ - $t_4$  aralığında  $D_5$  ve  $D_6$  diyotlar birlikte iletimdedir.  $D_5$  diyotunun akımı sıfıra düşerken  $D_6$  diyotu ise çıkış akımının tamamını üzerinden geçirmeye başlar. Bu komütasyon sırasında oluşan kısa devre, çıkış akımının yansımasını primerden kaldırır.



Şekil 5.9  $t_2 < t < t_3$  aralığı için eşdeğer devre şeması [18]

Sađ kolda rezonansı sađlayan, çıkış akımının primere yansımış deđeriydi. Sol kol rezonansında ise çıkış akımının yukarıda açıklanan sebepten ötürü bir etkisi söz konusu deđildir. Bu kolda, endüktansı bir ilk akım deđerine sahip olan bir seri L-C rezonans devresi söz konusudur.  $L_R$ , rezonans için gerekli enerjiyi depolamış olmalıdır. Yani endüktanstaki enerji kaçak kapasitelerde depo edilmiş enerjiden büyük olmalıdır. Bundan dolayı hafif yüklerde endüktansta yeterli enerji depolanamadığı için ZVT gerçekleşmez. Bu aralığa ait enerji denklemleri ve ZVT aralığının sağlanmasında primer akımının kritik deđerinin ifadesi Bölüm 5.3'de verilecektir.

Transformatöre ait kaçak endüktans yeterli gelmediğinde ise, primere bir seri endüktans ilave etmek gerekmektedir. Aksi takdirde rezonans için gerekli enerji depolanmadığı

için rezonans tamamlanmayacak ve iletme girecek güç anahtarının kaçak kapasitesi deşarj olmadığı için ZVT yine sağlanamayacaktır [15].

Aşağıda bu aralığa ait, rezonans kapasitesi, rezonans empedansı, rezonans açılal frekansı, rezonans periyodu ve sol kol rezonans süresi eşitlikleri verilmiştir.

$$C_R = \frac{8}{3} \times C_{oss} + C_{TR} \quad (5.5)$$

$$Z_R = \sqrt{\frac{L_R}{C_R}} \quad (5.6)$$

$$\omega_R = \frac{1}{\sqrt{L_R C_R}} \quad (5.7)$$

$$T_R = 2\pi\sqrt{L_R C_R} \quad (5.8)$$

$$T_{deadTime} = \frac{1}{\omega_R} \arcsin \frac{V_i}{I_{p0} L_R \omega_R} \quad (5.9)$$

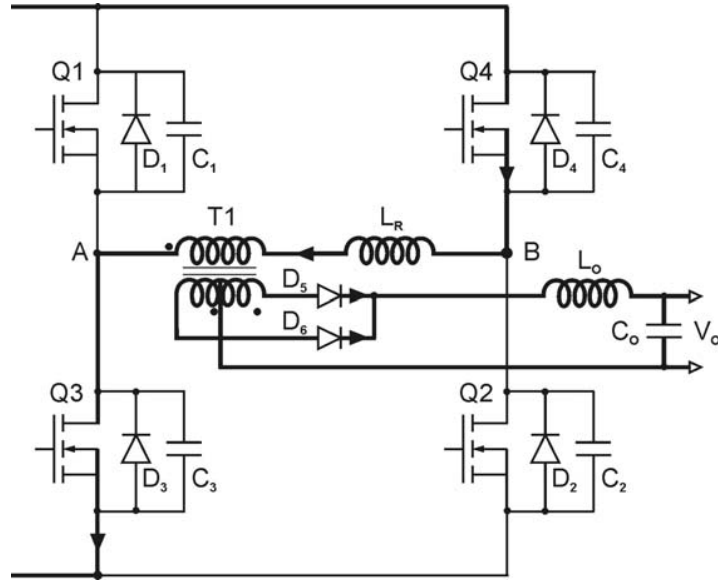
Eşitlik (5.9)'da verilen sol kol rezonans süresi aynı zamanda Q1 anahtarının sürme sinyalinin kesilmesi ve Q3 anahtarının sürme sinyalinin verilmesi arasında bırakılması gereken gecikme süresine yani ölü zamana karşılık gelmektedir. Bu süre, sol kol en uzun rezonans süresine göre ayarlanmalıdır. ZVT aralığının sağlanmasında önemli bir kriter olan sol kol en uzun rezonans süresi eşitliği Bölüm 5.3 'de verilecektir [11].

#### **Aralık 4** [ $t_3 < t < t_4$ : Şekil 5.10]

Bu aralık Q<sub>3</sub>'ün iletme girmesiyle başlar. Q<sub>3</sub> ve Q<sub>4</sub> birlikte iletindedir; fakat klasik tam köprü DC-DC dönüştürücüde olduğu gibi yüke güç aktarımı olmamaktadır. Bunun sebebi primer gerilimi  $-V_i$  değerine ulaşmış olmasına rağmen;  $L_R$ 'den dolayı primer akımının hemen yön değiştirememesidir. Özellikle gerekli enerjiyi depolayabilmesi için, bu değer ilave seri bir endüktansla arttırılması geçen süreyi daha da uzatmaktadır. Primer akımının yön değiştirme süresi  $L_R$ 'den başka, giriş gerilimi ve yük akımına da bağlıdır. Bir önceki aralıktaki sol kol rezonans süresi de bu süreye dahil edilir; çünkü akımın yön değiştirmesi sol kol rezonansıyla başlamaktadır. Bu süre sekonderde bağlı iletim süresinde bir kayba yol açar; çünkü primer gerilimi  $-V_i$  değerinde olmasına rağmen sekonder gerilimi hala sıfırdır. Faz kaydırmalı PWM DC-DC dönüştürücü devresine ait en önemli dezavantaj budur. Bu aralıkla ilgili



matematiksel bağıntıları da içeren daha kapsamlı bilgi ve kayıp bağıl iletim süresinin optimizasyonundaki tasarım kriterleri Bölüm 5.4’de verilecektir.



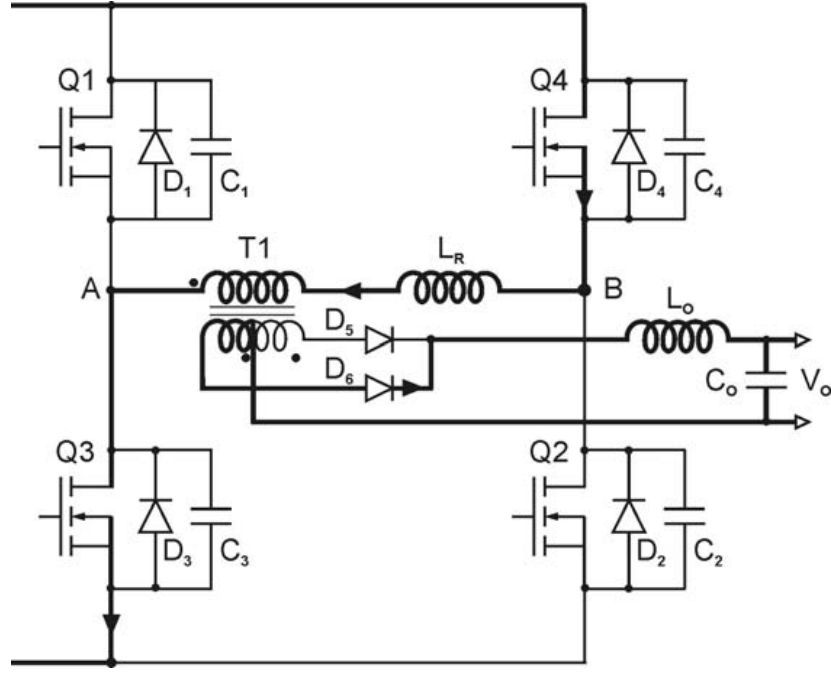
Şekil 5.10  $t_3 < t < t_4$  aralığı için eşdeğer devre şeması [18]

**Aralık 5** [ $t_4 < t < t_5$ : Şekil 5.11]

$Q_4$  ve  $Q_3$  güç elemanları birlikte iletimdedir. Transformator primeri negatif giriş gerilimine maruz kalmaktadır ve  $I_p$  akımı ters yönde akmaktadır.  $I_p$ 'nin yükselme hızını belirleyen giriş gerilimi ve  $L_R$  endüktansdır. Sekonder tarafında ise artık  $D_6$  diyotu iletimdedir. Bu aralık klasik tam köprü DC-DC dönüştürücüdeki güç aktarım aralığı ile eşdeğerdir. Anahtarların iletim aralığını belirleyen, klasik sistemde olduğu gibi, giriş gerilimi  $V_i$ , çıkış gerilimi  $V_o$ , ve transformator dönüştürme oranı  $N$ 'dir.

**Anahtarlama Periyodu Sonu** [ $t = t_5$ ]

$t_5$  anında  $Q_4$  anahtarının kesime girmesiyle bir anahtarlama periyodu yani bir çalışma yarı periyodu sona ermiş olur. Akım yolunu  $C_4$  üzerinden tamamlayarak, onu şarj eder ve  $C_2$ 'yi de deşarj ederek  $Q_2$  anahtarının sıfır gerilimde anahtarlanmasına olanak sağlar. Süreç Aralık 1'de olduğu gibi devam eder. Diğer aralıklar da devrenin simetrik çalışma özelliğinden ötürü; özdeş olarak Aralık 1'i takip eder. Farklı olan, ilk serbest dolaşım aralığının  $Q_2$  ile  $Q_3$  arasında, sonrakinin ise  $Q_4$  ve  $Q_1$  arasında gerçekleşmesidir [11].



Şekil 5.11  $t_4 < t < t_5$  aralığı için eşdeğer devre şeması [18]

### 5.3 ZVT Aralığının Sağlanmasında Tasarım Kriterleri

Tam köprü faz kaydırmalı PWM DC-DC dönüştürücü devresinde, güç anahtarları için ZVT belli bir aralıkta gerçekleşebilmektedir. Bunun sebebi yumuşak anahtarlamının olmasını sağlayan rezonans süreçlerinin yük akımına bağlı olmasıdır. (5.4) ve (5.9) eşitlikleri, her iki kol için de rezonans süresinin yük akımına bağlı olduğunu göstermektedir. Bu durum özellikle sol kol rezonansı için bir sorun oluşturmaktadır; çünkü Bölüm 5.2’de anlatıldığı üzere bu koldaki rezonans sadece kaçak endüktansta depolanan enerji ile sağlanmaktadır. Hafif yüklerde endüktansta yeterli enerji depolanmadığı için ZVT gerçekleşmez. Sağ kolda ise, çıkış endüktansında depolanan enerji, kaçak kapasiteleri şarj ve deşarj etmek için gereken enerjiden çok büyük olduğu için sol koldaki gibi ciddi bir probleme yol açmaz; ama çıkış endüktansında depolanan enerji de yük akımına bağlı olduğu için, bu koldaki rezonans da yükten tamamen bağımsız değildir. Sonuç olarak devrede, güç anahtarları için ZVT, belirli bir yük akımı değerinin üzerinde gerçekleşmektedir [6].

Şekil 5.12’de sol kol rezonansına ait üç ayrı durum gösterilmiştir. Şekil (5.12) a’da  $L_R$ ’de depo edilen endüktif enerji, MOSFET’lerin kaçak kapasitelerini şarj ve deşarj etmek için gereken kapasitif enerjiden daha büyük olduğu için, rezonans periyodunun dörtte birinden daha kısa sürede, kapasitelerin birinin gerilimi sıfıra düşerken, diğerininki ise  $V_i$  değerine şarj olmakta ve ZVT sağlanmaktadır. Şekil (5.12) b’de ise,

LR'de depo edilen enerji tam olarak gerekli kapasitif enerjiye eşit olduğundan süreç periyodun dörtte birinde tamamlanmakta ve yine ZVT sağlanmaktadır.

Son olarak Şekil (5.12) c'de endüktif enerji, kapasitif enerjiden küçük olduğu için, primer gerilimi sinüsoidal olarak değişmekte ve periyodun dörtte bir anında birden sert bir şekilde  $V_i$  değerine ulaşmakta böylece ZVT gerçekleşmemektedir [17].

Sistemde ZVT aralığının sağlanmasında iki önemli tasarım kriteri vardır. Birincisi primer akımı kritik değerinin ve dolayısıyla çıkış akımı kritik değerinin hesaplanarak, devre çıkışına bağlanabilecek yükün belirlenmesidir. Devre belirlenen yükten daha hafif yüklerde de çalışabilir; fakat ZVT sağlanamadığı için kayıplar artar. İkincisi, bu rezonansların hesaplanan süreler içerisinde gerçekleşebilmesi için aynı kolda bulunan güç anahtarlarının sürme sinyallerinin arasında yeterli ölü zamanın bırakılmasıdır.

Bunun için de sağ ve sol kol için en uzun rezonans sürelerinin hesaplanması gereklidir. Hesaplanan bu süreler bize bırakılması gereken ölü zaman değerlerini verir.

Bu bölümde, önce primer ve çıkış akımı kritik değerleri, ardından sağ ve sol kol en uzun rezonans süreleri, ilgili matematiksel bağıntılar kullanılarak çıkarılmıştır [11]. Sol koldaki rezonans için enerji denklemleri yazılacak olursa,

$$W_{C_R} = \frac{1}{2} C_R V_{in}^2 \quad (5.10)$$

$$W_{C_R} = \frac{4}{3} C_{oss} V_{in}^2 + \frac{1}{2} C_{TR} V_{in}^2 \quad (5.11)$$

$$W_{L_R} = \frac{1}{2} L_R I_P^2 \quad (5.12)$$

(5.11)'de rezonans kapasitesi enerjisi ve (5.12)'de rezonans endüktansı enerjisi eşitlikleri verilmiştir. ZVT'nin sağlanması için endüktansta depo edilen enerji, kapasiteleri şarj ve deşarj edecek enerjiden büyük olmalıdır.

$$\frac{1}{2} L_R I_P^2 > \frac{4}{3} C_{oss} V_{in}^2 + \frac{1}{2} C_{TR} V_{in}^2 \quad (5.13)$$

$$I_{pkr} > \sqrt{\frac{2}{L_R} \left( \frac{4}{3} C_{oss} V_{in}^2 \right) + \frac{1}{2} C_{TR} V_{in}^2} \quad (5.14)$$

primer akımı ZVT sınır değerine ait eşitlik elde edilir. Bu eşitliği basitleştirmek amacıyla transformatör sargı kapasitesi ihmal edilirse, (5.15) eşitliği elde edilir.

$$I_{pkr} > \sqrt{\frac{2}{L_R} \left( \frac{4}{3} C_{oss} V_{in}^2 \right)} = \sqrt{\frac{C_R V_{in}^2}{L_R}} \quad (5.15)$$

Çıkış akımının sınır değeri ise, (5.15)'e bağlı olarak,

$$I_{okr} = \frac{N_p}{N_s} I_{pkr} \quad (5.16)$$

şeklinde bulunur.

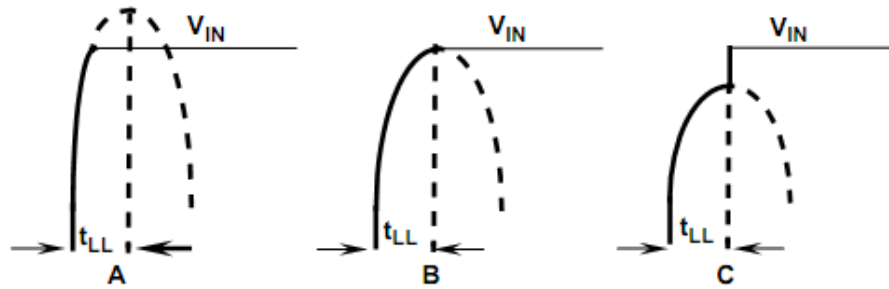
$I_{pkr}$  değeri sol kol rezonansına dair bir tasarım kriteri oluşturmasının yanı sıra, sağ kol rezonansına ait maksimum sürenin hesaplanmasında da kullanılır.

Bölüm 5.2'de anlatıldığı üzere sağ kol en uzun rezonans süresi, en yüksek giriş gerilimi ve en düşük yük akımında oluşmaktaydı. Bu durumda sol kol rezonansını sağlayan en küçük primer akımı değerine göre; sağ kol en uzun rezonans süresi aşağıdaki şekilde bulunur [11].

$$t_{Rmax} = \frac{C_R V_{inmax}}{I_{pkr}} \quad (5.17)$$

Sol kolda ise, rezonans en geç rezonans periyodunun dörtte bir süresinde gerçekleşmek durumundadır. Bunun sebebi, endüktansı bir ilk akım değerine sahip olan seri bir L-C devresinde, periyodun dörtte birinde endüktans akımının sıfıra düşmesi Şekil 5.12b'de bu durum görülmektedir. Buradan yola çıkarak ve (5.8) eşitliğini kullanarak sol kol en uzun rezonans süresi aşağıdaki gibi bulunur.

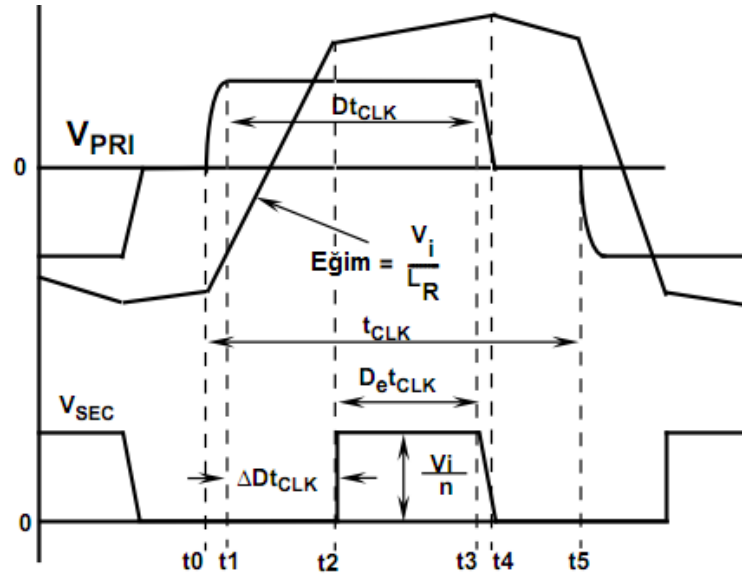
$$t_{Lmax} = \frac{T_R}{4} = \frac{2\pi\sqrt{L_R C_R}}{4} = \frac{\pi}{2} \sqrt{L_R C_R} \quad (5.18)$$



Şekil 5.12 Sol kol rezonansında giriş gerilimine bağlı kapasite gerilimi dalga şekilleri [17].

#### 5.4 Kayıp Bağlı İletim Süresinin Optimizasyonunda Tasarım Kriterleri

Tam köprü faz kaydırmalı PWM DC-DC dönüştürücü devresinin en önemli dezavantajı, primer akımının rezonans endüktansına bağlı olarak aniden yön değiştirememesinden dolayı, sekonderde oluşan kayıp bağlı iletim süresidir. Bu kayıp, çıkış geriliminin değerini düşürerek, istenilen çıkış gerilimi değeri için transformatör dönüştürme oranının küçültülmesini zorunlu kılar. Transformatör dönüştürme oranının küçültülmesi beraberinde, primerdeki iletim kayıplarının artması ve çıkış doğrultucusu diyotlarının daha yüksek gerilim streslerine maruz kalması gibi problemleri getirir [19].



Şekil 5.13 Kayıp bağlı iletim süresinin gösterilmesiyle ilgili primer gerilim ve akımı ile sekonder gerilimi dalga şekilleri [17]

Kayıp bağlı iletim süresinin optimizasyonunda en önemli tasarım kriteri rezonans endüktansı değeridir. Bu değer çok büyük olması kayıp bağlı iletim süresini aşırı derecede düşürerek çıkış gerilimi değerinin de arzu edilenden çok alt seviyelerde olmasına yol açar. Diğer yandan bu sakıncadan kurtulmak için  $LR$ 'yi çok küçültmek de ZVT aralığının sağlanmasında problemler doğuracaktır. Bu bağlamda  $LR$  değerinin belirlenmesinde bu iki kriter birlikte değerlendirilmelidir. Aşağıda Şekil 5.13'deki tanımlamalara uygun olarak  $LR$  değerinin, çıkış geriliminin ve sol kol en uzun rezonans süresinin  $\Delta D$ 'ye bağlı olan ifadeleri elde edilmiştir.

Çıkış gerilimi eşitliği,

$$V_o = \frac{V_{in}}{N} D_{eff} \quad (5.19)$$

Etkin bağıl iletim süresi normal bağıl iletim süresi ile kayıp bağıl iletim süresinin farkıdır.

$$D_{\text{eff}} = D - \Delta D \quad (5.20)$$

$$\Delta D = D - D_{\text{eff}} \quad (5.21)$$

Primer akımının yön değiştirme süresi, primer akımına ait doğrunun eğiminden,

$$t_{\text{slope}} = \frac{I_o}{N} / \frac{V_i}{L_R} \quad (5.22)$$

$$t_{\text{eğim}} = \frac{I_o \times L_R}{N \times V_i} \quad (5.23)$$

Eşitlik anahtarlama frekansına cinsinden düzenlendiğinde,

$$t_{\text{slope}} = \Delta D \times T_{\text{SW}} \quad (5.24)$$

$$\Delta D = \frac{2L_R I_o f_s}{N V_i} \quad (5.25)$$

eşitlikleri elde edilir. (5.25) eşitliğinde  $L_R$  çekilirse, rezonans endüktansının, kayıp bağıl iletim süresine bağlı eşitliği elde edilmiş olur (5.26)

$$\Delta D = \frac{\Delta D V_i N}{2f_{\text{sw}} I_o} \quad (5.26)$$

Çıkış gerilimi ise,

$$V_o = \frac{V_i}{N} (D - \Delta D) \quad (5.27)$$

$$V_o = \frac{D V_i}{N} - \frac{2L_R I_o f_s}{N V_i} \quad (5.28)$$

Sol kol en uzun rezonans süresinin, kayıp bağıl iletim süresine bağlı eşitliği ise, eşitlik (5.18) kullanılarak aşağıdaki gibi bulunur [11].

$$t_{L_{\text{max}}} = \frac{\pi}{2} \sqrt{\frac{\Delta D T_{\text{sw}} V_i C_R N}{2I_o}} \quad (5.29)$$

### YÜKSEK GÜÇLÜ UYGULAMA DEVRESİ MANYETİK VE ELEKTRONİK TASARIMI

Laboratuvar ortamında prototipi gerçekleştirilmek istenen 1000 W gücünde sıfır gerilim geçişli faz kaydırmalı tam köprü PWM DC-DC dönüştürücünün giriş gerilimi 311 V DC, çıkış gerilimi 24 V DC, çıkış akımı 41.66 A'dır. Devrenin anahtarlama frekansı 100 kHz olarak belirlenmiştir ve faz kaydırmalı PWM tekniğinden ötürü devrenin çalışma frekansı 50 kHz olmaktadır. Çalışma frekansı transformatörün ve her bir güç anahtarının çalıştığı frekans değeridir. Anahtarlama frekansı ise, bütün güç anahtarlarının, çıkış doğrultucu diyotlarının ve çıkış filtresinin çalıştığı frekans olup, kontrol devresi tasarımlarında bu frekans değeri kullanılır [20].

Devredeki manyetik komponentlerin tasarımı, kullanılacak güç anahtarının kaçak kapasitesi ve ek bastırma kapasitelerinin değerlerine bağlıdır. Bu yüzden tasarım esnasında ilk olarak anahtarlama elemanı belirlenmelidir. Tam köprü türü dönüştürü uygulamalarında kullanılacak anahtarlama elemanlarının seçiminde 100 C° sıcaklık ve 311 V gerilim altında akım,  $C_{DS}$ ,  $C_{DG}$ ,  $C_{GS}$  kapasite değerleri, iletme girme ve iletimden çıkma süreleri, anahtara paralel diyotun ters toparlanma süresi ile yüksek  $dv/dt$  dayanıklılığı önemli yer tutmaktadır. Uygulamaya ve belirtilen kriterlere uygunluğundan ötürü IRFP460A güç MOSFET'i seçilmiştir. IRFP460A güç MOSFET'inin uygulamada dikkate alınması gereken datasheet değerleri Çizelge 6.1'de verilmiştir.

Yüksek çıkış akımlı uygulamalarda verimlilik hedefini sağlamak ve EMI girişimlerini önlemek için güç schottky diyotları tercih edilmektedir. Schottky diyotlar kesime girerken ters toparlanma akımı geçirmezler, böylece ters toparlanma akımından ötürü

oluşan parazitik bara salınımları, ters toparlanma kayıpları ve EMI girişimleri engellenmiş olur. Uygulamada STPS200170TV1 güç Schottky Diyotu tercih edilmiştir.

Çizelge 6.1 Devrede kullanılan anahtarlama elemanının katalog değerleri

Anahtarlama Elemanı	V	I@25C°	I@100C°	C <sub>oss</sub> @311V	R <sub>DSon</sub>
IRFP460A Vishay MOSFET	500 V	20 A	13 A	170 pF	55 nS
	t <sub>r</sub>	t <sub>d on</sub>	t <sub>f</sub>	t <sub>d off</sub>	t <sub>rr</sub>
	55 nS	18 nS	39 nS	45 nS	480 nS

Çizelge 6.2 Devrede kullanılan güç Schottky diyotunun katalog değerleri

Diyot	V	I@100C° tc	V <sub>fw</sub> @150C° tj	C <sub>J</sub>	trr
STPS200170TV1 ST Güç Schottky Diyotu	170 V	2x100 A	0.7 V	45 pF	-

### 6.1 Güç Anahtarına Bağlı Yumuşak Anahtarlama Eşitliklerinin Hesaplanması

Bu bölümde, bölüm 5.3 ve 5.4'te anlatılan ve yumuşak anahtarlama yönelik çıkartılan kısmi rezonans eşitlikleri, seçilen anahtarın katalog verileri üzerinden hesaplanarak tasarımın temel yapısını oluşturacaktır.

Seçilen IRFP460A MOSFET'inin 311 V DC gerilim altındaki eşdeğer kapasitesi ve yüksek frekans transformatörünün kaçak kapasitesi (6.1) ve (6.2) eşitliklerinde gösterilmiştir.

$$C_{OSS} = 170 \text{ pF} \quad (6.1)$$

$$C_{TR} = 33.4 \text{ pF} \quad (6.2)$$

Yumuşak anahtarlamaı sağlamak için kısmi rezonans ile deşarj edilmesi gereken C<sub>R</sub> eşdeğer kapasitesi ise (6.3) eşitliği ile bulunur,



$$C_R = \frac{8}{3}C_{oss} + C_{TR}$$

$$C_R = \frac{8}{3} \times 170 \times 10^{-12} + 100 \times 10^{-12} \quad (6.3)$$

$$C_R = 554 \text{ pF}$$

Transformatör sarım sayısı oranı, çalışma frekansı ve çalışma periyodu eşitlik (6.4), (6.5) ve (6.6) ile belirlenmiştir,

$$N = 9/1 = 9 \quad (6.4)$$

$$f_o = 50 \text{ kHz} \quad (6.5)$$

$$T_o = 1/50000 = 20 \text{ } \mu\text{S} \quad (6.6)$$

Aynı kol üzerinde bulunan anahtarlarda karar verilen ölü zamanlar ise;

$$\text{Ölü Zaman} = 1 \text{ } \mu\text{S} \quad (6.7)$$

olacak şekilde kabul edilmiştir. Ölü zaman değerlerinin hesaplanması, ancak optimum rezonans endüktans değerinin belirlenmesiyle tam olarak hesaplanabilecektir. Ölü zamanların bağıl iletim süresinden çıkarılmasıyla maksimum bağıl iletim yüzdesi (6.8) eşitliğindeki gibi olur,

$$D_{Max} = \frac{(10-1) \times 10^{-6}}{20 \times 10^{-6}} = 0.45 \quad (6.8)$$

Rezonans endüktansının neden olduğu kayıp bağıl iletim yüzdesi  $\Delta D$  eşitlik (6.9) ile belirlenmiştir.

$$V_o = \frac{2 \times V_{inMAX}}{N} \times (D_{Max} - \Delta D)$$

$$24 = \frac{2 \times 311}{9} (0.45 - \Delta D) \quad (6.9)$$

$$\Delta D = 0.1$$

Bağıl iletim kaybı üzerinden  $L_R$  rezonans endüktansının belirlenmesinde (5.25) eşitliğinde transformatör dönüştürme oranı  $N$  yerine primer ve sekonder gerilimleri cinsinden (6.10) eşitliği yazıldığında  $L_R$  rezonans endüktansın maksimum değeri elde edilir.

$$\Delta D = \frac{2 \times L_R \times I_O \times F_{Sw}}{V_{in} \times \frac{2 \times V_{in}}{V_o} (D_{Max} - \Delta D)}$$

$$L_R = \frac{\Delta D \times (D_{Max} - \Delta D) \times V_{in}^2}{P_o \times F_{Sw}} \quad (6.10)$$

$$L_R = \frac{0.1 \times (0.45 - 0.1) \times 311^2}{1000 \times 50000}$$

$$L_R = 67.7 \mu H$$

Sağ kol anahtarlarında ZVT'nin gerçekleşmesinde etkili olan  $I_{Pkr}$  kritik akım değeri eşitlik (6.11) ile bulunur.

$$\frac{1}{2} \times L_R \times I_{pkr}^2 \geq \left( \frac{4}{3} \times C_{oss} \times V_{in}^2 \right) + \left( \frac{1}{2} \times C_{TR} \times V_{in}^2 \right)$$

$$I_{Pkr} = \sqrt{\left( \frac{8}{3L_R} \times C_{oss} \times V_{in}^2 \right) + \left( \frac{C_{TR} \times V_{in}^2}{L_R} \right)} \quad (6.11)$$

$$I_{Pkr} = \sqrt{\left( \frac{8}{3 \times 67.7 \times 10^{-6}} \times 170 \times 10^{-12} \times 311^2 \right) + \left( \frac{100 \times 10^{-12} \times 311^2}{67.7 \times 10^{-6}} \right)} = 0.89 \text{ A}$$

Sağ kol en uzun rezonans süresi eşitlik (6.12) ile bulunur.

$$T_{Rmax} = \frac{C_R V_{inmax}}{I_{pkr}} = \frac{554 \times 10^{-12} \times 311}{0,89} = 194 \text{ nS} \quad (6.12)$$

Sol kol en uzun rezonans süresi ise (6.13) eşitliği ile bulunur.

$$T_{Lmax} = \frac{\pi}{2} \sqrt{L_R C_R} = \frac{\pi}{2} \sqrt{67.7 \times 10^{-6} \times 583 \times 10^{-12}} = 312 \text{ nS} \quad (6.13)$$

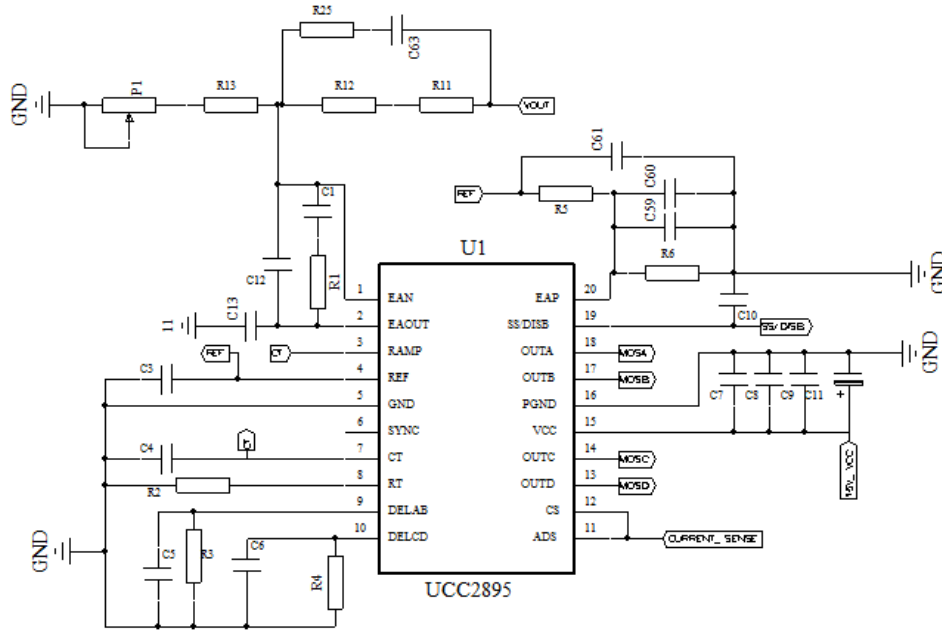
Ölü zamanlar sağ kol için 194 nS ve sol kol için 312 nS ayarlanmalıdır.

## 6.2 Elektronik Tasarım

Bu alt başlıkta faz kaydırmalı tam köprü DC-DC dönüştürücü için özelleşmiş UCC2895 PWM entegresi ile çevre birimleri için elektronik devre tasarımı, anahtar sinyalleri uyumlaştırma elektronik tasarımı, anahtar sürme devresi elektronik tasarımı ve hata koruma lojik devre tasarımı ele alınmıştır. Ayrıca tasarımı yapılan elektronik devrenin baskı devre şeması da gösterilmiştir.

## 6.2.1 UCC2895 Entegresi Çevresel Birimleri Tasarımı

Bölüm 3.2.1’de de değinildiği üzere UCC2895 entegresi faz kaydırmalı PWM DC-DC dönüştürücülerin kontrolü için kullanılan uygulamaya özel bir entegredir. Entegrenin, tasarımı yapılacak devreyi kontrol edebilmesi için pinlerinin çevresel kapasite ve dirençlerle ayarlanması gerekir.



Şekil 6.1 UCC2895 faz kaydırmalı PWM entegresi ve çevresel birimleri

Anahtarlama frekansı, RT ve CT pinlerine bağlanan direnç ve kapasite ile ayarlanır. İstenen anahtarlama frekansı 100 kHz’dir. UCC2895 kataloğundan eşitlik (6.14)’te ifade edilen formül kullanılarak osilatör periyodu hesaplanır ve frekans değerine çevrilerek anahtarlama frekansı bulunmuş olur.

$$t_{osc} = \frac{5 \times R_T \times C_T}{48} + 120 \text{ nS}$$

$$R_2 = 110 \text{ k}\Omega \quad C_4 = 820 \text{ pF}$$

$$t_{osc} = \frac{5 \times 120000 \times 820 \times 10^{-12}}{48} + (120 \times 10^{-9}) = 10.41 \text{ }\mu\text{S} \quad (6.14)$$

$$\frac{1}{t_{osc}} = f_s$$

$$f_s \cong 100 \text{ kHz}$$

ADS pini CS pini ile kısa devre edilerek adaptif ölü zaman ayarlama devre dışı bırakılır. Böylece yüke göre değişken ölü zaman ayarlama gerçekleşmez. Ölü zaman sürelerini ayarlamak için UCC2895 kataloğundan alınan (6.15) ve (6.16) eşitlikleriyle anahtarlar arasındaki ölü zamanlar, rezonans eşitlerindeki gibi belirlenir.

$$V_{DEL} = [0.75 \times (V_{CS} - V_{ADS})] + 0.5 \text{ V} \quad (6.15)$$

$$V_{DEL} = 0.5 \text{ V}$$

$$t_D = \frac{(25 \times 10^{-12}) \times R_{DEL}}{V_{DEL}} + 25 \text{ nS}$$

$$R_{DelAB} = R_3 = 3.9 \text{ k}\Omega \quad (6.16)$$

$$R_{DelCD} = R_4 = 10 \text{ k}\Omega$$

R3 ve R4 dirençlerine paralel 10 pF değerinde C5 ve C6 kapasiteleri takılarak gürültü duyarlılıkları düşürülmüştür.

Yumuşak başlangıç süresi, RT pinine bağlanan R2 direnci ve SS/DISB pinine bağlanan C10 kapasitesi ile belirlenir. R2 direnci ile kalibre edilen IRT akım kaynağı, C10 kapasitesini 5 V'a doldurarak yumuşak başlangıç süresini tamamlar. IRT akım kaynağı eşitlik (6.17) ile bulunur. C10 kapasitesi 2.2  $\mu\text{F}$  seçilerek yumuşak başlangıç süresi (6.18) eşitliği ile ayarlanır.

$$I_{RT} = \frac{3 \text{ V}}{R_T} \quad (6.17)$$

$$I_{RT} = \frac{3 \text{ V}}{100000} = 30 \text{ }\mu\text{A}$$

$$I_{RT} = C_{10} \frac{\Delta V_{SS/DISB}}{\Delta t_{SS}}$$

$$30 \times 10^{-6} = 2.2 \times 10^{-6} \frac{5}{\Delta t_{SS}} \quad (6.18)$$

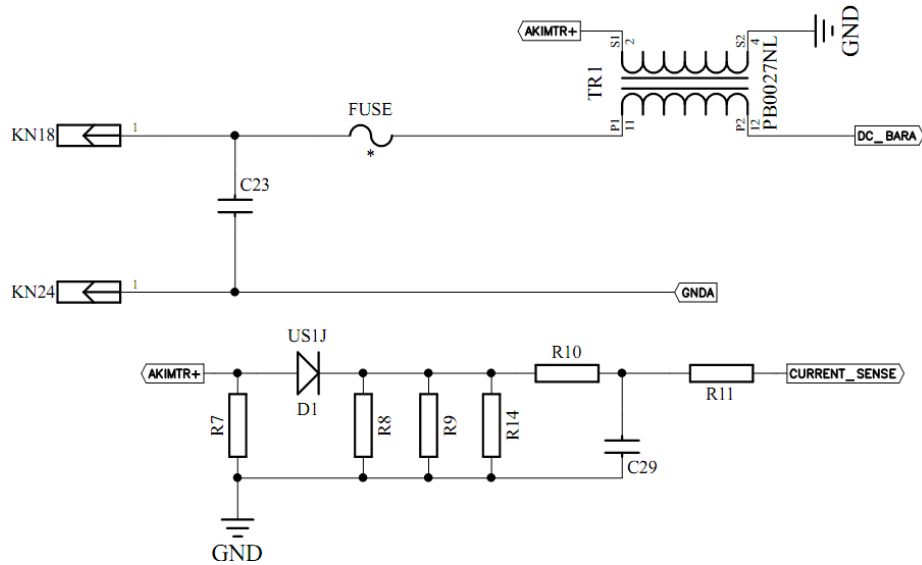
$$t_{SS} = 366 \text{ mS}$$

C<sub>3</sub> referans kapasitesi 1  $\mu\text{F}$  seçilir. UCC2895 entegresi VCC besleme pinine bağlı kapasitelerin toplamı ise REF pinine bağlı kapasitesin 10 katından büyük olmalıdır. C7 kapasitesi 1 nF, C8 kapasitesi 100 nF, C9 kapasitesi 2.2  $\mu\text{F}$  seramik kapasite, C11

kapasitesi ise 22  $\mu\text{F}$  elektrolitik kapasite seçilerek entegre beslemesi yüksek frekans gürültülere, hızlı lojik geçişlere ve besleme geriliminin ani salınımlarına karşı kararlı hale getirilir.

### 6.2.1.1 Akım Algılama ve CS Akım Algılama Pini Kalibrasyonu

Bölüm 5’te anlatıldığı üzere akım algılama pini CS, giriş akımını okuyan akım transformatöründen alınan bilgi ile tepe akım kontrolü yapmakta ve hata durumunda yumuşak kapatma ile devrenin çalışmasını durdurmaktadır. Akım transformatörü olarak 1 e 200 sarım sayılı PB0027NL transformatörü seçilerek uygulamaya dahil edilmiştir. Primer tepe akımı, ani yük geçişleri gibi süresiz anlarda tepe olarak daha yüksek seviyelere çıkacağından, CS pininin bu anlarda 2 V seviyesine yaklaşması istenmemektedir. Primer tepe akımının maksimumu, süresiz çalışma anlarından ötürü 10 A olarak kabul edilerek CS pini ve akım transformatörü arasındaki okuyucu direnç (6.19) eşitliği ile belirlenir.



Şekil 6.2 Akım transformatörü ve akım okuma çevresel birimleri

$$V_p = 2 \text{ V}$$

$$R_8 + R_9 + R_{14} = \frac{V_p - 0.2\text{V}}{N_{CTR} \times I_{PrimerTepe}} = \frac{2 - 0.2}{\frac{1}{200} \times 10} \quad (6.19)$$

$$R_8 // R_9 // R_{14} \cong 36\Omega$$

$$R_8 = R_9 = R_{14} = 100\Omega$$

D1 hızlı diyotu olarak US1J 600 V 1 A ultra hızlı diyot seçilerek akım transformatöründe kutuplanan gerilimin tek yönlü olması sağlanmıştır. Transformatör mıknatıslama endüktansının deşarjı için R7 direnci 3.3 k $\Omega$  seçilir. R10 direnci ve C29 kapasitesi yaklaşık 500 kHz alçak geçiren filtre oluşturacak şekilde ayarlanarak, akım bilgisi gürültülerden filtrelenir [21].

$$R_{10} = 1 \text{ k}\Omega \quad C_{29} = 330 \text{ pF}$$

$$f_{\text{filtre}} = \frac{1}{2\pi \times R_{10} \times C_{29}} = 482 \text{ kHz} \quad (6.20)$$

### 6.2.1.2 Geri Besleme ve Hata Amplifikatörü Çevresel Birimlerinin Ayarlanması

Gerilim kontrolü yapılan uygulamada, hata amplifikatörü çevresel birimlerinin ayarlanabilmesi için öncelikle gerilim bölücü ile çıkış geriliminden örnek alınmalıdır. Alınan örnekleme gerilimi, hata amplifikatörü negatif pini olan EAN pinine, referans gerilim ise hata amplifikatörü pozitif pini olan EAP pinine girilir. Referans pininden alınan 5 V, gerilim bölücü dirençlerle 2.5 V'a sabitlenerek EAP pinine uygulanır. R<sub>5</sub> ve R<sub>6</sub> dirençleri 1.2 k $\Omega$  %1 toleranslı olarak seçilmiştir.

Kontrolör tipinin belirlenmesi için öncelikle güç katı çıkış filtresi kesim frekansı  $F_{LC}$ , crossover frekansı  $F_{CO}$ , çıkış kondansatörü RC kesim frekansı  $F_{ESR}$  ve anahtarlama frekansının yarısı  $F_{sw}/2$ 'nin değerlerinin bilinmesi gerekmektedir [27].

$$f_{LC} = \frac{1}{2\pi\sqrt{L_o C_o}} = \frac{1}{2\pi\sqrt{47 \times 10^{-6} \times 10 \times 10^{-3}}} = 232.15 \text{ Hz} \quad (6.21)$$

$$f_{CO} = \frac{f_{sw}}{100} = \frac{100000}{100} = 1 \text{ kHz} \quad (6.22)$$

$$f_{ESR} = \frac{1}{2\pi \times C_o \times ESR} = \frac{1}{2\pi \times 10 \times 10^{-3} \times 10 \times 10^{-3}} = 1591 \text{ Hz} \quad (6.23)$$

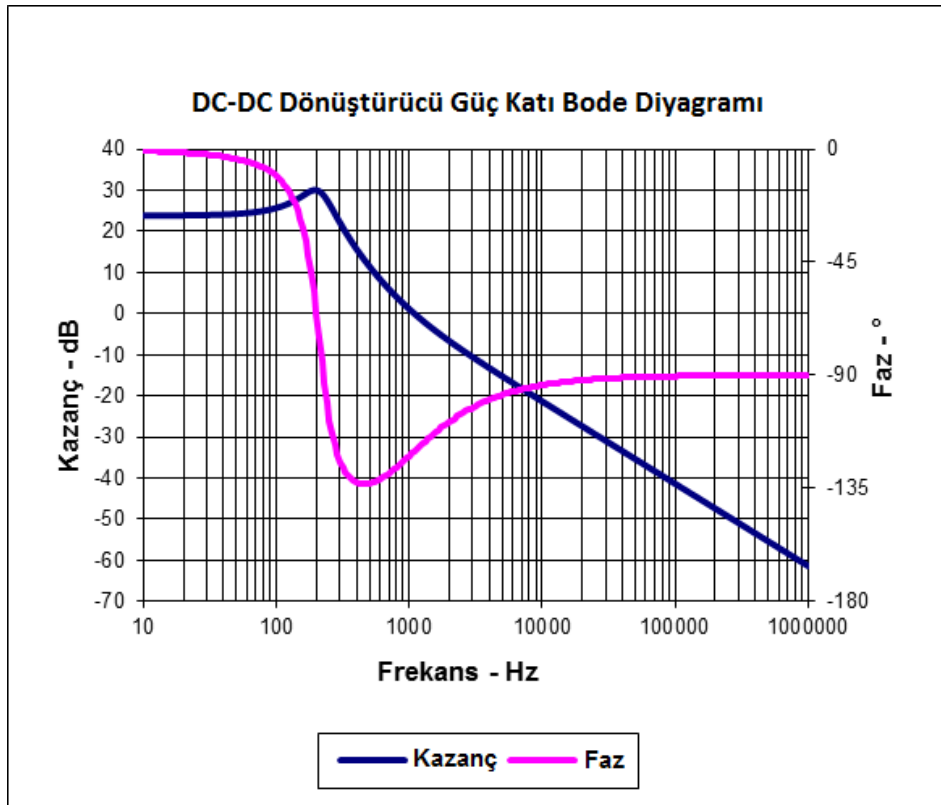
$$f_{sw/2} = \frac{f_{sw}}{2} = \frac{100000}{2} = 50 \text{ kHz} \quad (6.24)$$

Bu durumda  $f_{LC} < f_{CO} < f_{ESR} < f_{sw/2}$  olur ve TYPIII-B kompanzatör, yani PID kontrolör yapısı kullanılır [27].

UCC2895 Texas Instruments TYPIII kompanzatör programı [28] kullanılarak geri besleme ile hata amplifikatörü birimlerinin direnç ve kapasite değerleri bulunur. R11

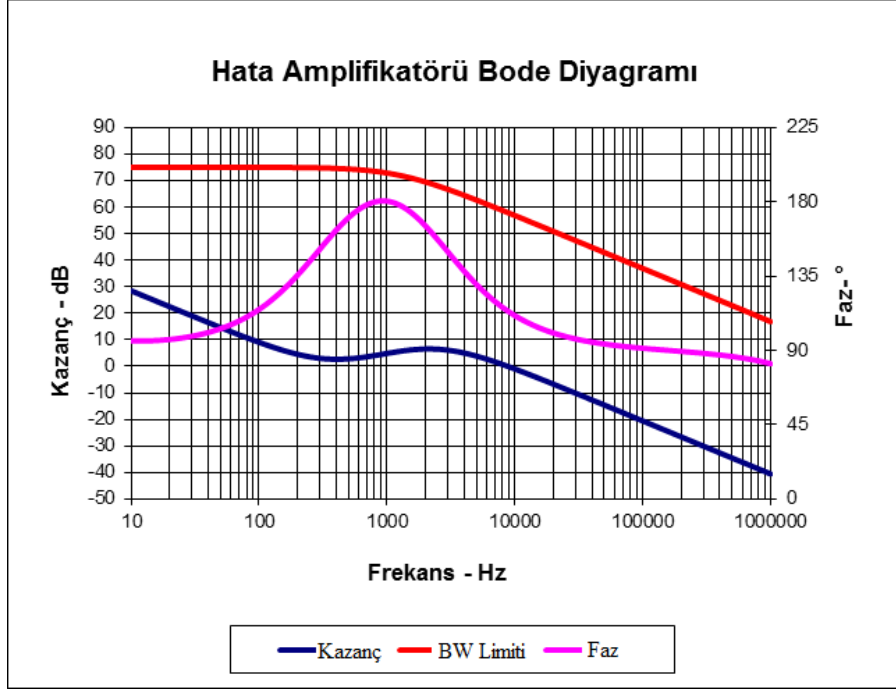
direnci 33 k $\Omega$ , R12 direnci 16 k $\Omega$ , R25 direnci 9.1 k $\Omega$ , R13 direnci 1.4 k $\Omega$ , R1 direnci 33 k $\Omega$ , C63 kapasitesi 8.2 nF, C1 kapasitesi 10 nF, C12 kapasitesi 2.2 nF ve C13 kapasitesi 100 nF olarak bulunur. Geri besleme biriminin bode diyagramları program tarafından çıkartılır [28].

DC-DC dönüştürücünün güç katı bode diyagramı Şekil (6.3)'te görüldüğü üzere  $-180^\circ$  faz derecesine ulaşmamakta ve devre çalışmasının kararsızlığa düşmemesi için  $60^\circ$  derece faz boşluğu bırakılmaktadır. Bode  $0^\circ$  derecede kazanç 25 dB ve frekans 235 Hz civarı olmakla beraber bu frekans çıkış LC filtresinin sol yarı düzlemde oluşturduğu çift kutupların kesim frekansıdır [28].

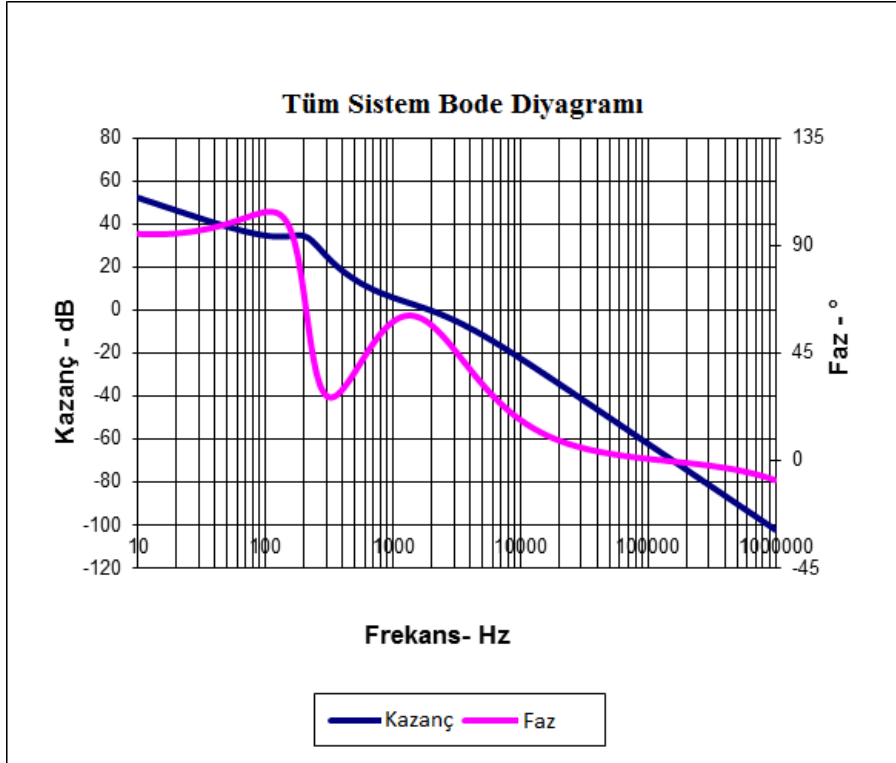


Şekil 6.3 – Dönüştürücü bode diyagramı

Hata amplifikatörü bode diyagramı Şekil 6.4'te gözükmektedir. Çıkış filtresinin oluşturduğu çift kutup kesim frekansı 232 Hz civarlarına 2 adet sıfır konulmuştur. Ayrıca crossover frekansına yakın 2 kHz civarlarına 2 adet kutup koyulmuştur. 1 kHz'de  $180^\circ$  derece faz kuvvetlendirilmesi görülmektedir [28].



Şekil 6.4 Hata amplifikatörü bode diyagramı



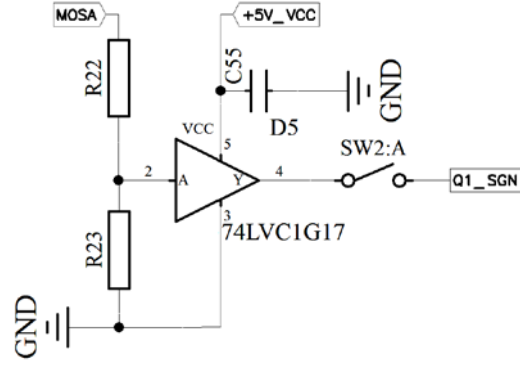
Şekil 6.5 Tüm sistem bode diyagramı

### 6.2.2 Anahtar Sürücü Elektronik Tasarımı

UCC2895 entegresi PWM çıkış pinleri anlık maksimum 100 mA değerinde akım verebildiğinden anahtarların yavaş sürülmesine neden olmaktadır. Bu sebeple 2.5 A

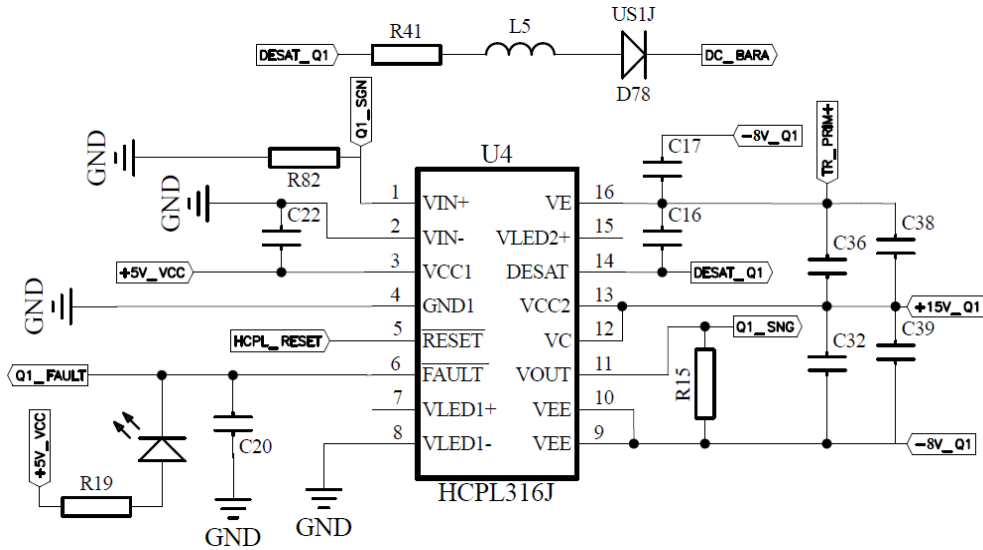


tepe akımlı ve hata koruma özellikli HCPL316J izoleli IGBT/MOSFET sürücü entegresi uygulamada tercih edilmiştir. HCPL316J sürücü entegresi PWM sinyal girişi 5 V CMOS/TTL lojik özelliklidir. Bu sebeple UCC2895 entegresinden çıkan PWM sinyalleri direnç bölücü ile gerilimi ayarlanır ve SN74LVC1G17 buffer biriminden geçirilerek HCPL316J  $V_{IN+}$  pinine uygulanır.



Şekil 6.6 SN74LVC1G17 Buffer entegresi ve sinyallerin uyumlaştırılması

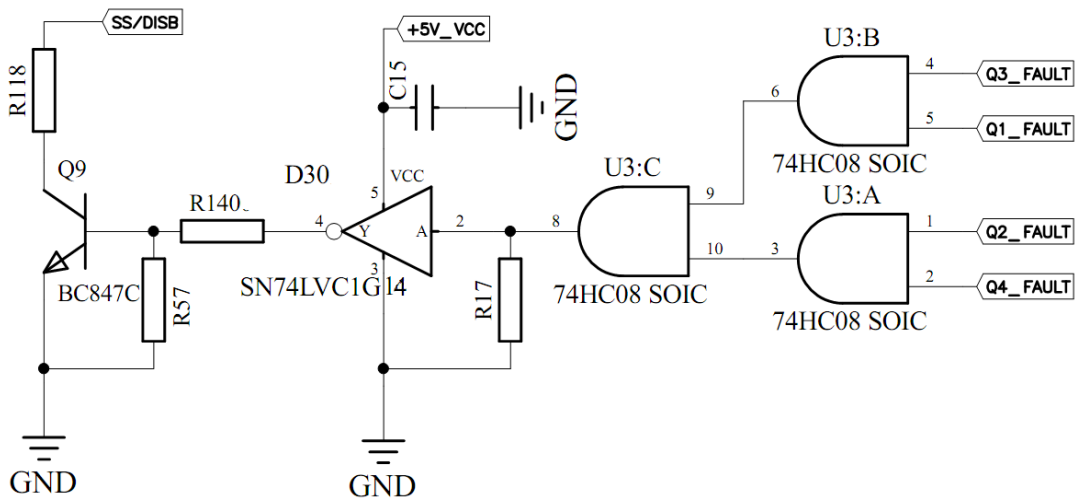
HCPL316J  $V_{IN+}$  girişine uygulanan PWM sinyali, opto izolatörlü yapı yardımıyla güç MOSFET'lerini yüksek kazanç ve izoleli biçimde sürer. HCPL316J pozitif beslemesi +15 V, negatif beslemesi ise -8 V ayarlanır. Güç anahtarının gate'i iletim esnasında 13.5 V ile sürülür. Kesimde ise -8V'da tutularak emniyetli biçimde kesimde kalması sağlanır. Entegrenin DESAT özelliği ile, güç transistörünün iletim durumunda lineer bölgede çalışması halinde üzerinde tuttuğu gerilim ve kısa devre anlarında yükselen  $V_{CEsat}$  veya  $V_{DS}$  gerilimleri tespit edilerek hata sinyali üretilir. Bu sayede anahtar sinyalleri kesilir.



Şekil 6.7 HCPL316J Mosfet/IGBT sürücü ve çevresel arabirimleri

Hata durumunda 6 numaralı FAULT pini 5 V lojik yüksek konumundan 0 V lojik düşük konumuna düşer. Dört adet anahtar sürücüsünün hata pinleri 74HC08 lojik Ve kapısına bağlıdır. HCPL316J'lerden birinin FAULT pini 0 V lojik düşük konumuna geçerek hata konumuna geçmesi durumunda 74HC08 çıkışı 0 V lojik düşük konumuna iner.

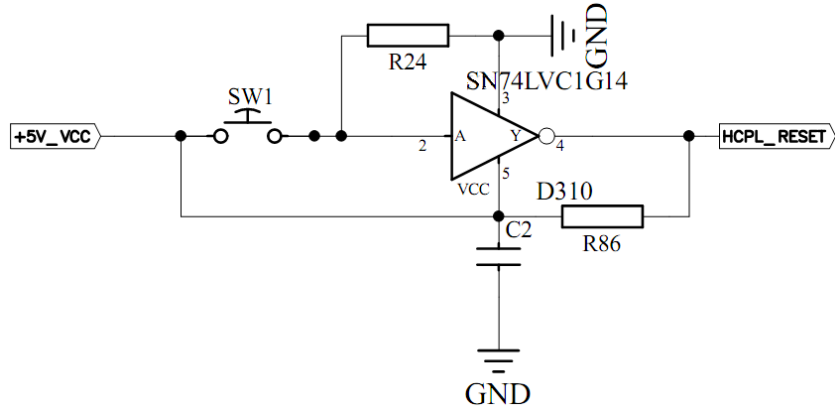
74HC08 Ve kapısının bağlı olduğu SN74LVC1G14 tersleyici buffer entegresi, lojik sinyali tersleyerek çıkışındaki NPN transistörü iletime sokar. İletime giren BC847-C NPN transistör SS/DISB pinine bağlı yumuşak başlatma kapasitesini boşaltarak, pin geriliminin 0.5 V altına inmesini sağlar ve kapama moduna girilerek devre çalışmasını durdurur.



Şekil 6.8 Hata algılama ve çalışmayı durdurma arabirimi

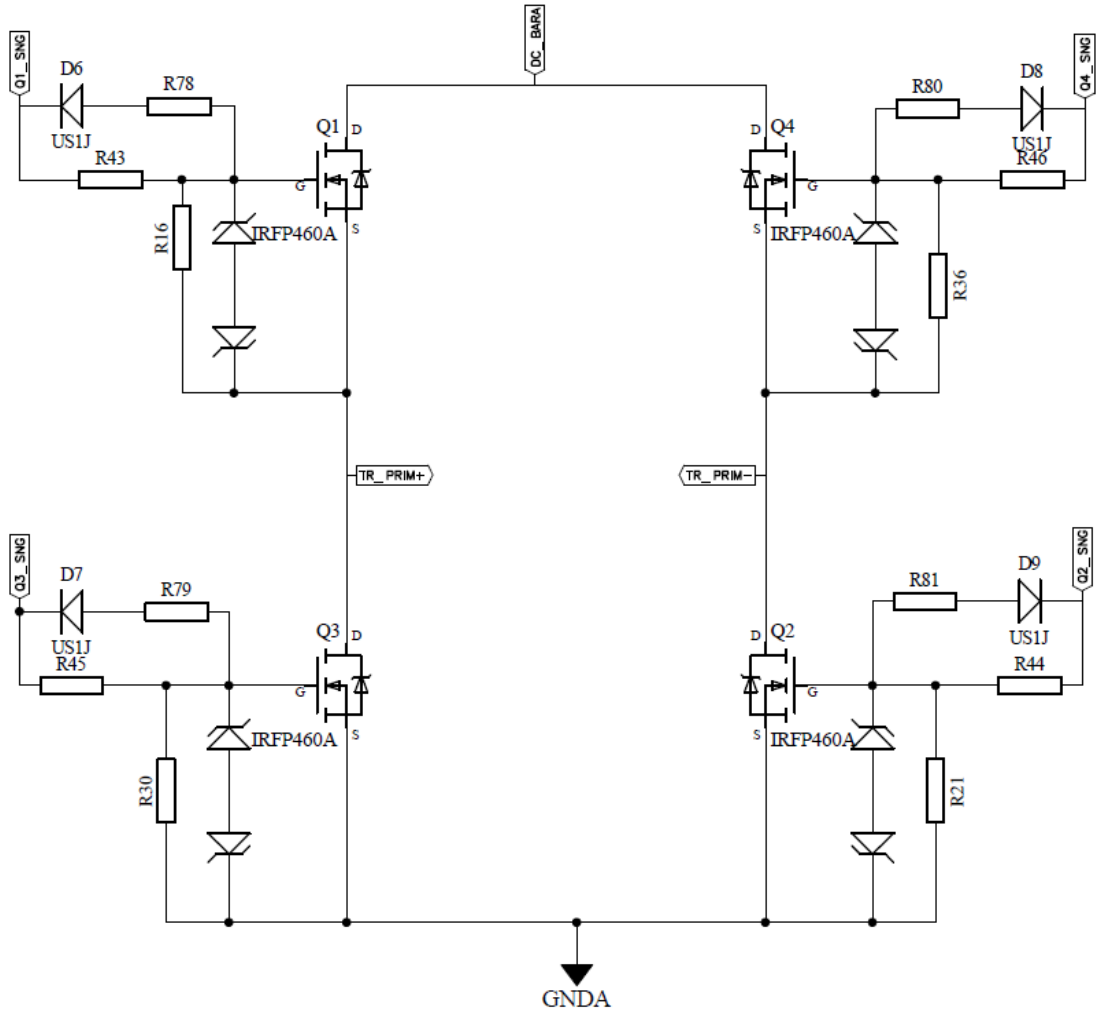
Hata durumunun algılanması ve önlenmesinin ardından devrenin tekrar çalışmaya başlaması için HCPL316J sürme entegresinin 5 numaralı RESET pini lojik olarak 7  $\mu$ S boyunca 0 V düşük seviyeye çekilmelidir.

Bu işlem için buton anahtar ve SN74LVC1G14 tersleyici buffer entegresi kullanılmıştır. HCPL316J entegresi RESET pini 0 V düşük seviyeye çekildiğinde HCPL316J FAULT pini 5V lojik yüksek seviyeye erişerek, BC847-C NPN transistörü kesime girer ve UCC2895 SS/DISB pini C10 kapasitesini  $I_{RT}$  akımı ile şarj ederek devreyi tekrardan yumuşak başlangıç ile başlatır.



Şekil 6.9 HCPL316J Sıfırlama düzeneği

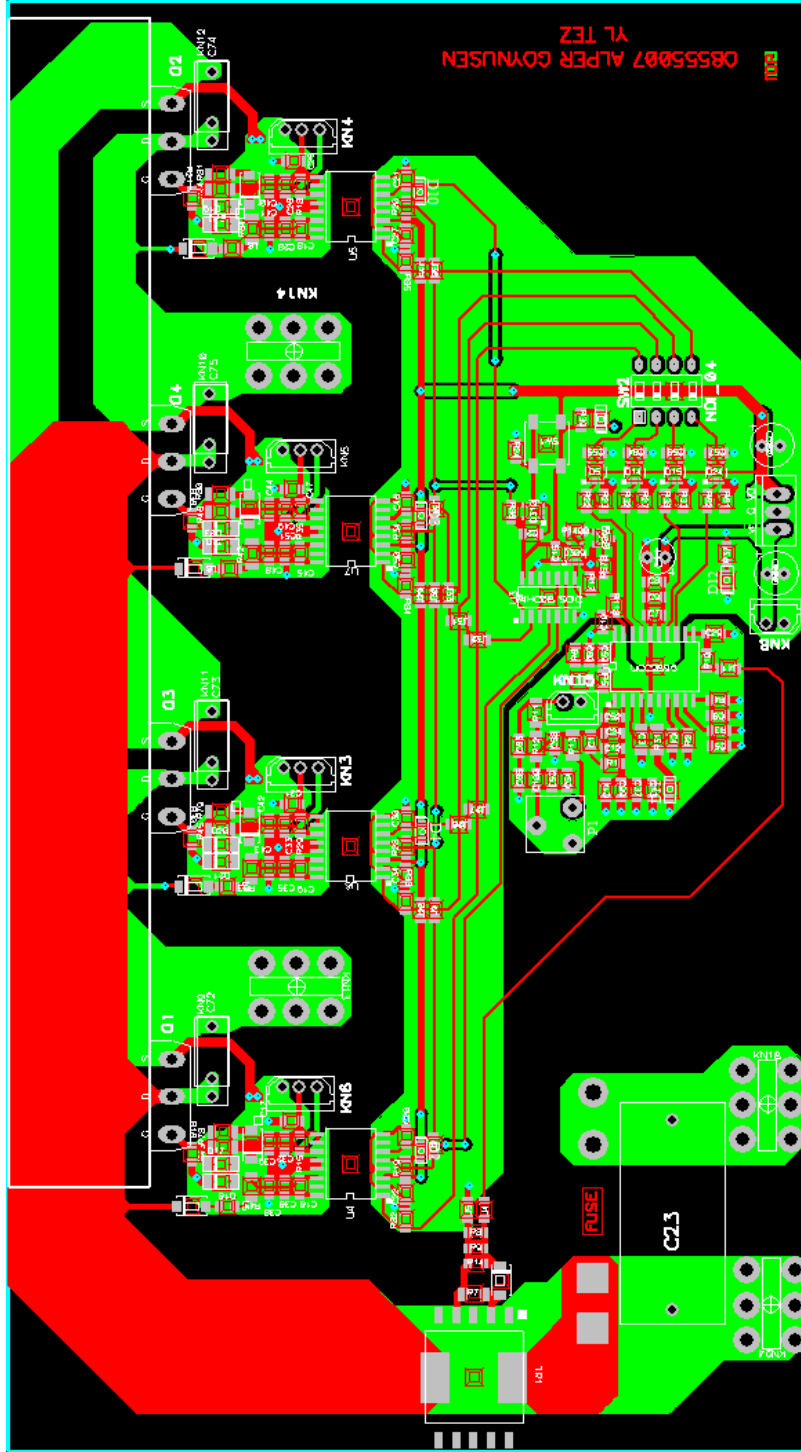
Güç anahtarı olarak seçilen IRFP460A anahtarı  $47\Omega$  ile iletme sokulur, US1J hızlı diyot üzerinden  $2,2\Omega$  ile kesime götürülür. Sıfır gerilimde anahtarlama yapıldığından MOSFET'in yavaş iletme girmesi, anahtarlama kaybına yol açmaz



Şekil 6.10 Güç MOSFET'lerini içeren tam köprü topolojisi

### 6.2.3 Baskı Devre Çizimi

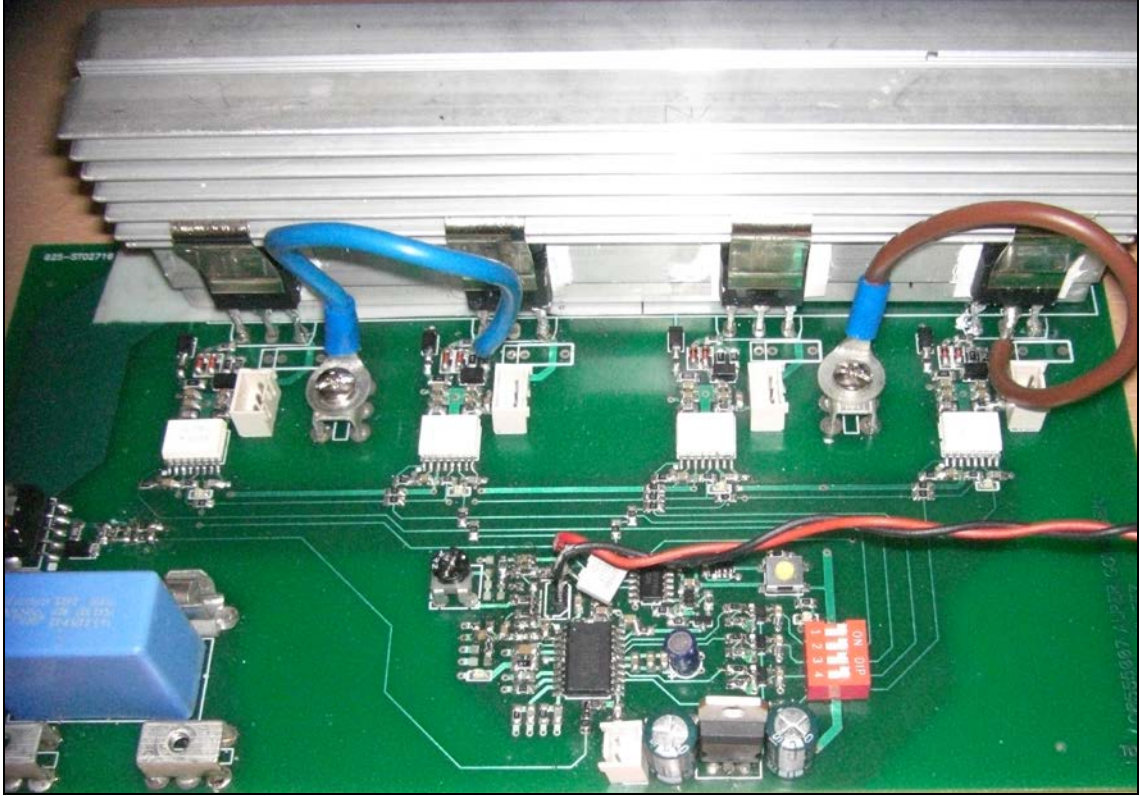
Uygulama devresinin baskı devre (PCB) çizimi P-CAD 2006 adlı programda çift yüzlü olarak yapılmıştır. Şekil 6.9’da uygulama devresinin PCB çizimi gözükmektedir. Kırmızı yüzeyler baskı devrenin üst, yeşil yüzeyler ise alt yüzünü göstermektedir. Çizim esnasında üst yüzeyler güç ve sinyal yolları olarak ayarlanmış, alt yüzeyler ise toprak yüzeyleri olarak seçilmiştir.



Şekil 6.11 Faz kaydırmalı tam köprü dönüştürücü baskı devre çizimi

Baskı devre çiziminde UCC2895 entegresine ait PGND ve GND toprak yüzeyleri ayrılmış ve ince bir yolla entegrenin altında tek bir noktadan birleştirilmiştir. Böylece entegre içindeki kontrolör ve karşılaştırıcılar ile bu birimlere bağlı dış çevresel komponentlerin, diğer sinyallerin geri dönüş elektrik alan yayınımlarından ve transformatör gibi elektromanyetik alan girişimi bulunan gürültü kaynaklarından etkilenme hassasiyeti azaltılır [34].

Anahtar sürücü yapısında ise gate sürme sinyallerinin geri dönüş yolu, ana akım dönüş yolundan ayrılarak MOSFET source bacağına yıldız bağlantı yapılır. Böylece ana akım yolunda oluşan parazitik gürültülerin gate sürme sinyalleri üzerindeki bozucu etkileri giderilir [39].



Şekil 6.12 Uygulama baskı devresi

### 6.3 Bobin Tasarımı ve Kayıp Analizi

Anahtarlamalı güç kaynaklarında tasarımların düzgün çalışabilmesi için manyetik elemanların dikkatli ve uygun bir şekilde tasarlanması gereklidir.

DC-DC tam köprü dönüştürücü uygulamalarında, çıkış filtre endüktansındaki akım dalgalılığının eğimi, yüksek frekans transformatörünün primer sargısına yansiyarak,

anahtarların iletim ve serbest dolaşım akımlarının eğimini oluşturur. Seçilen yarı iletken anahtarlar ortalama veya RMS akım değerlerine göre seçilse de, endüktans akımının eğiminden kaynaklanan primer akım tepe değerinin, anahtar akım değerinin üstüne çıkması, uygulamalarda istenen bir durum değildir. Ayrıca anahtarlama esnasında akım dalgalılığının fazla oluşu bara kapasitelerinin ısınıp ömürlerinin azalmasına, EMI girişimlerinin artmasına, baskı devrede akım geçen yolların ısınmasına ve bu yolların direnç özelliği göstermesine neden olur. Bu yüzden anahtarlama güç kaynağı tasarımlarında bazı özel uygulamalar hariç kesintisiz akım modu (CCM) tercih edilmektedir.

Uygulamalarda endüktansın optimum tasarımı, nüve (demir) ve bakır kayıplarını azaltmaktadır. Soft manyetik nüve kullanılan uygulamalarda ise genellikle kesintisiz akım modu tercih edilerek akım dalgalılığının en aza indirilmesi, nüve kayıplarını azaltarak tasarımın verimli hale gelmesini sağlamaktadır.

Faz kaydırmalı DC-DC tam köprü dönüştürücüde kullanılacak çıkış filtre endüktansının tasarımında çıkış akımının ortalama değeri, istenen dalgalılık oranı, transformatör tarafından bobine uygulanan gerilim ve çıkış gerilimi bilgileri gereklidir.

Çıkış akımı,

$$P_o = V_o \times I_o \quad (6.25)$$

eşitliğinden yararlanılarak,

$$\frac{P_o}{V_o} = I_o \quad (6.26)$$

$$I_o = \frac{1000}{24} = 41.66 \text{ A}$$

bulunur.

Tam yük durumunda bobinin doyuma gitmesini engelleyerek nüve kayıplarını minimize etmek amacı ile bobin akımının % 2 dalgalılıkta çalışmasına karar verilmiştir. Böylece bobin akımının minimum ile maksimum değerleri arasındaki fark ortalama çıkış akımının % 4'üdür.

$$\Delta I_{L_o} = 41.66 \times 0.04 = 1.666 \text{ A} \quad (6.27)$$

Bobinin enerji depolamasını sağlayan gerilim değeri ise transformatör gerilimi ile çıkış geriliminin farkı kadardır.

$$V_{Lo} = \frac{V_{in}}{N} - V_o \quad (6.28)$$

$$V_{Lo} = \frac{311}{9} - 24 = 10.56 \text{ V}$$

İstenen çalışma şeklini sağlayacak bobin değeri ise (6.29) eşitliği vasıtasıyla bulunur.

$$V_{Lo} = L_o \times \frac{\Delta i}{\Delta t}$$

$$10.66 = \frac{L_o \times 1.666}{0.7 \times 10 \times 10^{-6}} \quad (6.29)$$

$$L_o = 44.78 \text{ } \mu\text{H}$$

Uygulama için seçilen nüve, Magnetics firmasının 58110 kodlu HighFlux 60  $\mu$  geçirgenlikli nüvesidir.

Bobin akımının ortalama değeri üzerinden manyetik alan şiddeti (6.30) eşitliğinde hesaplanır.

$$H = \frac{N \times I_{O_{AVG}}}{l_e} \times \frac{4 \times \pi}{1000} \quad (6.30)$$

$$H = \frac{27 \times 41.66}{14.3 \times 10^{-2}} \times \frac{4 \times \pi}{1000} = 98.13 \text{ oersted}$$

HighFlux 60  $\mu$  malzemeli nüvenin B-H eğri formülünden akı değeri bulunur [29].

$$B = \left[ \frac{(-5.360 \times 10^{-1}) + (3.058 \times 10^{-1} \times H) + (2.43 \times 10^{-2} \times H^2)}{1 + (5.521 \times 10^{-1} \times H) + (6.434 \times 10^{-3} \times H^2)} \right]^2$$

$$B = \left[ \frac{(-5.360 \times 10^{-1}) + (3.058 \times 10^{-1} \times 98.13) + (2.43 \times 10^{-2} \times 98.13^2)}{1 + (5.521 \times 10^{-1} \times 98.13) + (6.434 \times 10^{-3} \times 98.13^2)} \right]^2 \quad (6.31)$$

$$B = 5.086 \text{ kGauss}$$

Tam yük altında bobinin manyetik geçirgenliği ise (6.32) eşitliğiyle bulunur,

$$\mu_r = \frac{B}{H} = \frac{5086}{98.13} = 51.46 \quad (6.32)$$

havanın manyetik geçirgenliği ise eşitlik (6.33)'deki gibidir,

$$\mu_o = 4\pi 10^{-7} \quad (6.33)$$

Tam yük altında bobinin endüktans değeri (6.34) eşitliği ile hesaplanır.

$$L_o = \frac{N^2}{R} = \frac{N^2}{\frac{l_e}{\mu_r \times \mu_o \times A_e}} = \frac{27^2}{\frac{14.3 \times 10^{-2}}{51.46 \times 4\pi 10^{-7} \times 144 \times 10^{-6}}} = 47.46 \mu\text{H} \quad (6.34)$$

Yüksüz durumda ise bobinin endüktans değeri (6.35) katalogda belirtilen eşitlik ile bulunur,

$$L_{o_{\text{Boşta}}} = A_L \times n_{L_o}^2 = 75 \frac{\text{nH}}{n_{L_o}^2} \times n_{L_o}^2 \quad (6.35)$$

$$L_{o_{\text{Boşta}}} = 75 \times 10^{-9} \times 27^2 = 54.67 \mu\text{H}$$

Bobin sarımında kayıpların azalması ve bobin sıcaklığının yükselmemesi için mm<sup>2</sup> tel alanına 4 A akım düşecek şekilde tel kesit alanı ayarlanır. Bobin teli rezistif özellik gösterdiğinden hesaplamalarda akımın RMS değeri kullanılmalıdır.

Bobin akımının RMS değeri eşitlik (6.36) ve tel kesit alanı ise eşitlik (6.37)'ten hesaplanır [26].

$$I_{L_o_{\text{rms}}} = I \sqrt{1 + \frac{1}{3} \times \left( \frac{\Delta I_{L_o} / 2}{I} \right)^2} = 41.666 \sqrt{1 + \frac{1}{3} \times \left( \frac{0.83}{41.666} \right)^2} = 41.668 \text{ A} \quad (6.36)$$

$$A_{\text{sarım}} = \frac{41.668 \text{ A}}{4} = 10.42 \text{ mm}^2 \quad (6.37)$$

### 6.3.1 Bobin Tel kaybı

0.35 mm çaplı 110 adet litz teli kullanılarak toplam kesit alanı sağlanmıştır. Kullanılan litz teli 2 metre uzunluğundadır. Tel direnci uzunluğa bağlı olarak eşitlik (6.38) da bulunur ve tel kaybı bobin RMS akımı eşitlik (6.39)'de hesaplanır [26].

$$\rho = 2.3 \times 10^{-6} \Omega/\text{cm} \quad (100\text{C}^\circ)$$

$$R_{\text{sarım}} = \frac{\rho \times l_{\text{sarım}}}{A_{\text{sarım}}} = \frac{2.3 \times 10^{-6} \times 200}{10.42 \times 10^{-2}} = 4.415 \text{ m}\Omega \quad (6.38)$$

$$P_{L_o_{\text{cu}}} = I_{L_o_{\text{RMS}}}^2 \times R_{\text{sarım}} = 41.668^2 \times 4.415 \times 10^{-3} = 7.7 \text{ W} \quad (6.39)$$



### 6.3.2 Bobin Nüve kaybı

Bobin tasarımlarında nüve kayıplarının artması, bobin üzerindeki akım dalgalılığının artması ile doğru orantılıdır. Anahtarlama esnasında akımın yükselmesi ile nüveye manyetik olarak depo edilen enerji, anahtarın kesime girmesiyle yüke aktarılır. Nüvede depolanan manyetik enerjinin şarjı ve deşarjı esnasında nüve rezistif özellik göstererek aktarılan enerjide kayıplara neden olur ve bu kayıplar nüve sıcaklığının artışına sebebiyet verir.

Nüvenin rezistif etkisinden ötürü bobindeki akım dalgalılığının RMS değeri, nüve kayıplarının hesaplanması için temel oluşturur. Akım dalgalılığının RMS değeri eşitlik (6.40) ile bulunur.

$$I_{Lo_{salinim}} = 0.0834 \times 2 = 1.668 \text{ A}$$
$$I_{Lo_{SalinimRMS}} = I_{Salinim} \times \sqrt{\frac{1}{3}} = \frac{1.668}{\sqrt{3}} = 0.963 \text{ A} \quad (6.40)$$

Akım dalgalılığının neden olduğu manyetik alan şiddeti ise eşitlik (6.41) ile hesaplanır,

$$H_{Salinim} = \frac{I_{SalinimRMS} \times N}{I_e} \times \frac{4 \times \pi}{1000} = \frac{0.963 \times 27}{14.3 \times 10^{-2}} \times \frac{4 \times \pi}{1000} = 2.285 \text{ oersted} \quad (6.41)$$

B-H eğrisi formülünden [29] (6.42) ise akım dalgalılığının neden olduğu akı hesaplanır [29],

$$B_{salinim} = \left[ \frac{(-5.360 \times 10^{-1}) + (3.058 \times 10^{-1} \times 2.285) + (2.43 \times 10^{-2} \times 2.285^2)}{1 + (5.521 \times 10^{-1} \times 2.285) + (6.434 \times 10^{-3} \times 2.285^2)} \right]^2 \quad (6.42)$$

$$B_{salinim} = 0.009045 \text{ kGauss}$$

Üretici Magnetics firmasının verdiği akı ve frekansa bağlı kayıp formülünden ise nüve kaybı bulunur.

$$P_{Lo_{fe}} = 4.578 \times B_{Ripple}^{2.56} \times F^{1.23} \frac{\text{mW}}{\text{cm}^3} \times V_{58110} \text{cm}^3 \times 10^{-3}$$
$$P_{Lo_{fe}} = 4.578 \times 0.009045^{2.56} \times 100000^{1.23} \times 20.65 \times 10^{-3} \quad (6.43)$$

$$P_{Lo_{fe}} = 0.783 \text{ W}$$

### 6.3.3 Toplam Bobin Kaybı

Çıkış filtre bobinin toplam kaybı, bakır ve demir kayıplarının toplamına eşittir. Bakır kaybı, sarım tellerinde harcanan; demir kaybı ise nüvede kaybedilen güçtür. Bobinde kaybedilen toplam güç (6.44) eşitliği ile bulunur.

$$P_{L_o} = P_{L_{o_{cu}}} + P_{L_{o_{fe}}} \quad (6.44)$$

$$P_{L_o} = 7.7 + 0.783 = 8.48 \text{ W}$$

Laboratuvarda sarılan bobin istenen endüktans değerini sağlamış ve şekil (6.13)'de gösterilmiştir.



Şekil 6.13  $L_o$  çıkış bobini

### 6.4 Yüksek Frekans Güç Transformatörü Tasarımı ve Kayıp Analizi

Faz kaydırmalı DC-DC tam köprü dönüştürücünün en önemli pasif elemanlarından biri yüksek frekans transformatörüdür. Yüksek frekans transformatörü ile giriş ve çıkış arasında izolasyon sağladığı gibi, çıkış geriliminin ayarlanmasında transformatörün primer ve sekonder sarım sayılarının oranından yararlanır. Yüksek frekans transformatörünün tasarımında Çizelge 6,3'de belirtilen çalışma şartlarına göre tasarım yapılmıştır [32].

Yüksek Frekans transformatörünün tasarımı için öncelikle elektriksel parametresi ( $K_e$ ) ve geometri parametresi ( $K_g$ ) hesaplarının yapılması gerekir. Transformatör elektriksel parametre hesabı eşitlik (6.45)'de gösterilmiş ve değeri hesaplanmıştır [32].

Çizelge 6.3 Yüksek frekans transformatörü tasarım kriterleri

Uygulanan Gerilim	$V_i$	311 V
Çıkış gerilimi	$V_s$	34.4 V
Çıkış Akımı	$I_{oAVG}$	41.666 A
Çalışma Frekansı	$f_o$	50 kHz
Transformatör verimlilik	$\eta_{trf}$	% 99
regülasyon	$\alpha$	0.15
akı yoğunluğu	$B_{Max}$	0.3 Tesla
pencere faktörü	$K_u$	0.3
Bağlı iletim	$D_{max}$	0.5
Dalga formu katsayısı	$K_f$	4.44
Seçilen Ferit Nüve		PQ50/50

$$K_e = 0.145 \times K_f^2 \times f^2 \times B_{Max}^2 \times 10^{-4}$$

$$K_e = 0.145 \times 4.44^2 \times 50000^2 \times 0.3^2 \times 10^{-4} \quad (6.45)$$

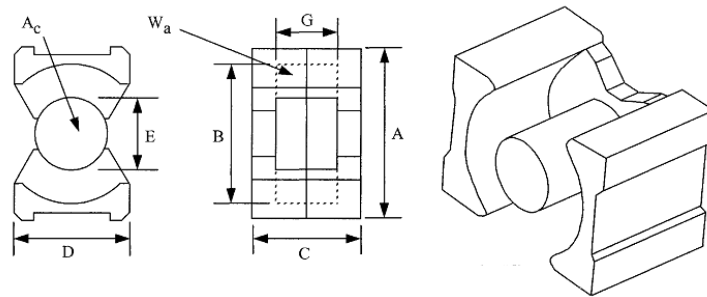
$$K_e = 64312$$

Transformatör geometri parametresi için ise öncelikle transformatör görünür gücünün hesaplanması, sonra (6.47) eşitliğinde yerine konulması gereklidir.

$$P_t = \frac{P_o}{\eta_{Trf}} + P_o = \left(\frac{1}{\eta_{Trf}} + 1\right)P_o = 1000 + 1020 = 2020 \text{ W} \quad (6.46)$$

$$K_g = \frac{P_t}{2K_e\alpha} = \frac{2020}{2 \times 64312 \times 0.15} = 0.1047 \text{ cm}^5 \quad (6.47)$$

Yüksek Frekans Transformatöründe Magnetics firmasının PQ 50/50 N87 ferit nüvesi seçilmiştir. Ferit Nüveye ait özellikler Çizelge 6.4'te belirtilmiştir.



Şekil 6.14 PQ50/50 ferit nüvenin temsili görüntüsü ve boyutları [31]

Çizelge 6.4 PQ 50/50 nüvenin özellikleri ve ölçüleri [31]

Nüve	W <sub>tcu</sub> (gr)	w <sub>tfe</sub> (gr)	MLT (cm)	MPL (cm)	W <sub>a</sub>
					A <sub>e</sub>
PQ50/50	158.5	195	10.3	11.3	1.321
A <sub>e</sub> (cm <sup>2</sup> )	W <sub>a</sub> (cm <sup>2</sup> )	A <sub>p</sub> (cm <sup>4</sup> )	K <sub>g</sub> (cm <sup>5</sup> )	A <sub>t</sub> (cm <sup>2</sup> )	A <sub>L</sub> (mh/1K)
3.28	4.332	14.209	1.812	113.9	2800
A (cm)	B (cm)	C (cm)	D (cm)	E (cm)	G (cm)
5	4.4	4.995	3.2	2	3.61

Seçilen nüvenin geometri parametresi eşitlik (6.48)'dan hesaplanır,

$$K_{gNüve} = \frac{W_a \times A_e^2 \times K_u}{MLT} = \frac{4.332 \times (3.280^2)^2 \times 0.3}{10.3} = 1.405 \text{ cm}^5 \quad (6.48)$$

Nüveye ait K<sub>gNüve</sub> geometri parametresinin uygulamada gereken minimum K<sub>g</sub> değerinden büyük olması, nüvenin kullanılabilirliğini göstermektedir [32].

Primer mıknatıslama endüktansının hesaplamasında ferit nüvenin 0.35 tesla akı doyum miktarını aşmaması, nüveye uygulanan gerilim/saniye değeri ve akı yüzeyi ile orantılıdır. nüvenin doyuma gitmemesi için maksimum akı 0.3 tesla seçilir. Primer sargısı sarım sayısının minimum değeri (6.49) eşitliğinden belirlenir.

$$N_{Primermin} = \frac{V_{inmax} \times D_{max} \times \frac{1}{f}}{\Delta B_{max} \times A_e} = \frac{325 \times 0.45 \times \frac{1}{50000}}{0.3 \times 330 \times 10^{-6}} = 29.54 \text{ sarım} \quad (6.49)$$

Primer sarım sayısı 36 olarak belirlenir. Belirlenen yeni sarım sayısına göre yeni akı değeri (6.50) eşitliği ile hesaplanır.

$$\Delta B = \frac{V_{inmax} \times D_{max} \times \frac{1}{f}}{N_{Primer} \times A_e} = \frac{325 \times 0.45 \times \frac{1}{50000}}{36 \times 330 \times 10^{-6}} \cong 0.25 \text{ Tesla} \quad (6.50)$$

Transformatör 0.25 Tesla akı yoğunluğu ile çalışarak, 0.35 Tesla doyum sınırından uzakta çalışmış olur. Transformatörün orta uçlu tasarlanmasından ötürü sarım sayıları oranı,

$$\frac{N_{\text{primer}}}{N_{\text{sekonder}}} = \frac{9}{2} \quad (6.51)$$

olarak ayarlanmalıdır. Böylelikle primer tur sayısı 36, sekonder orta uçlu sargı sarım sayısı 4'er adetten toplam 8 sarım olarak ayarlanır.

Mıknatıslanma endüktansı ise katalog verilerindeki ferit malzemeye özgü  $A_L$  değerinden (6.52) eşitliği ile hesaplanır.

$$L_m = A_L \times N_{\text{primer}}^2 = 7400 \times 10^{-9} \times 36^2 = 9.59 \text{ mH} \quad (6.52)$$

#### 6.4.1 Transformator Primer Sargı Hesabı ve Kayıplarının Bulunması

Transformator sargı kayıplarının azalması ve transformator sıcaklığının yükselmemesi için  $\text{mm}^2$  telden 4 A akım geçecek şekilde primer sargı kesit alanı ayarlanır. Bobin teli reistif özellik gösterdiğinden tasarımlarda akımın RMS değeri baz alınmalıdır.

Primer sargı akımının RMS değeri eşitlik (6.53) ve primer sargısı kesit alanı ise eşitlik (6.54)'den hesaplanır.

$$I_{L_{\text{primerRMS}}} = I_{L_{\text{primerpeak}}} = \frac{I_{L_o}}{N_{Tr}} \quad (6.53)$$

$$I_{L_{\text{primerRMS}}} = \frac{41.66}{9} = 4.63$$

$$A_{\text{sarım}} = \frac{4.63}{4} = 1.16 \text{ mm}^2 \quad (6.54)$$

Transformator sargıları frekansa bağlı deri etkisine göre tasarlanmalıdır. Frekans arttıkça akım iletkenin yüzeyinden geçmeye çalışır ve bu da iletkenin tüm yüzeyinin etkin kullanılamamasına, akım akan etkin kesit alanının azalarak telin aşırı ısınmasına neden olur. Bu nedenle yüksek frekanslı uygulamalarda sarımların tek tel yerine, akımı deri etkisine uygun çapta geçirebilecek çoklu ince tellerden yapılmasına hassasiyet gösterilir. Transformatorün 50 khz çalışma frekansında minimum litz teli çapı, eşitlik (6.51) ile bulunur.

$$D = \frac{2 \times \rho}{\sqrt{f_o}} = \frac{2 \times 75}{\sqrt{50000}} = 0.67 \text{ mm} \quad (6.55)$$

Primer sargısında 37 adet 0.2mm'lik litz teli kullanılarak 1.16 mm<sup>2</sup>'lik tel kesit alanı sağlanmıştır, tel boyu toplam 294 cm tutmaktadır. Primer Sargısının direnci eşitlik (6.56)'den ve kaybı ise eşitlik (6.57)'den hesaplanır.

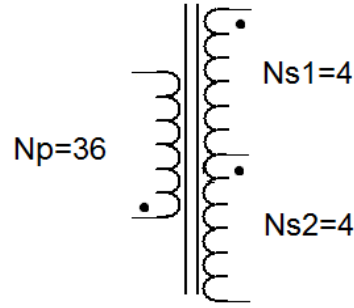
$$\rho = 2.3 \times 10^{-6} \Omega/\text{cm} \quad (100\text{C}^\circ)$$

$$R_{\text{primer}} = \frac{\rho \times l_{\text{copper}}}{A_{\text{copper}}} = \frac{2.3 \times 10^{-6} \times 294}{1.16 \times 10^{-2}} \cong 58.3 \text{ m}\Omega \quad (6.56)$$

$$P_{\text{Primer}_{\text{Cu}}} = I_{\text{rms}}^2 \times R_{\text{wire}} = 4.63^2 \times 5.83 \times 10^{-3} = 1.25 \text{ W} \quad (6.57)$$

#### 6.4.2 Transformatör Sekonder Sargı Hesabı ve Kayıplarının Bulunması

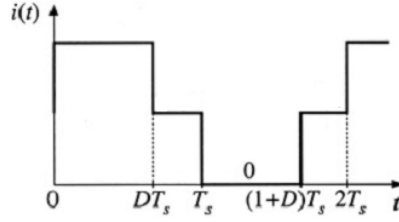
Akım miktarlarının yükse olduğu yüksek frekanslı transformatörlerin tasarımında sargı alanını büyütme ve sarım kolaylığı sağlamak için yaprak sargı yöntemi kullanılır. Yaprak sargılar bakır şeritler halindedir ve bir sarımda nüvenin bütün yüzeyini kaplayarak akım yolu için geniş bir alan oluşturur.



Şekil 6.15 Yüksek frekans transformatörü primer ve sekonder sargıları [26]

Transformatör orta uçlu tasarlanıp sekonder sargılarından geçecek akım doğrultulacağından sekondere ait her bir sargının akım dalga formu şekil (6.16)'te gösterilmiştir.

Sekonder sargı akımı dalga formundan akımın RMS değeri çıkartılır ve bu değer baz alınarak mm<sup>2</sup> telden 4 A akım geçecek şekilde yaprak sargı tasarımı yapılır. Sekonder yaprak sargı akımının RMS değeri eşitlik (6.58) ile, yaprak sargı kesit alanı eşitlik (6.59)'den hesaplanır.



Şekil 6.16 Sekonder sargı akım dalga formu [26]

$$I_{\text{sekonderRMS}} = \frac{1}{2} I_{\text{LoPeak}} \sqrt{1+D} = \frac{1}{2} \times 41.6 \times \sqrt{1+0.35} = 24.2 \text{ A} \quad (6.58)$$

$$A_{\text{sarım}} = \frac{24.2}{4} = 6.05 \text{ mm}^2 \quad (6.59)$$

PQ 50/50 nüvenin pencere yüksekliği 36 mm'dir, minimum sargı kalınlığı eşitlik (6.60)'dan bulunur.

$$\ell_{\text{Wire}} = \frac{6.05}{36} = 0.168 \text{ mm} \quad (6.60)$$

Sekonder sargısında 0.25 mm kalınlıklı yaprak sargı kullanılarak gereken tel kesit alanı fazlasıyla sağlanmış, yaprak sargı uzunluğu toplam 81 cm tutmaktadır. Sekonder sargısının direnci eşitlik (6.61)'den ve kaybı ise eşitlik (6.62)'den hesaplanır [26].

$$\rho = 2.3 \times 10^{-6} \Omega/\text{cm} \quad (100\text{C}^\circ)$$

$$R_{\text{sekonder}} = \frac{\rho \times l_{\text{cu}}}{A_{\text{cu}}} = \frac{2.3 \times 10^{-6} \times 81}{6.4 \times 10^{-2}} \cong 0.0029 \Omega \quad (6.61)$$

$$P_{\text{SekonderCopperLoss}} = I_{\text{rms}}^2 \times R_{\text{wire}} = 25.6^2 \times 0.0029 = 1.9 \text{ W} \quad (6.62)$$

### 6.4.3 Yüksek Frekans Transformatorü Nüve Kayıpları

Transformator nüve kayıpları, üretici Magnetics firmasının kataloglarda belirttiği akı, frekans ve nüve hacmine bağlı kayıp eşitlikleriyle bulunabilir. Çizelge 6.5'te PQ 50/50 nüveye ilişkin nüve kayıp formülleri verilmiştir [30].

Nüve kayıpları ise Çizelge 6.5'den alınan verilerin, eşitlik (6.64)'da yerine koyulmasıyla bulunur.

Çizelge 6.5 PQ 50/50 nüveye ilişkin kayıp hesaplama bilgileri [30]

Nüve	Frekans	a	c	d
PQ50/50	$F < 100 \text{ kHz}$	0.074	1.43	2.85
	$100 \text{ kHz} \leq f < 500 \text{ kHz}$	0.0036	1.64	2.68
	$500 \text{ kHz} \leq f$	0.014	1.84	2.2
$P_L = a f^c B^d$	$P_L (\text{mW/cm}^3)$	$B (\text{kGauss})$	$f (\text{kHz})$	

$$\Delta B = 0.25 \text{ tesla} = 2500 \text{ Gauss} = 2.5 \text{ kGauss} \quad (6.63)$$

$$P_{\text{TRfe}} = \frac{a \times f^c \times B^d \times V_{\text{core}}}{1000} = \frac{0.074 \times 50^{1.43} \times 2.5^{2.85} \times 37.1}{1000} = 10.05 \text{ W} \quad (6.64)$$

#### 6.4.4 Yüksek Frekans Transformörünün Toplam Kaybı

Transformörün toplam kaybı, bakır ve demir kayıplarının toplamına eşittir. Bakır kayıplarını primer ve sekonder sargı kayıpları oluştururken, demir kayıpları ise ferit nüvede oluşur. Bu kayıpların toplamı, transformörde kaybedilen toplam gücü verir. Transformörün toplam güç kaybı eşitlik (6.65)'de gösterilmiştir.

$$P_{\text{Tr}} = P_{\text{Primer}_{\text{cu}}} + P_{\text{Sekonder}_{\text{cu}}} + P_{\text{TRfe}} \quad (6.65)$$

$$P_{\text{Tr}} = 1.25 + 1.9 + 10.05 = 13.20 \text{ W}$$

Yüksek f rekans güç transformörü Ulus Elektronik'e hesaplanan özelliklerde sardırılmıştır. Yapılan ölçümlerde Primer mıknatıslama endüktansı ( $L_m$ ) 9 mH ve kaçak endüktans ise ( $L_{Lk}$ ) 11  $\mu\text{H}$  olarak tespit edilmiştir.

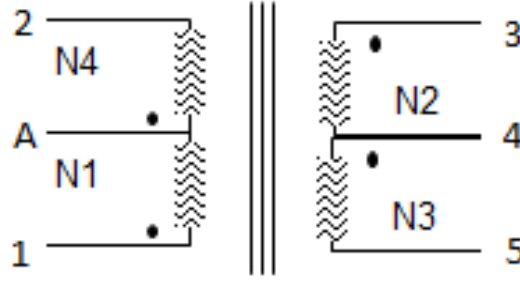


Şekil 6.17 Tasarlanan yüksek frekans transformörü

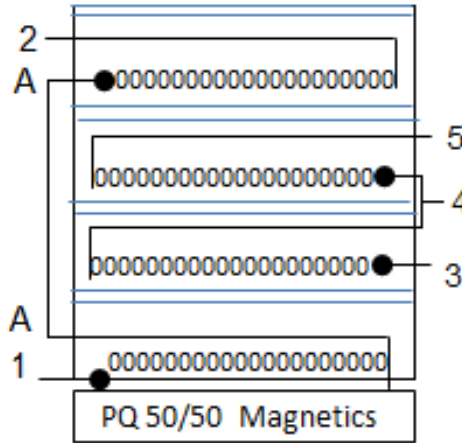


#### 6.4.5 Yüksek Frekans Transformatorü Sarım Özellikleri

Ulus elektronik'e sardırılan yüksek frekans transformatorünün kuplajının iyi seviyede olması ve kaçak endüktanslarının az olması için sandviç sargı sistemi kullanılmıştır. Bu sistemde primer sargı adedinin yarısı nüveye yakın sarılır, daha sonra sekonder sargılar sarılır ve ardından primer sargılarının diğer yarısı sekonder sargılar üzerine sarılarak ikiye bölünmüş primer sargıları kısa bir kablo ile dışarıdan birleştirilir.



Şekil 6.18 Yüksek frekans transformatorü sargı şeması



Şekil 6.19 Yüksek frekans transformatorü sandviç sargı sistemi

#### 6.5 Primer Sargısına Seri Doyumlu Endüktansın Hesabı

Faz kaydırmalı tam köprü DC-DC dönüştürücü uygulamalarında geniş yük aralığında yumuşak anahtarlama yapabilmek için primer sargısına dışarıdan ek olarak doyumlu endüktans eklenebilir. Böylece düşük yük durumlarında primer toplam rezonans endüktansı değeri, doyum halindeki değerinden daha yüksek değerler gösterir ve  $1/2 \times L \times I^2$  eşitliğinden anlaşıldığı üzere nüve içerisinde daha fazla enerji depolayarak MOSFET'lerin kaçak kapasitelerinin deşarjını daha düşük primer akım değerlerinde sağlar. Ayrıca doyumlu endüktans, tam yük durumunda doyuma giderek değeri düşer ve

primer akımının öngörülen sürede yön değiştirmesine olanak sağlayıp çıkış regülasyonunun bozulmasını engeller.

Uygulamada Arnold Magnetics firmasının 60 µ manyetik geçirgenlikli MS106060-2, 90 µ manyetik geçirgenlikli MS106090-2 ve 125 µ manyetik geçirgenlikli MS106125-2 nüveleri denenmiştir. Nüvelerin geometrileri ve malzeme cinsleri eşdeğer niteliktedir.

60 µ manyetik geçirgenlikli MS106060-2 nüvenin nominal akımlarda doyum değerinin az olduğu, böylece doyumlu endüktansın fazla ısınmadığı gözlenmiştir. Bu durumda anahtarların düşük yüklerde ZVT yapamadığı ve istenen endüktans değerini sağlamak için nüveye çok sayıda sarım atılması gerekliliği ortaya çıkmıştır. 60 µ manyetik geçirgenlikli MS106060-2 kayıplar ve sıcaklık açısından güvenilir olduğu ancak nüvenin doyum karakteristiği açısından uygulama için yeterli olmadığı sonucu çıkmıştır.

125 µ manyetik geçirgenlikli MS106125-2 nüvenin ise nominal akımlarda doyuma çok fazla girdiği, böylece ZVT'nin çok düşük yükleri de kapsayan çok geniş bir aralıkta sağlandığı gözlenmiştir. Ancak nüvenin doyuma aşırı derecede gitmesinden dolayı kayıpların arttığı ve nüve sıcaklık değerlerinin aşırı değerlere ulaştığı gözlenmiştir. Sıcaklığın çok yüksek değerlere çıkması, sarım litz tel emayelerinin erimesine yol açmıştır. 125 µ manyetik geçirgenlikli MS106125-2 nüvenin, doyum karakteristiği açısından yumuşak anahtarlama için en uygun nüve olduğu ancak kayıplar, sıcaklık ve güvenlik kriterleri açısından tehlikeli ve uygulama için uygunsuz olduğu tespit edilmiştir.

90 µ manyetik geçirgenlikli MS106090-2 nüvenin, nominal akımlar altında doyum miktarının düşük yüklerde ZVT'nin sağlanabilmesi açısından yeterli olduğu saptanmıştır. Aynı zamanda nüve üzerindeki kayıplara bağlı ısınma miktarının aşırı derecede olmadığı gözlenmiştir. Bu yüzden uygulamada Arnolds Magnetics firmasının 90µ manyetik geçirgenlikli MS106090-2 kodlu nüvesi, doyumlu endüktans olarak seçilmiştir. Katalog sayfasında belirtilen endüktans/sarım<sup>2</sup> değerinden nüvenin boştaki endüktans değeri eşitlik (6.66)'de hesaplanır.

$$L_{EK_{Boşta}} = A_L \times n_{L_o}^2 = 113 \frac{nH}{n_{L_o}^2} \times n_{L_o}^2 \quad (6.67)$$

$$L_{EK_{Boşta}} = 113 \times 10^{-9} \times 26^2 = 76.38 \mu H$$

Primer eşdeğer rezonans endüktansı yüksüz çalışmada doyumlu endüktans ve transformatörün kaçak endüktanslarının toplamı kadar olur.

$$L_{R_{Boşta}} = L_{Lk} + L_{EK_{Boşta}} \quad (6.67)$$

$$L_{R_{Boşta}} = (11 \times 10^{-6}) + (76.38 \times 10^{-6}) = 87.38 \mu\text{H}$$

Doyumlu endüktansın tam yük akımı altındaki değeri eşitlik (6.69) ile ifade edilir.

$$H = \frac{N \times I_{O_{AVG}}}{l_e} \times \frac{4 \times \pi}{1000} \quad (6.68)$$

$$H = \frac{26 \times 5}{6.32 \times 10^{-2}} \times \frac{4 \times \pi}{1000} = 25.84 \text{ oersted}$$

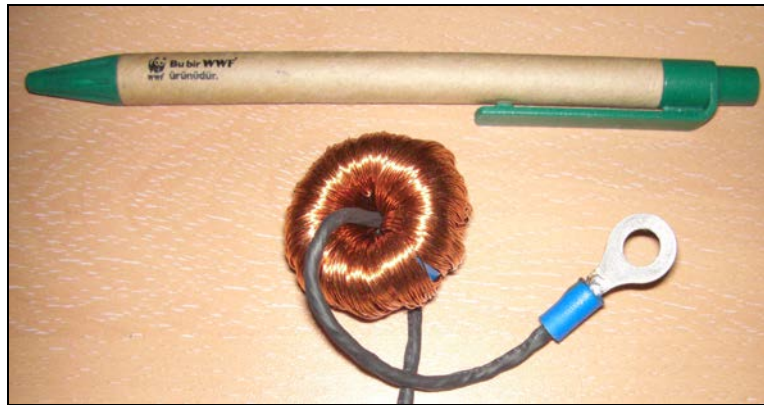
MS106090-2 kodlu soft manyetik nüveye ait manyetik geçirgenlik ( $\mu_r$ ) - manyetik alan eğrisinden doyum altındaki  $\mu_r$  değeri bulunarak eşitlik (6.69)'da yerine yazılır.

$$L_{EK} = \frac{N^2}{R} = \frac{N^2}{\frac{l_e}{\mu_r \times \mu_o \times A_e}} = \frac{26^2}{\frac{6.352 \times 10^{-2}}{63 \times 4\pi 10^{-7} \times 0.654 \times 10^{-4}}} = 55 \mu\text{H} \quad (6.69)$$

Tam yük akımı altında toplam rezonans endüktansı, ek endüktansın doyuma gitmiş değeri ve transformatör kaçak endüktansının toplanmasıyla eşitlik (6.70)'de bulunur.

$$L_R = L_{Lk} + L_{EK_{Boşta}} \quad (6.70)$$

$$L_R = 11 \mu\text{H} + 55 \mu\text{H} = 66 \mu\text{H}$$



Şekil 6.20 Primer kaçak endüktansına ek olarak tasarlanan doyumlu endüktans

## 6.6 Yarı İletken Elemanların Kayıpları

Enerji dönüşümü yapan güç elektroniği devrelerinde kullanılan yarı iletkenler, anahtarlama ve iletim kayıpları nedeniyle devre veriminin düşmesine neden olurlar. Faz kaydırmalı tam köprü DC-DC dönüştürücüde ise primer tarafta MOSFET'in iletime girme kayıpları ZVT ile yok edilir ve sekonder tarafta çıkış diyotlarının Schottky diyot seçilmesi, ters toparlanma kayıplarını tamamen sıfıra indirir. Böylece dönüştürücüde yarı iletkenler üzerinde etkin olarak sadece iletim kayıpları gözlenir. Bölüm 6.6.1'de MOSFET iletim kayıpları, 6.6.2'de ise çıkış diyotlarının iletim kayıpları incelenecektir.

### 6.6.1 MOSFET Kayıpları

#### İletim Kayıpları

Faz kaydırmalı tam köprü DC-DC dönüştürücüde MOSFET kayıpları, iletim aralığı, kısmi rezonans aralığı ve ters paralel diyotun iletimde olduğu aralığı anlarında gerçekleşir. İletim aralığı ile rezonans aralığı anlarında eleman akımının RMS değerinin; diyotun iletim aralığında ise eleman akımının ortalama değerinin bulunması zorunluluğundan, anahtar akımının primer akımıyla aynı olduğu kabul edilerek hesaplamalar kolaylaştırılır. Dönüştürücü veriminin en kötü koşulda %94 değerine düşmesi ve MOSFET'lerden geçecek akımın kare formda olduğu kabul edilerek primer sargısı ortalama akım değeri eşitlik (6.67)'de hesaplanır.

$$I_{\text{Mosfet}} = \frac{P_o}{V_i \times \eta \times 2 \times D} \quad (6.71)$$

$$I_{\text{Mosfet}} = \frac{1000}{311V \times 0.94 \times 2 \times 0.35} = 4.88 \text{ A}$$

Primer akımı, çapraz anahtarların simetrik çalışmasından ötürü AC formdadır. Primer akım yolu üzerindeki aynı anda iki anahtar iletimde bulunduğundan iletim kayıpları (6.72) eşitliğinden basitçe çıkarılır.

$$P_{Q_1+Q_2+Q_3+Q_4} = 4 \times \left( I_{Q1\_MAX} \times \sqrt{D_{MAX}} \right)^2 \times RDS_{ON} \quad (6.72)$$

Dönüştürücüde kullanılan IRFP460A MOSFET'inin katalogdan okunan  $RDS_{on}$  iletim direnç değeri 0.275ohm'dur. Bu değer (6.73) eşitliğinde yerine yazıldığında MOSFET iletim kayıpları yaklaşık olarak bulunmuş olur.

$$P_{\text{Mos\_iletim}} = 4 \times (4.88 \times \sqrt{0.5})^2 \times 0.275 \quad (6.73)$$

$$P_{\text{Mos\_iletim}} \cong 13.1 \text{ W}$$

### Anahtarlama Kayıpları

Dönüştürücünün iletme girme esnasında sıfır gerilimde geçiş (ZVT) yaptığı ve kesime girmede sert anahtarlama yaptığı kabul edilirse, anahtarlama kayıplarına sadece kesime girme durumunun neden olduğu kabul edilir. Kesime girmedeki enerji kaybı anahtar  $t_f$  süresine bağlıdır.  $t_f$  süresi transistör akımının düşme süresidir [1] ve genellikle bu süre transistör veri sayfasında transistör gate direnci, transistör akımı ve gerilimine bağlı olarak verilir. Eşitlik (6.74)'da MOSFET'e ait sert kesime girmedeki anahtarlama kayıp enerjisi bulunmuştur [1]. Kesime girmeye ait bu eşitlikte akımın lineer azalan, gerilimin ise lineer artan dalga formunda olduğu kabul edilir.

$$W_{\text{off}} = \frac{V_i \times I_{Q1\_MAX}}{6} \times t_f \quad (6.74)$$

$$W_{\text{off}} = \frac{311 \times 4.88}{6} \times 39 \times 10^{-9} = 9.86 \mu\text{J}$$

MOSFET'lerdeki toplam kesime girme kaybı ise eşitlik (6.75) ile bulunur.

$$P_{\text{off}} = 4 \times W_{\text{off}} \times F \quad (6.75)$$

$$P_{\text{off}} = 4 \times 9.86 \times 10^{-6} \times 50000 = 1.97 \text{ W}$$

MOSFET'in hızlı kesime götürülmesi ve drain – source parazitik kapasitesinin varlığı kesime girme kayıplarını düşürmektedir.

### 6.6.2 Çıkış Schottky Diyotları İletim Kaybı

Faz kaydırmalı tam köprü DC-DC dönüştürücüde orta uçlu transformatör kullanıldığından çıkışta iki adet schottky doğrultucu güç diyotu kullanılmıştır. Diyotlar akımı, çapraz kolların iletimde oldukları aralıklarda sırayla, serbest dolaşım aralığında ise eşit bölüşerek çıkış bobinine aktarırlar. Diyot kayıpları, ortalama bobin akımı ve diyotun iletim esnasındaki gerilim düşümü çarpımı, eşitlik (6.76) yardımıyla bulunur. ST PS200170TV1 modül diyot paketinin her bir diyotu, iletim esnasında 0.63V ileri yönlü gerilim düşümü yapmaktadır.

$$P_{Diyot} = I_{Lo_{AVG}} \times V_{D_{FWD}} \quad (6.76)$$

$$P_{Diyot} = 41.667 \times 0.63 = 28.33 \text{ W}$$



Şekil 6.21 Transformatör çıkışı doğrultucu diyotları

### 6.7 Tam Yükte Toplam Kavramsal Kayıp

Faz kaydırmalı dönüştürüdeki toplam kayıp, çıkış bobin kayıpları, transformatör kayıpları ile MOSFET ve diyot iletim kayıplarının toplanması ile eşitlik (6.77)'de ifade edilmiştir.

$$P_{Kayıp} = P_{Lo} + P_{Trf} + P_{Mos\_iletim} + P_{Off} + P_{Diyot} \quad (6.77)$$

$$P_{Kayıp} = 8.48 + 13.20 + 13.3 + 1.97 + 28.33 = 65.28 \text{ W}$$

Kavramsal olarak hesaplanmış tam yükte toplam verim ifadesi ise eşitlik (6.78) ile hesaplanır.

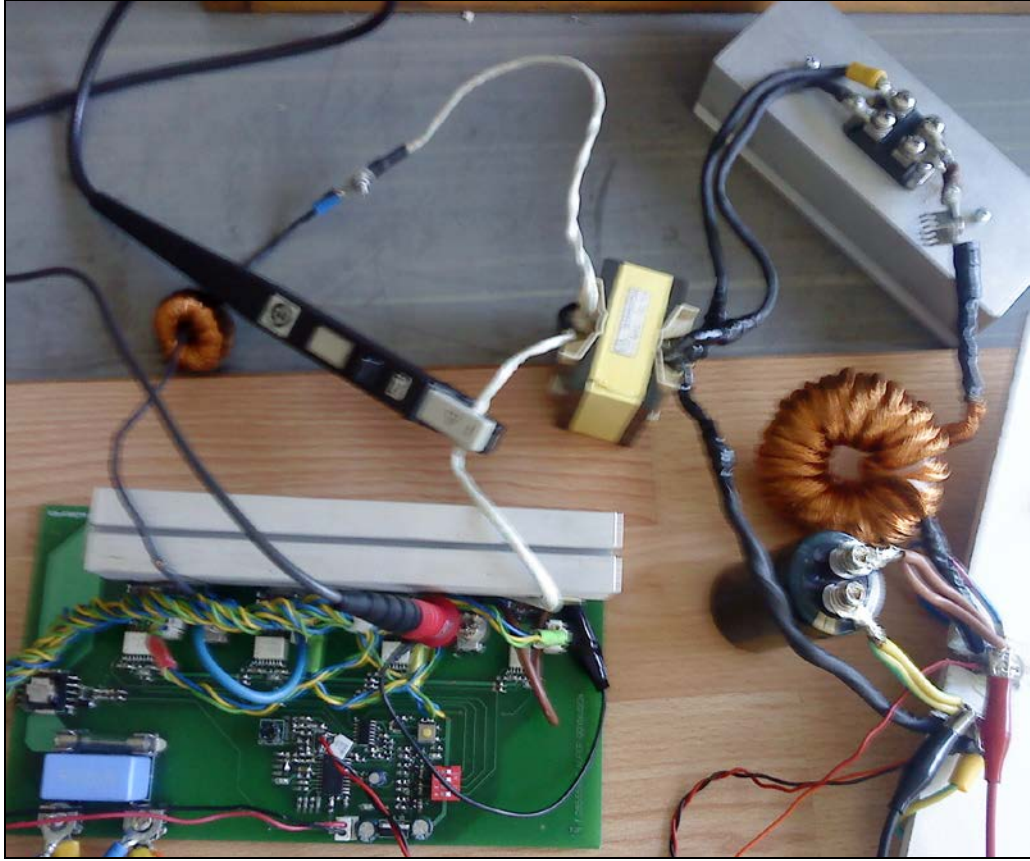
$$\eta = 100 \frac{P_o}{P_o + P_{\phi \text{ Kay}}} \quad (6.78)$$

$$\eta = 100 \frac{1000}{1000 + 56.39} = \%93.8$$

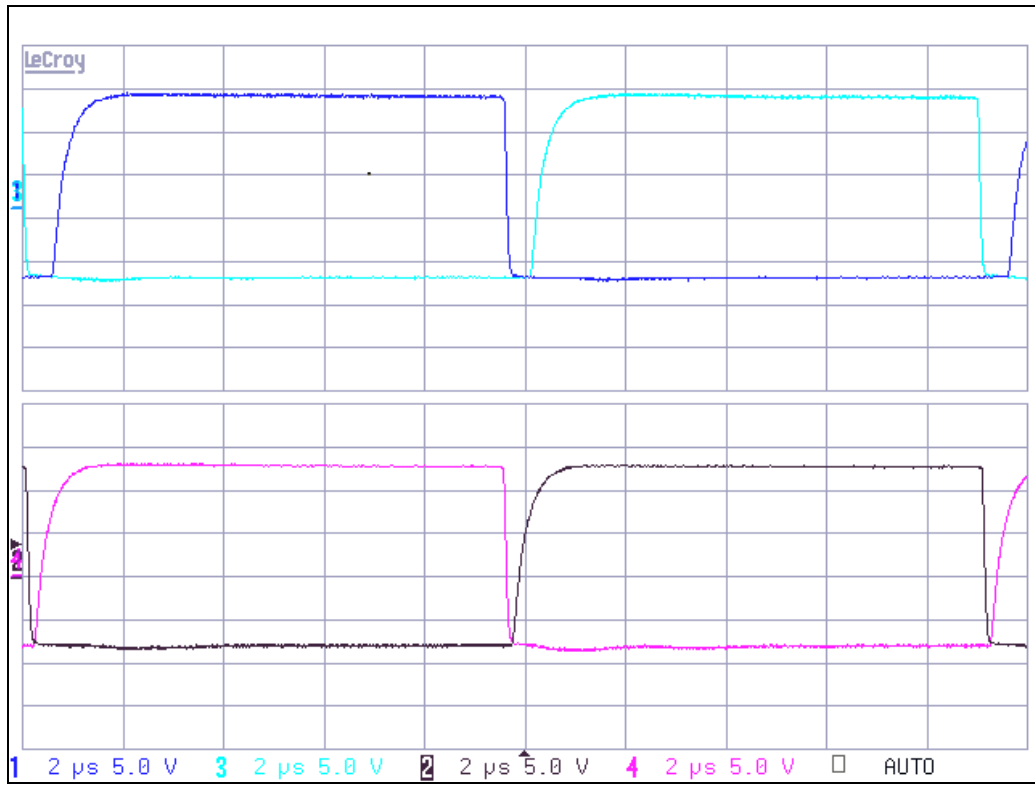
### 6.8 Deneysel Sonuçlar

İncelenen faz kaydırmalı tam köprü DC-DC dönüştürücü devresi laboratuvarında gerçekleştirilmiş olup, yük durumuna göre yumuşak anahtarlama seviyeleri kontrol edilmiştir. Kapalı çevrim çalışan devrede yük olarak elektronik yük bankası kullanılmıştır. Şekil 6.22'de Uygulama devresinin tamamı gösterilmiştir.

Şekil 6.23'de kanal 1 Q2, kanal 3 Q4, kanal 2 Q3 ve kanal 4 Q2 MOSFET'lerinin gate sürme sinyalleri görülmektedir.

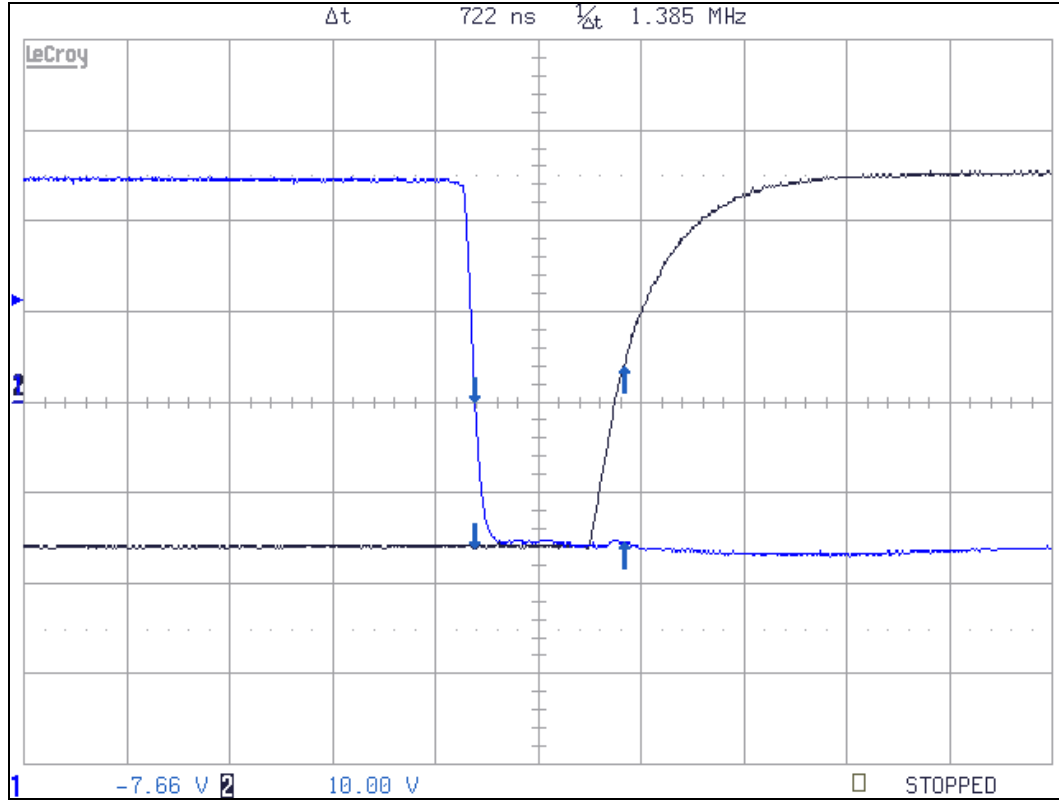


Şekil 6.22 Uygulama devresi

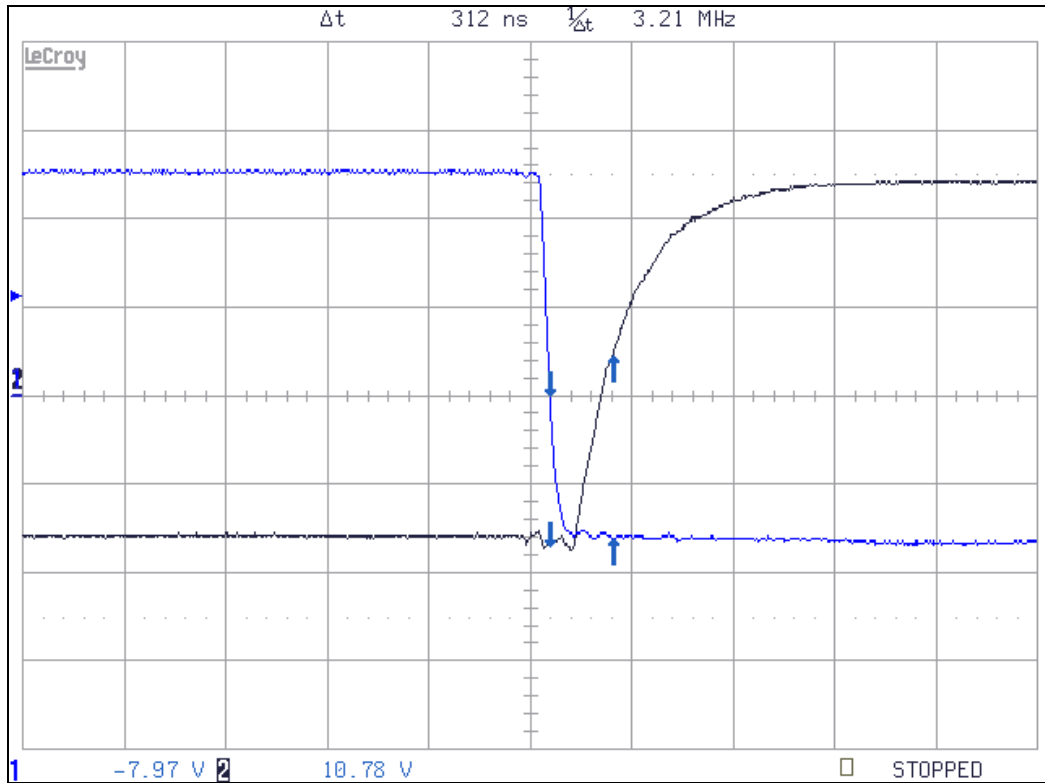


Şekil 6.23 MOSFET sürme sinyalleri

Şekil 6.24 ileri kol ve 6.25’de geri kola aynı kola ait MOSFET’lerin gate sürme sinyalleri arasındaki ölü zamanlar gözükmektedir.

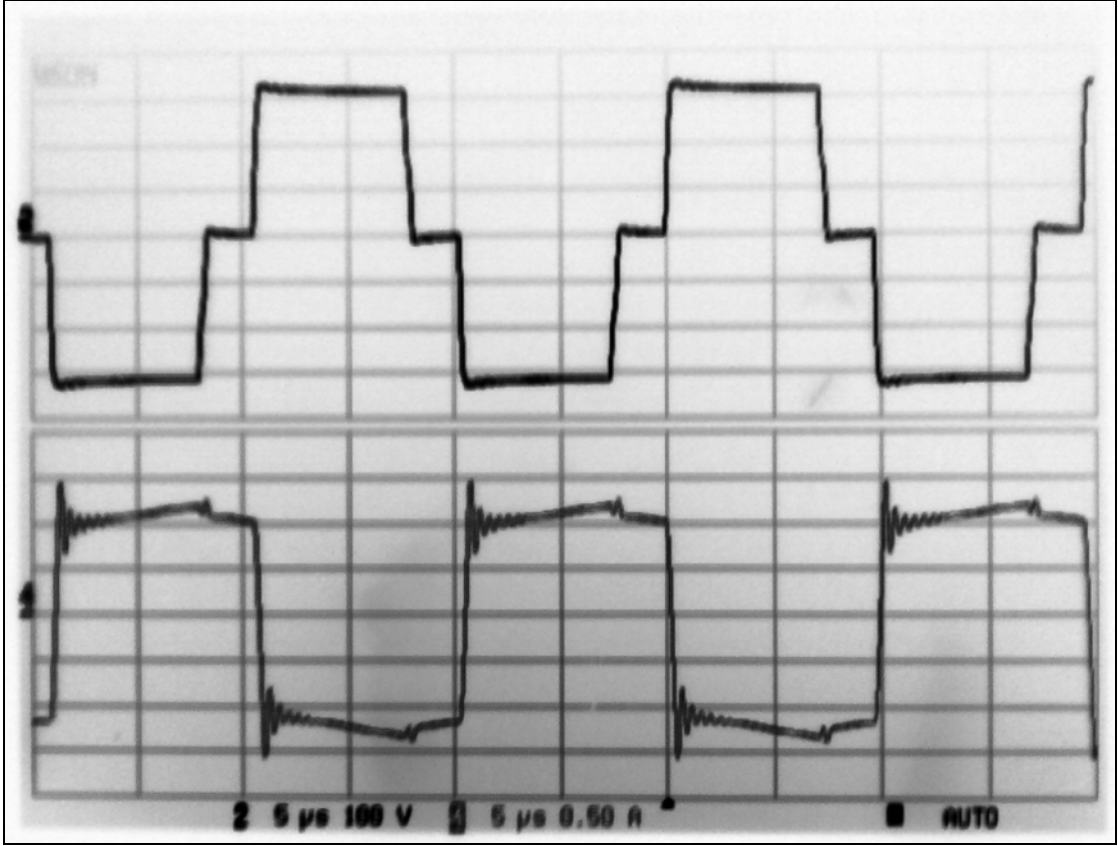


Şekil 6.24 İleri kol Q3 ve Q4 MOSFET'leri sürme sinyalleri ölü zaman aralığı



Şekil 6.25 Geri kol Q1 ve Q2 MOSFET'leri sürme sinyalleri ölü zaman aralığı



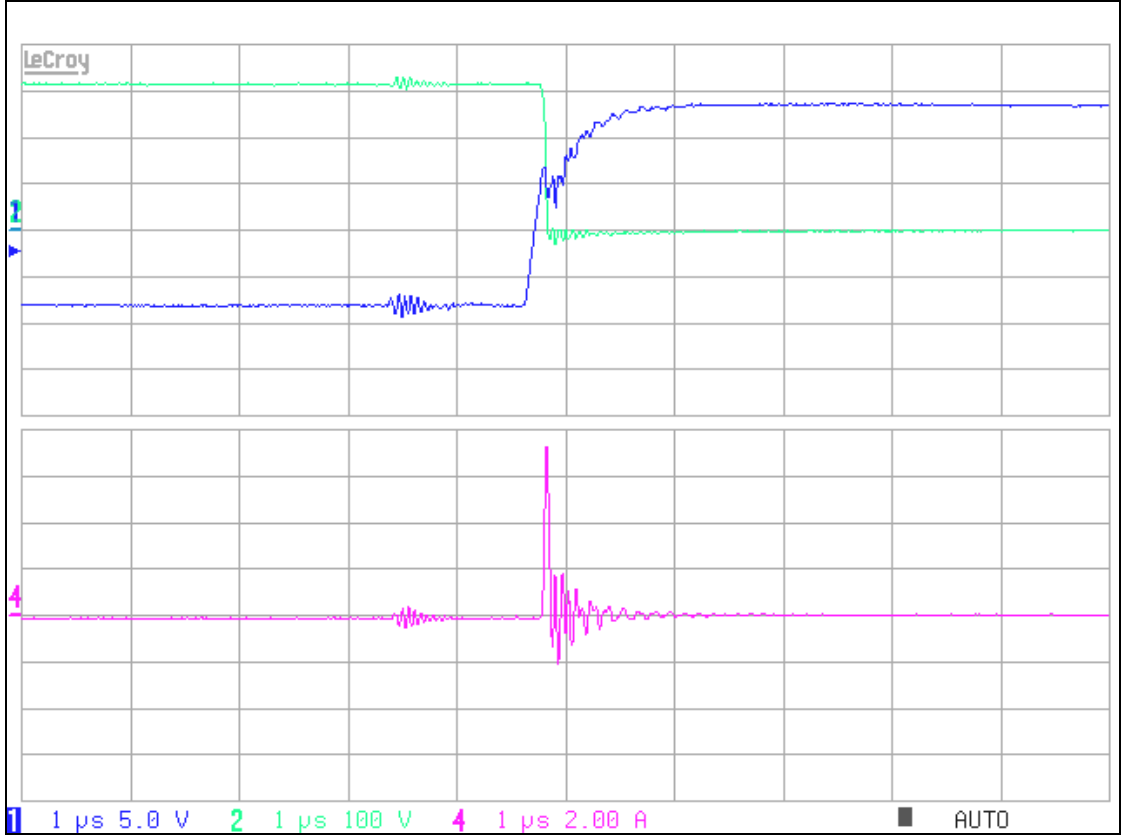


Şekil 6.26 Primer sargısına uygulanan gerilim ve primer akımı

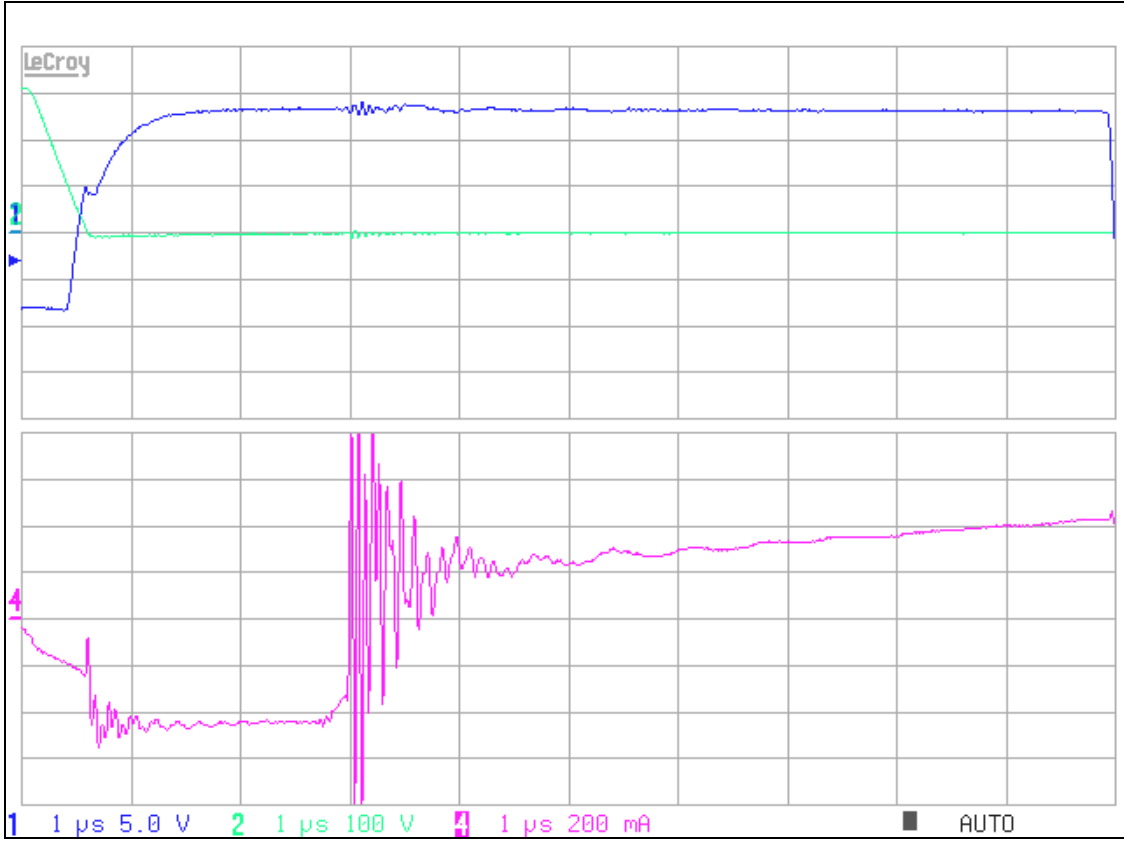
Şekil (6.27)'de boşa çalışma esnasında ileri kol Q2 MOSFET'inin drain-source kaçak kapasitesinin iletme girme esnasında, drain üzerinden yaptığı deşarj ve sebebiyet verdiği anahtarlama kaybı gözükmektedir. Tepe Akımı 7.7A mertebesindedir.

Şekil (6.28)'de Çıkış akımının 3.15 A olduğu %8.9 yük durumu olan 88.95 W çıkış gücü durumunda ise sağ kol güç MOSFET'leri sıfır gerilimde iletme girmeye başlamaktadır.

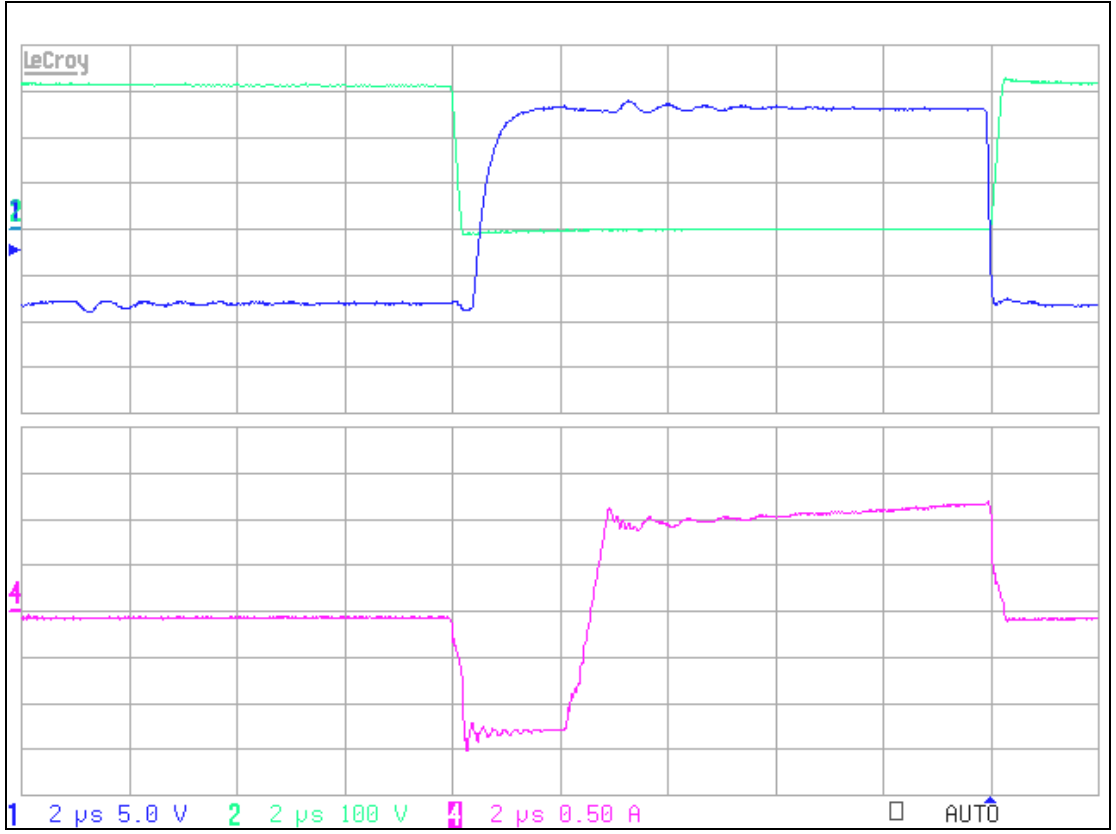
Şekil 6.27 - Şekil 6.32 Osiloskop görüntülerinde kanal 1 gate sürme sinyali, kanal 2 MOSFET drain-source gerilimi, kanal 3 MOSFET drain akımıdır.



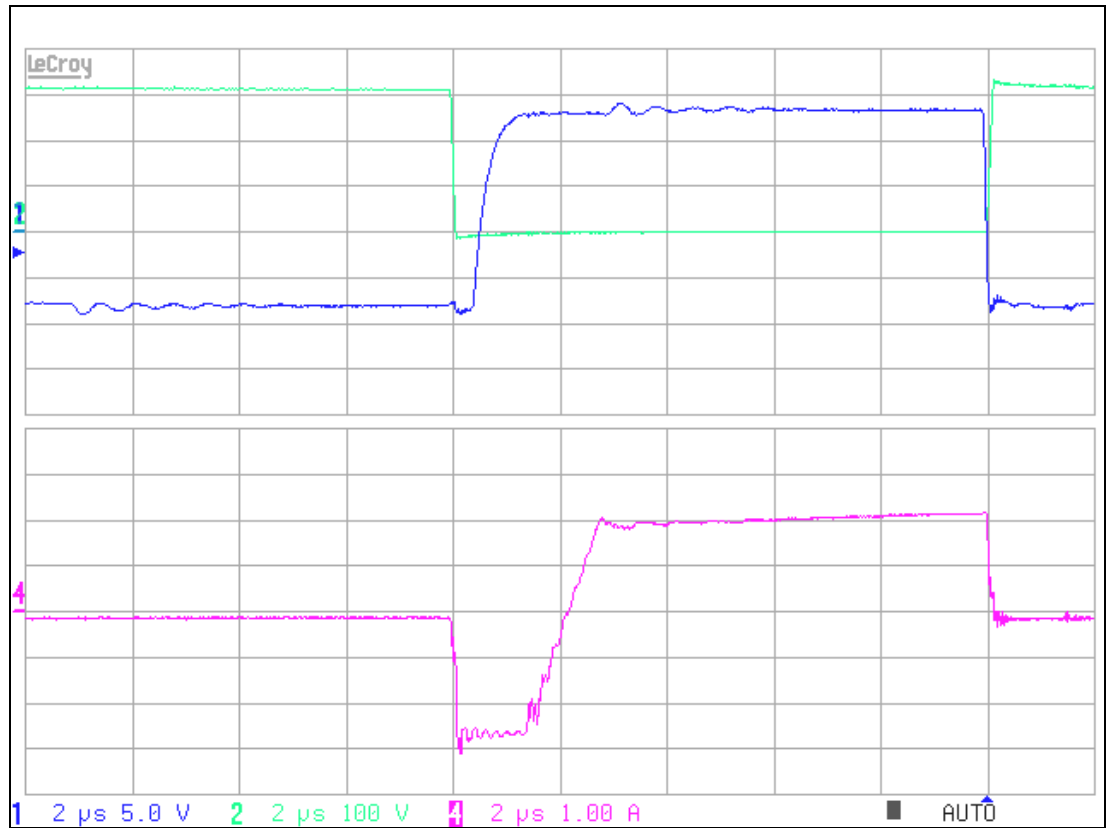
Şekil 6.27 İleri kol Q2 MOSFET'i boştta çalışmada parazitik kapasite deşarjı



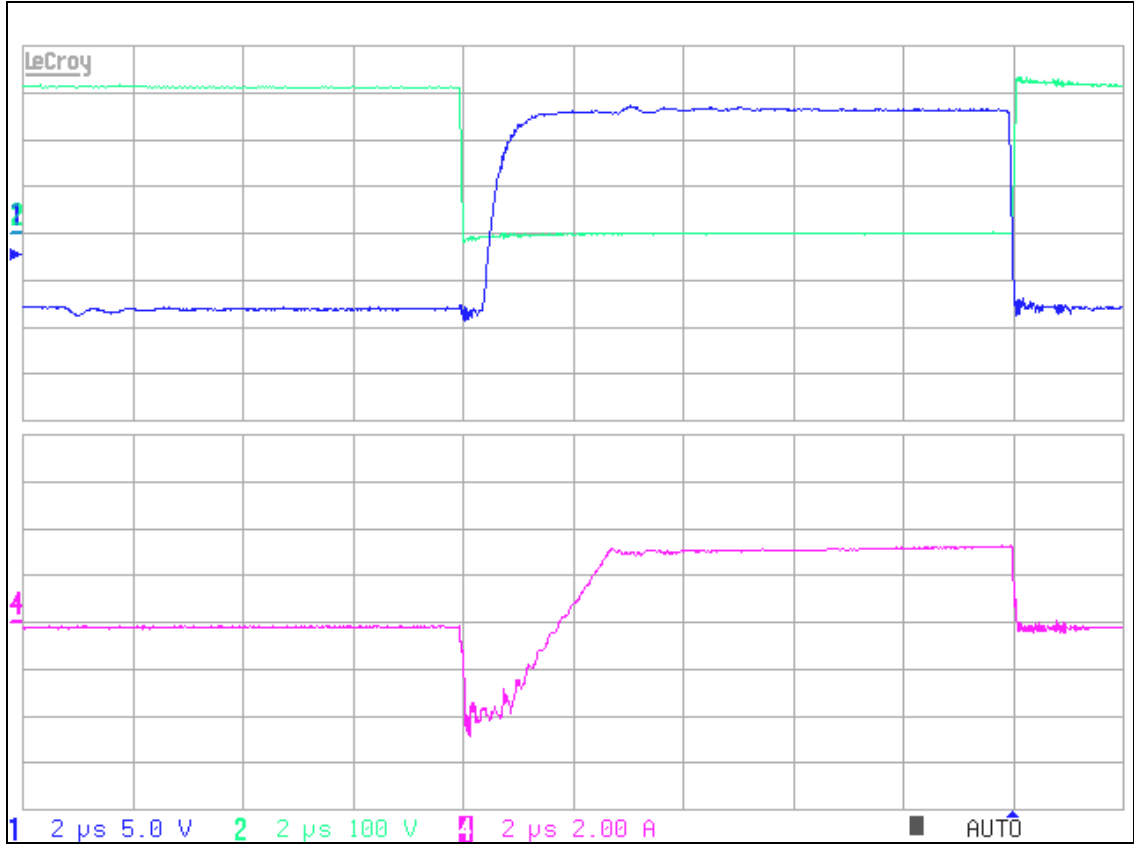
Şekil 6.28 88.95 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı



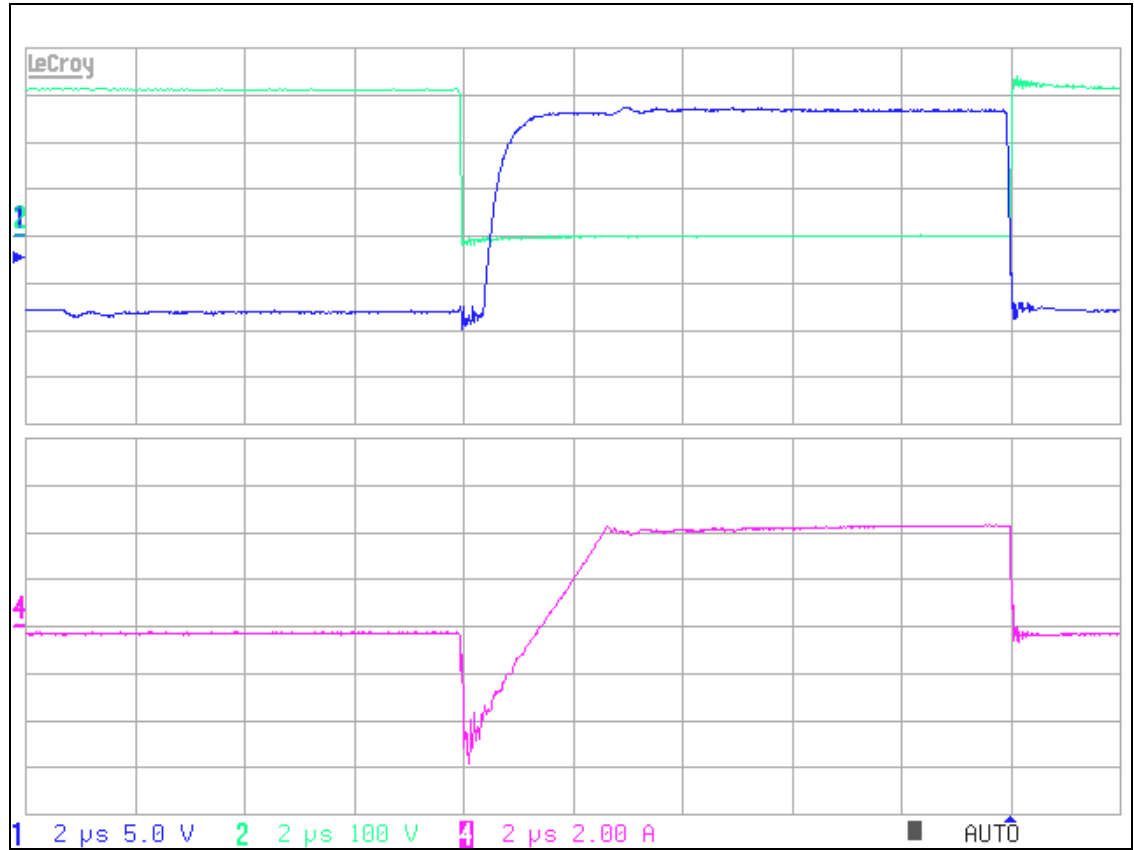
Şekil 6.29 250 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı



Şekil 6.30 500 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı



Şekil 6.31 750 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı

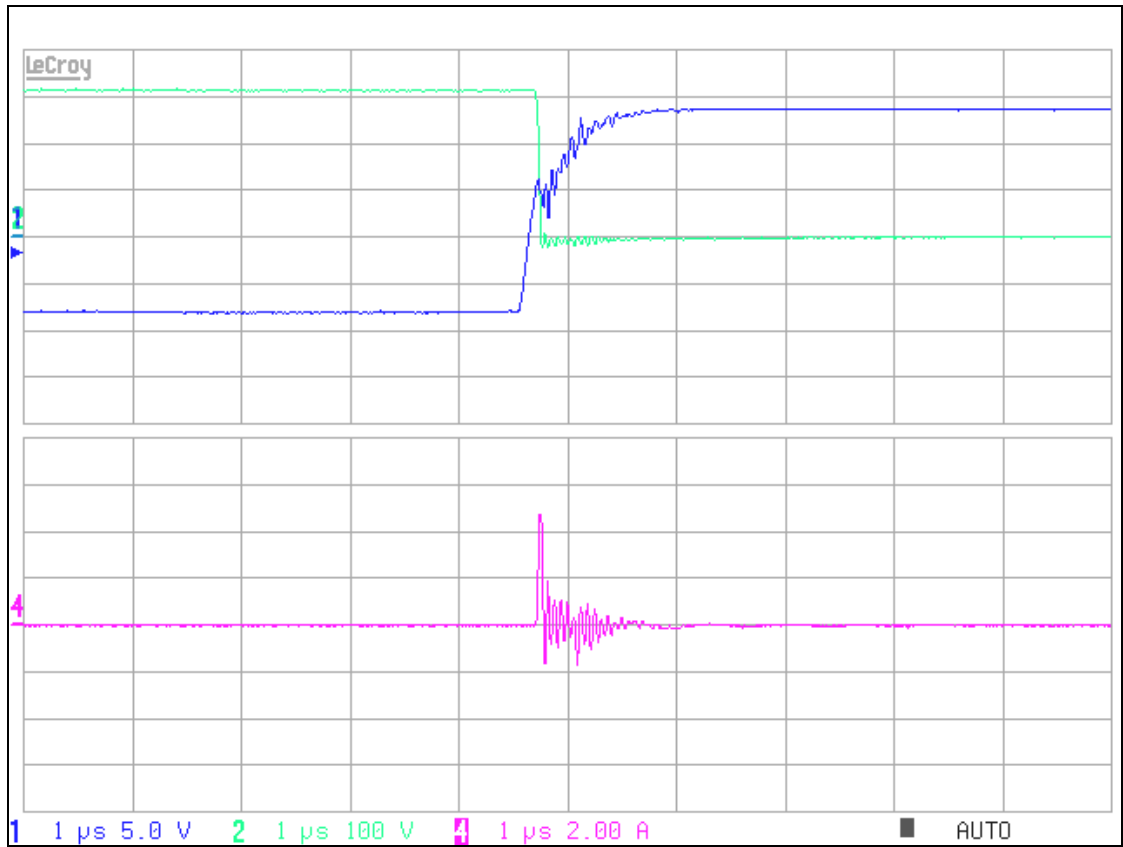


Şekil 6.32 1000 W çıkış gücünde ileri kol Q2 MOSFET'i sıfır gerilimde geçiş anı

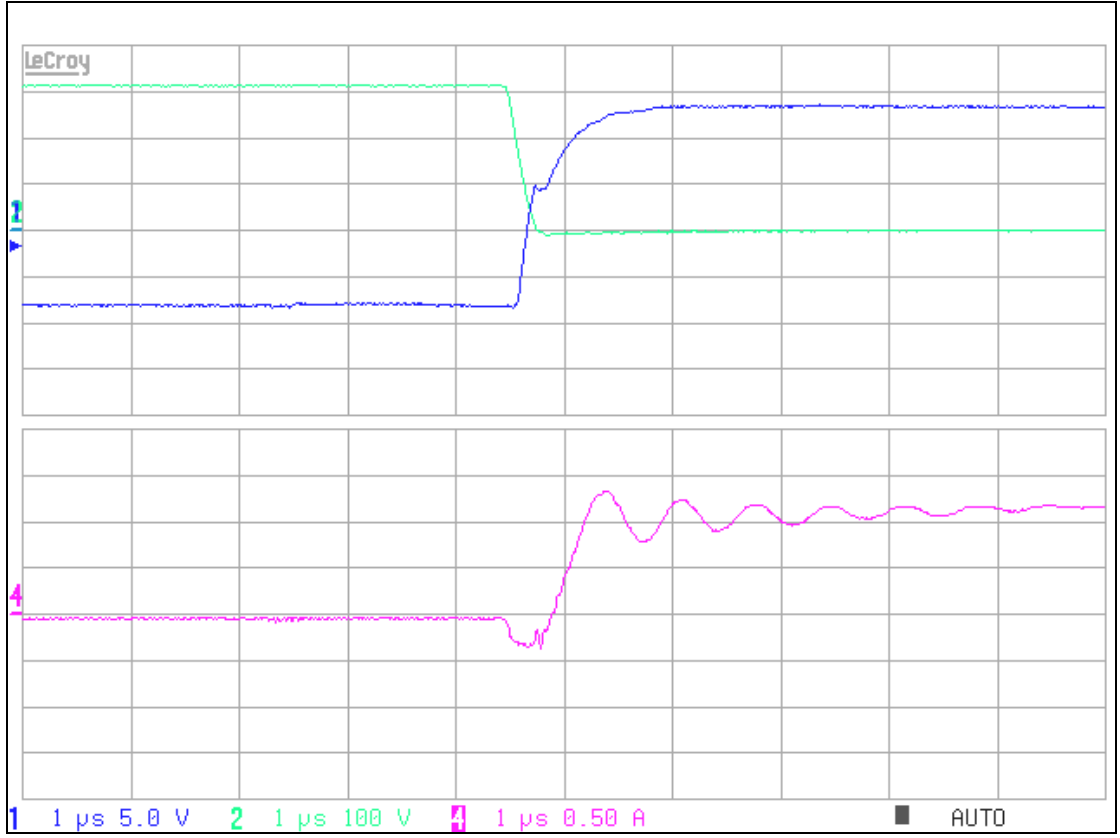
Boşta çalışmada geri kol Q3 MOSFET'inin ilettime girmesi ile drain-source kaçak kapasitesinin drain üzerinden yaptığı deşarj ve sebebiyet verdiği anahtarlama kaybı şekil 6.33'da gözükmekte ve tepe Akımı 5A mertebesindedir.

Şekil 6.34'de çıkış akımının 10.4 A olduğu %25 yük durumu olan 250 W çıkış gücü durumunda ise sol kol güç MOSFET'leri sıfır gerilim altında ilettime girmeye başlamaktadırlar.

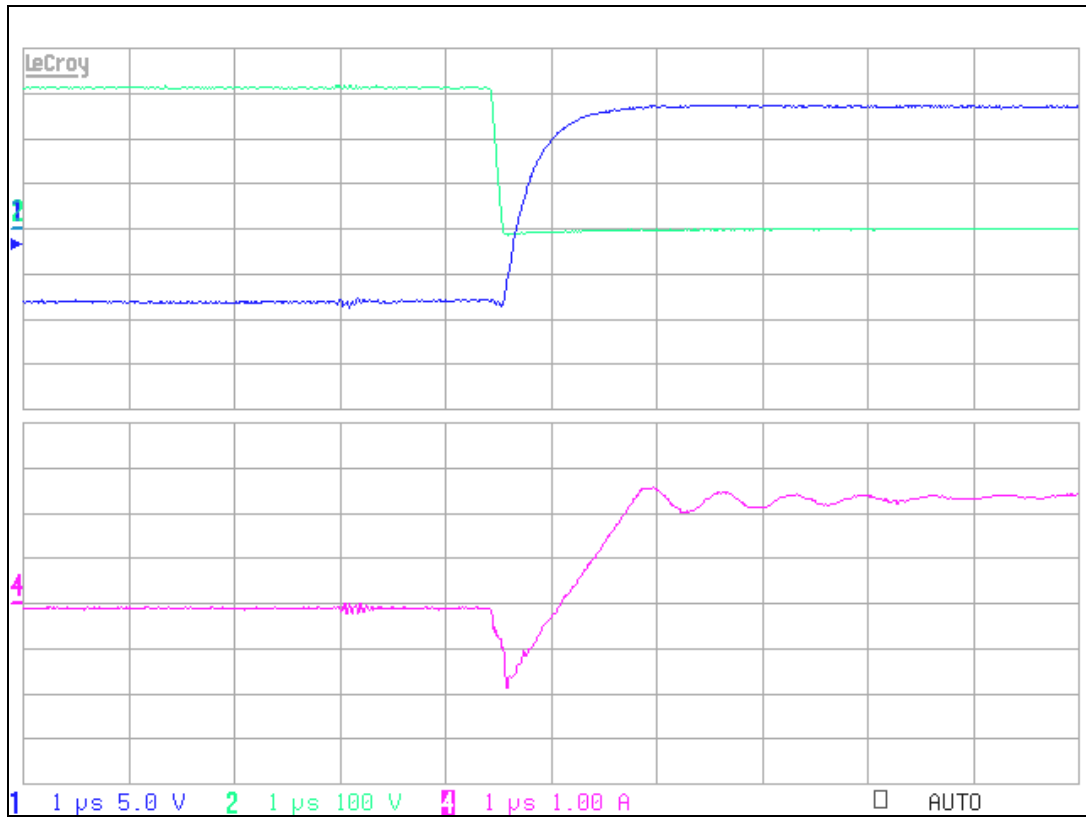
Şekil 6.33 - 6.37 Osiloskop görüntülerinde Kanal 1 gate sürme sinyali, kanal 2 MOSFET drain source gerilimi, kanal 3 MOSFET drain akımıdır.



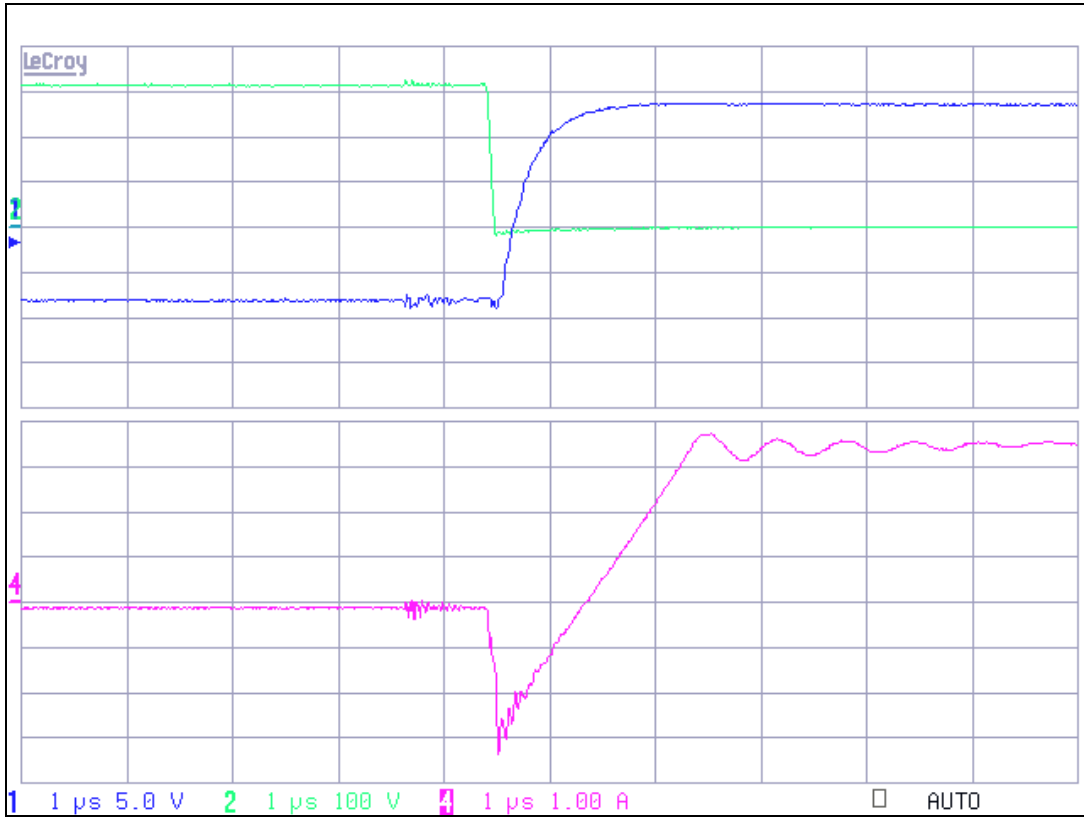
Şekil 6.33 Geri kol Q3 MOSFET'i boşta çalışmada parazitik kapasite deşarjı



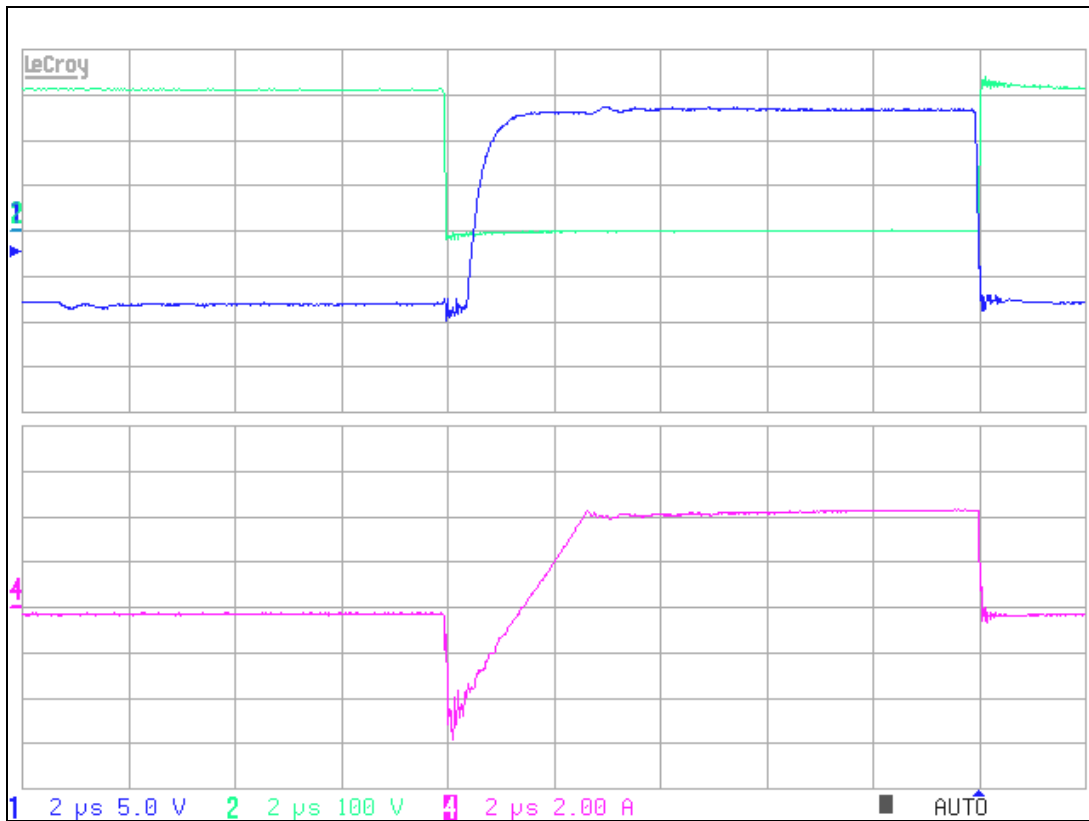
Şekil 6.34 250 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı



Şekil 6.35 500 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı

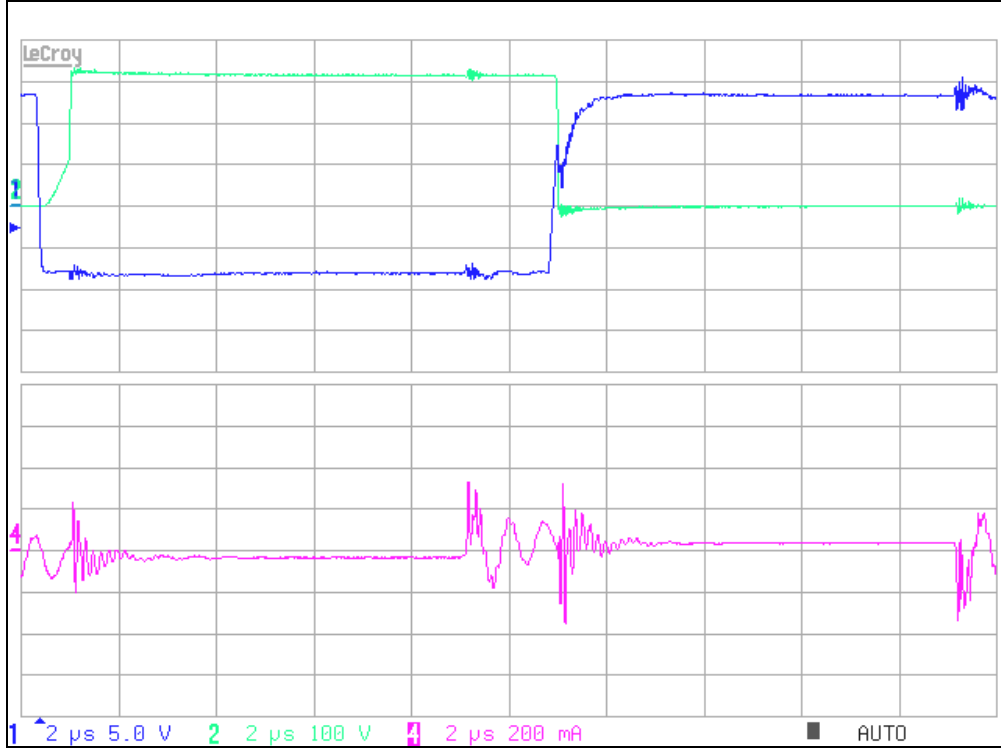


Şekil 6.36 750 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı

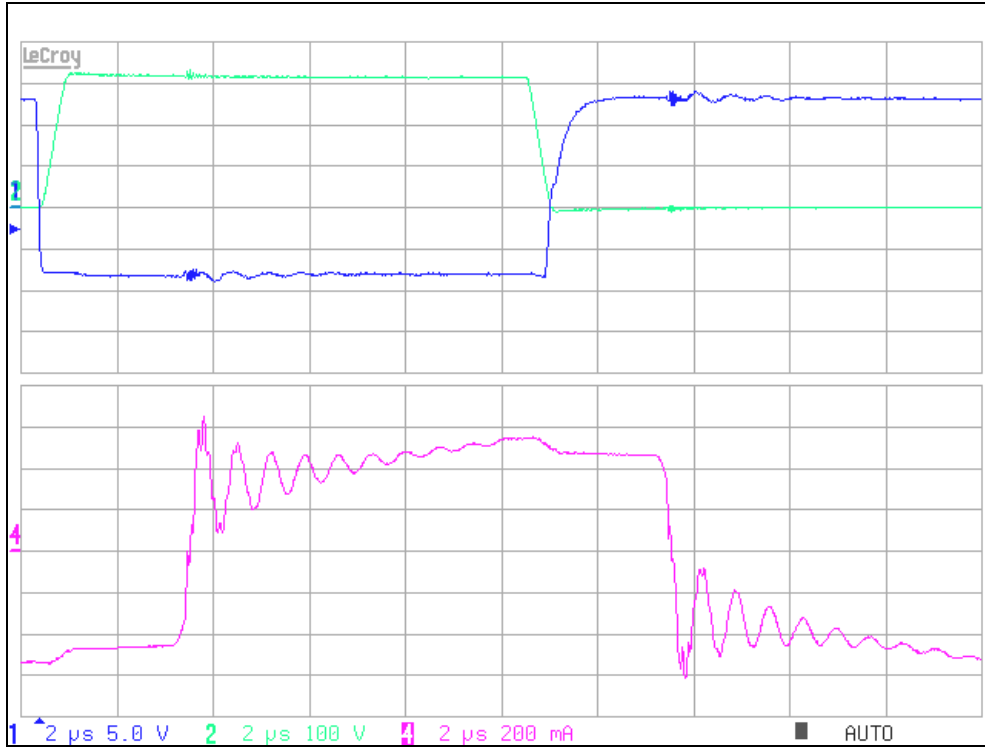


Şekil 6.37 1000 W çıkış gücünde geri kol Q3 MOSFET'i sıfır gerilimde geçiş anı

Şekil 6.38 - Şekil 6.47 Osiloskop görüntülerinde kanal 1 gate sürme sinyali, kanal 2 MOSFET drain-source gerilimi, kanal 3 yüksek frekans transformatörü primer akımıdır.

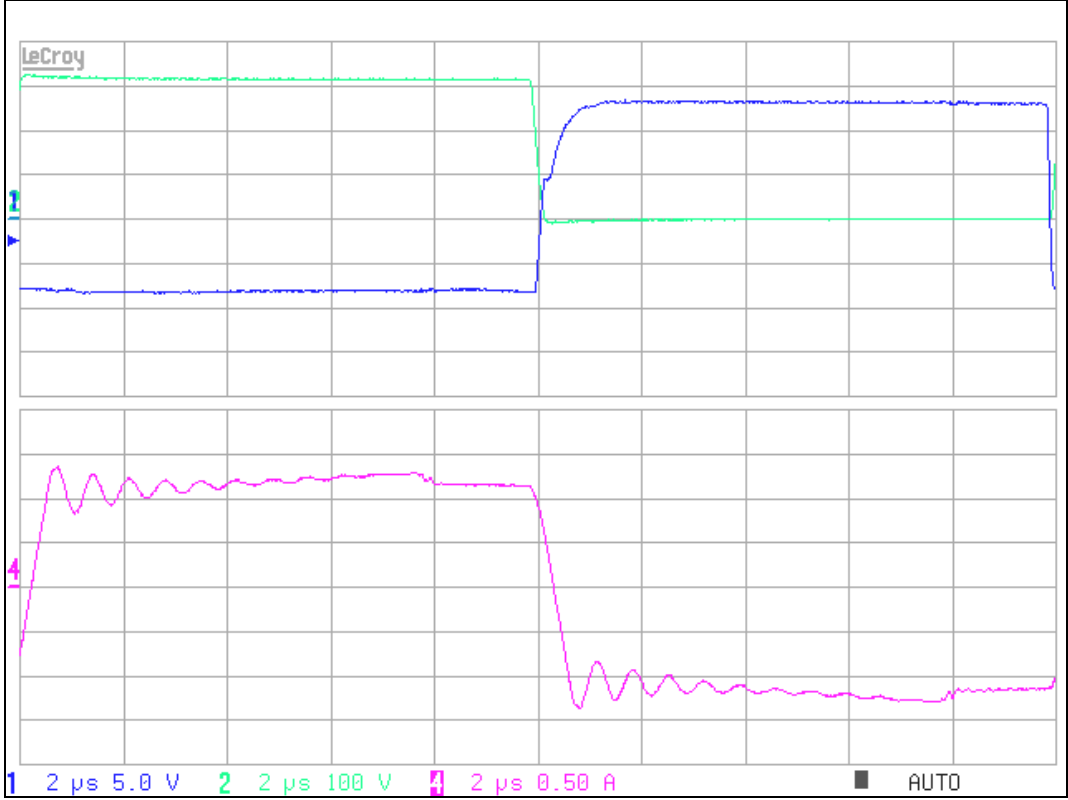


Şekil 6.38 Yüksüz durumda primer akımı ve ileri kol Q2 MOSFET'i dalga şekilleri

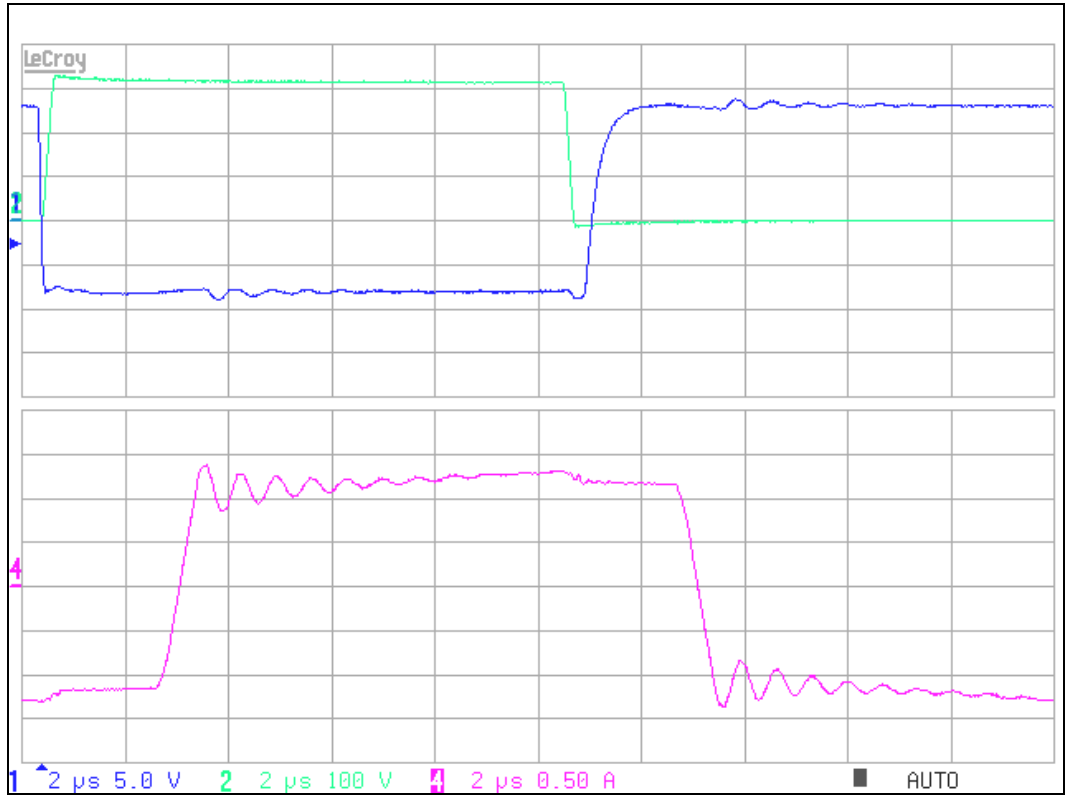


Şekil 6.39 88.95 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri

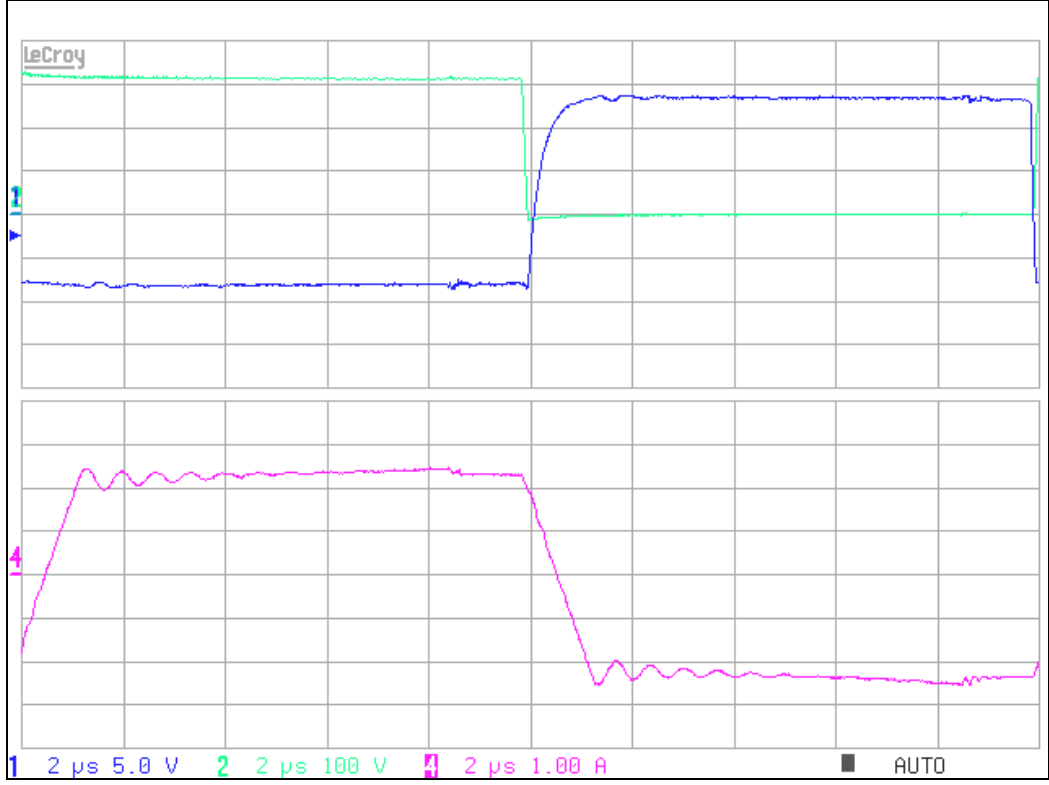




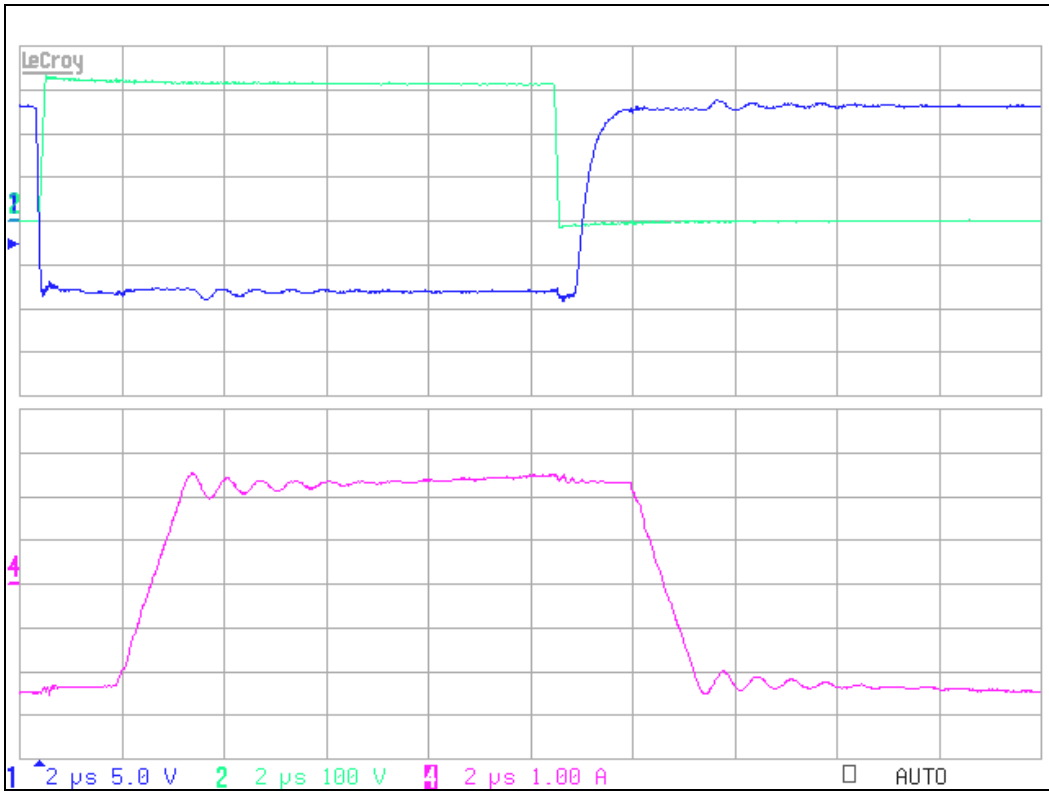
Şekil 6.40 250 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



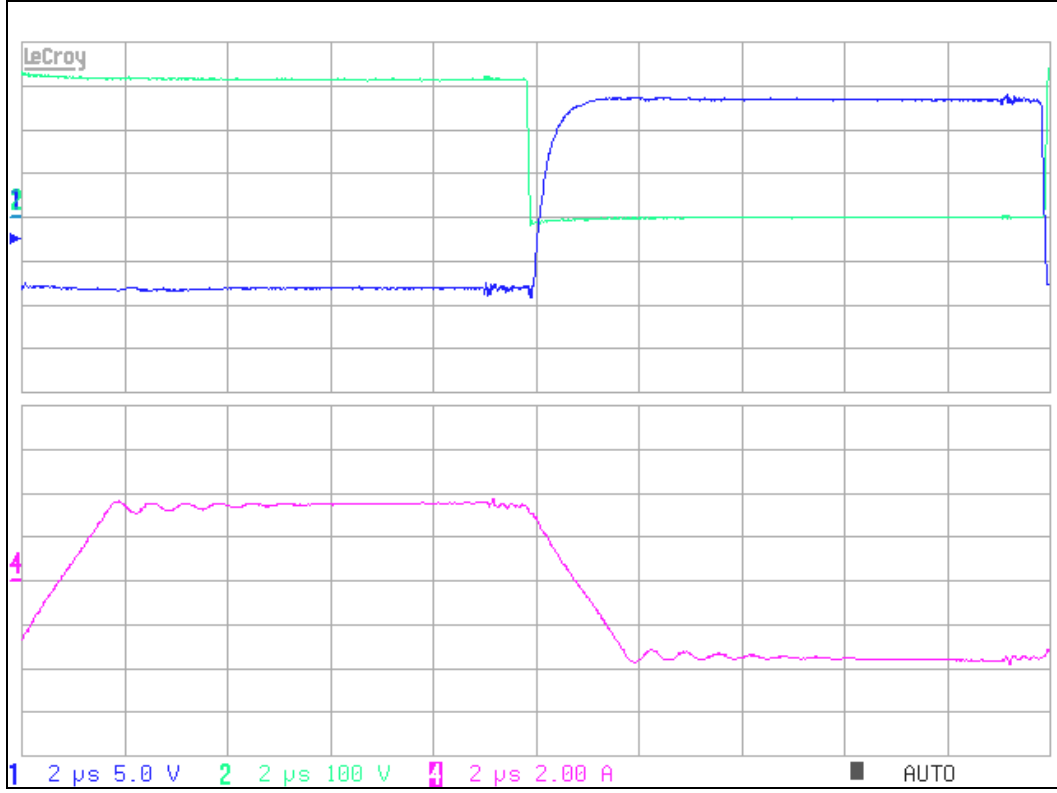
Şekil 6.41 250 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



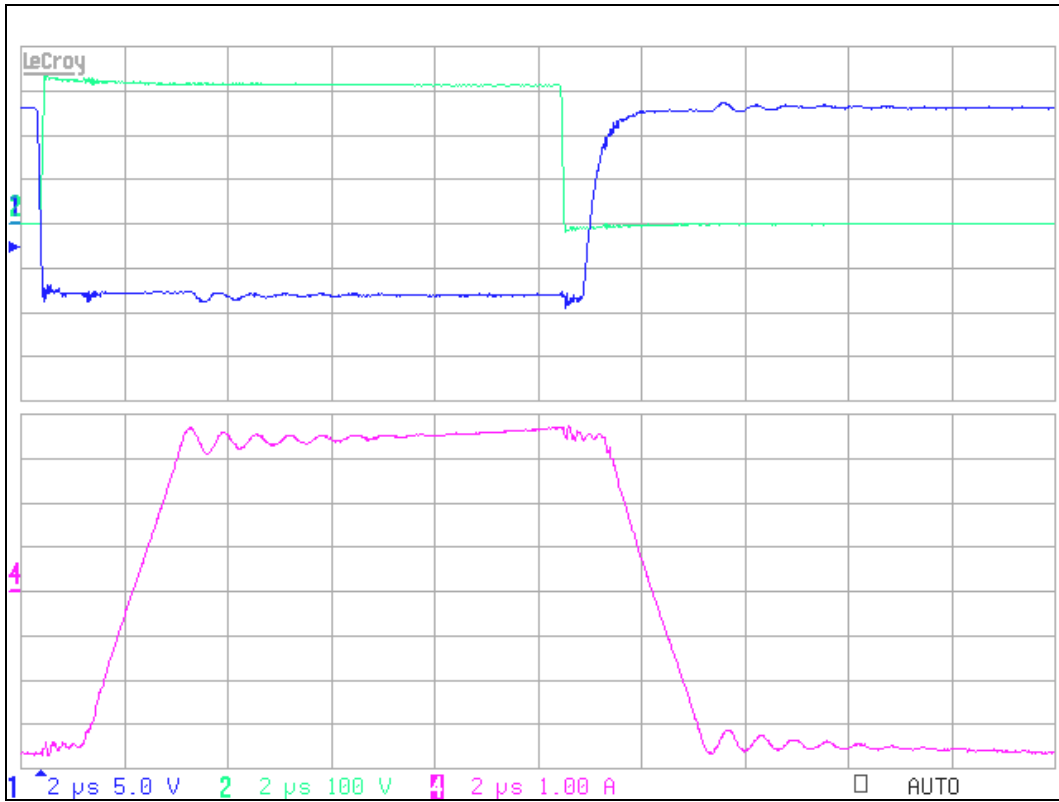
Şekil 6.42 500 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



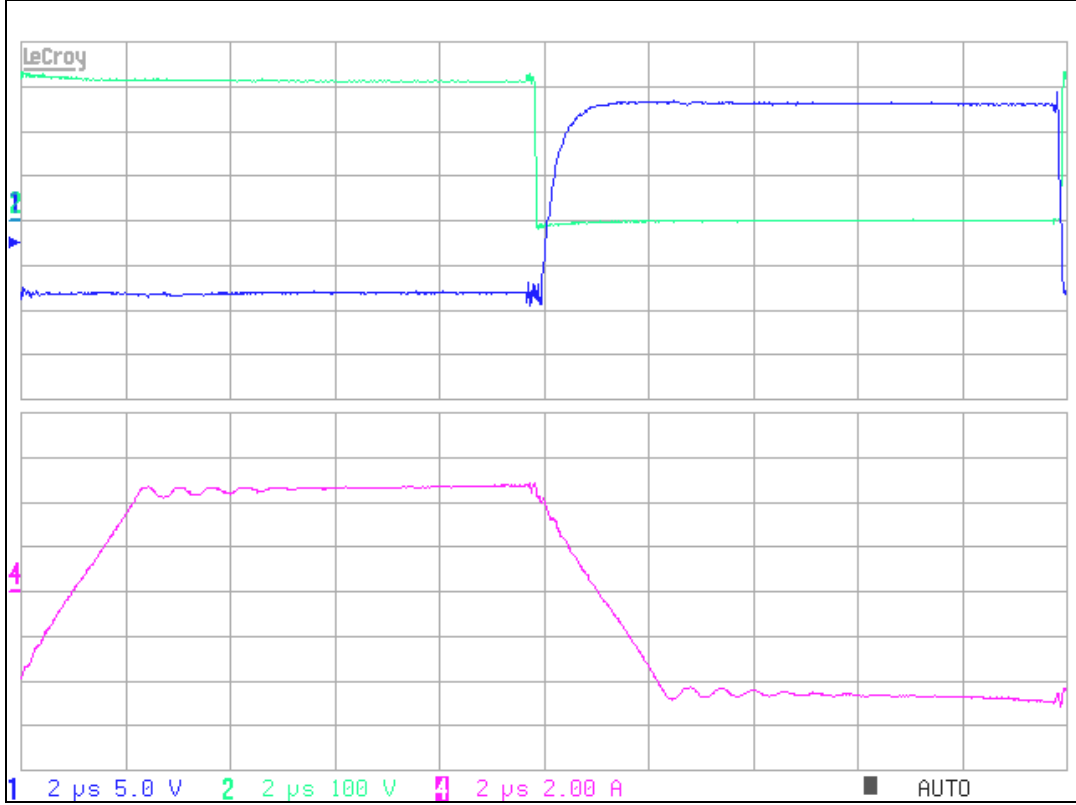
Şekil 6.43 500 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



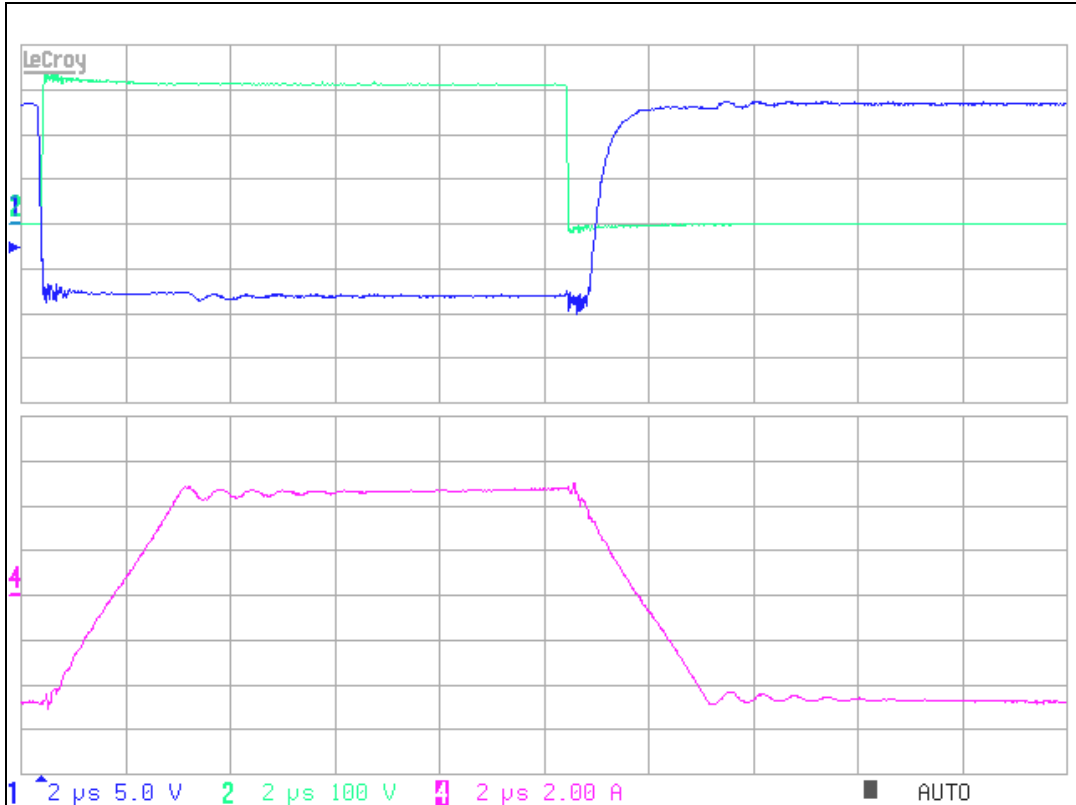
Şekil 6.44 750 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



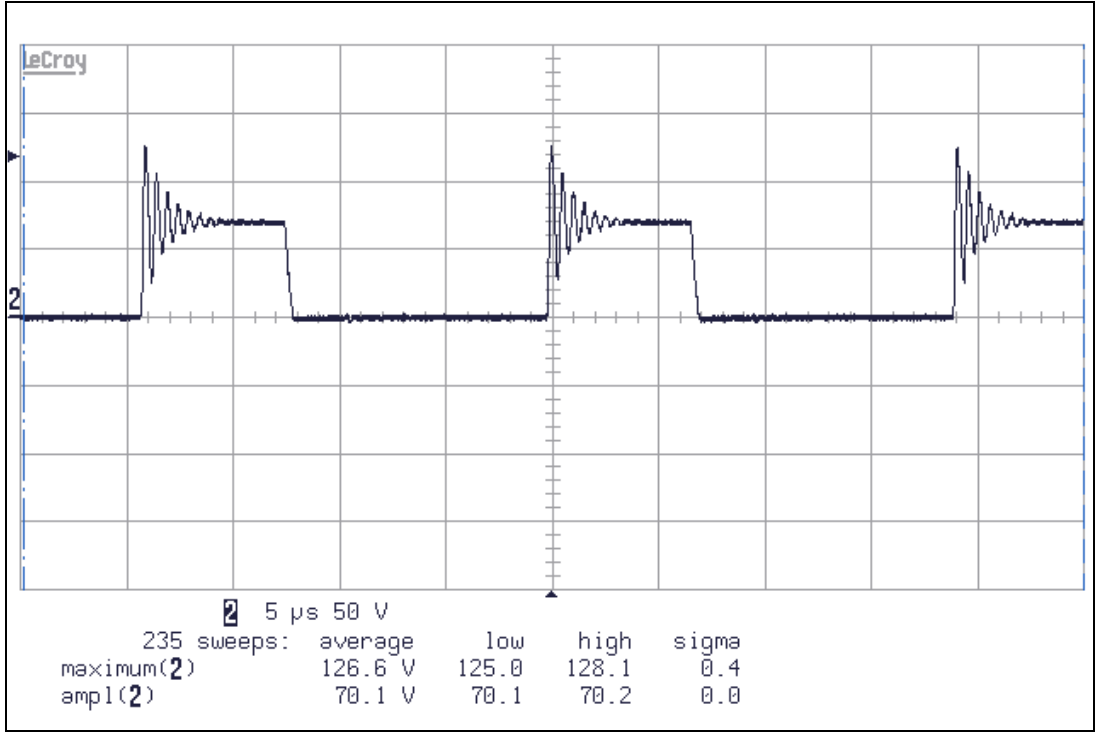
Şekil 6.45 750 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



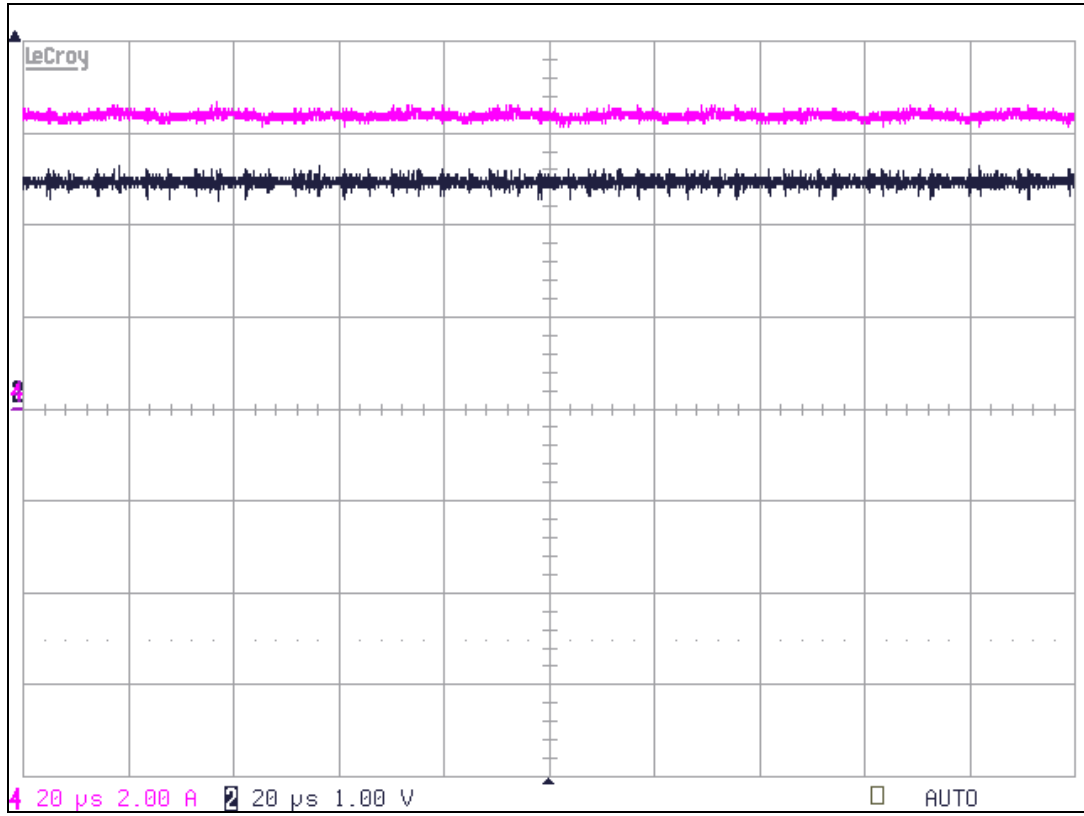
Şekil 6.46 1000 W çıkış yükü durumunda primer akımı ve geri kol Q3 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



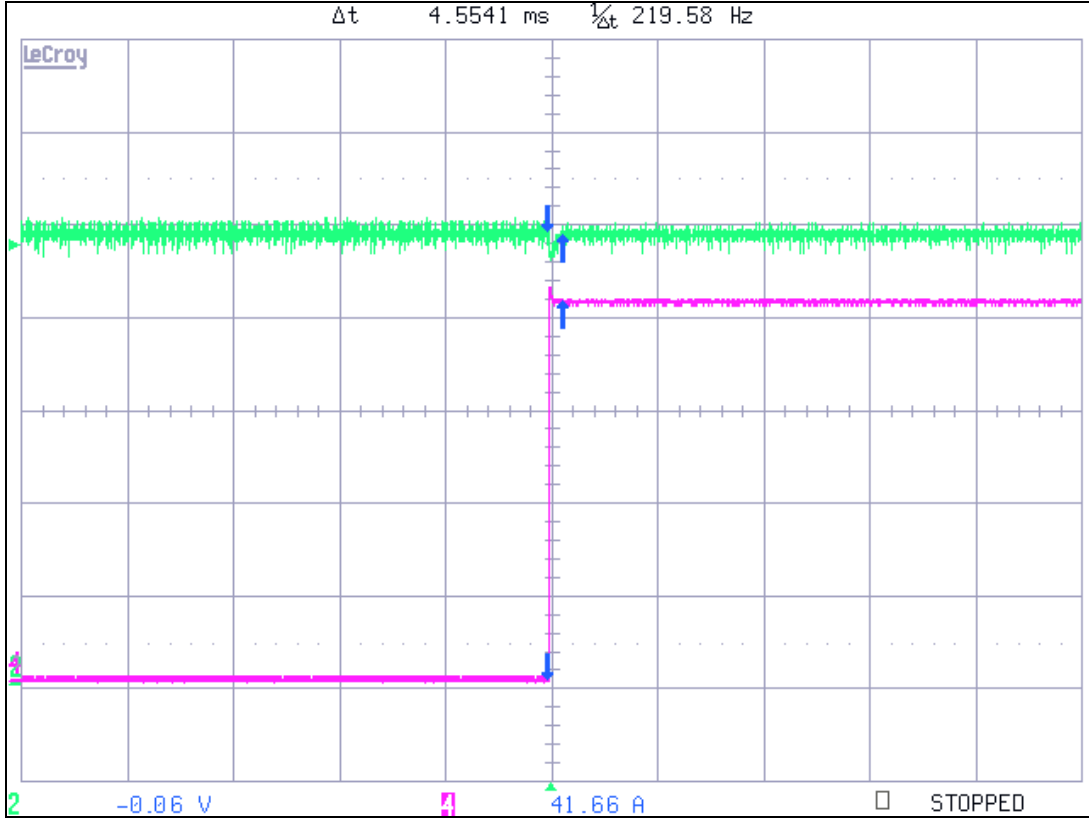
Şekil 6.47 1000 W çıkış yükü durumunda primer akımı ve ileri kol Q2 MOSFET'i  $V_{DS}$  ve  $V_{GS}$  gerilimleri



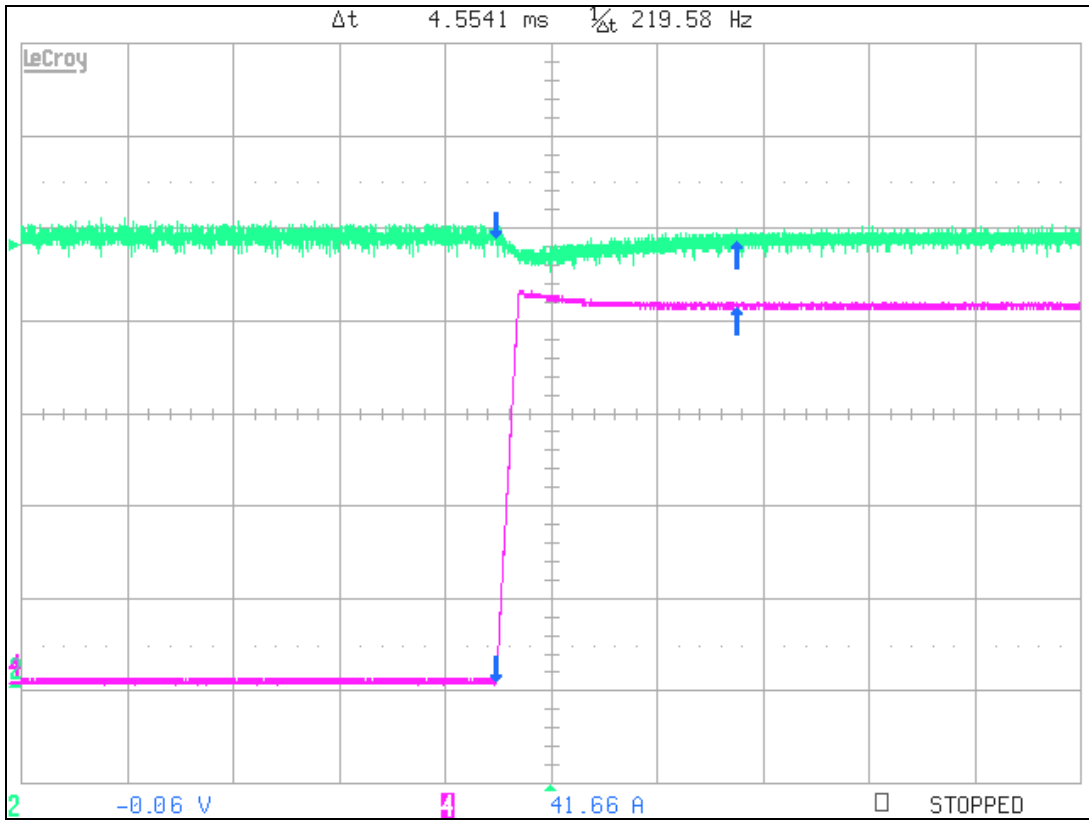
Şekil 6.48 Çıkış Doğrultucu Diyotu Anot-Katot Gerilim Değişimi



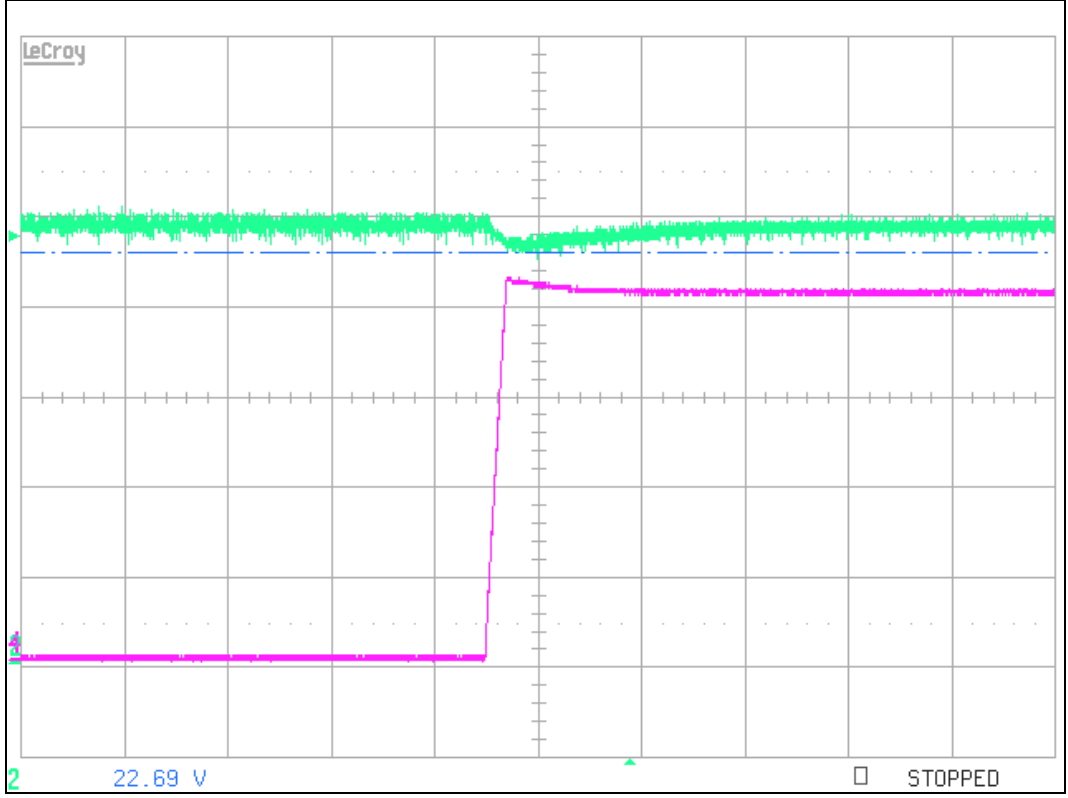
Şekil 6.49 3.42 $\Omega$  Yükte Çıkış Akımı ve Çıkış Gerilimi



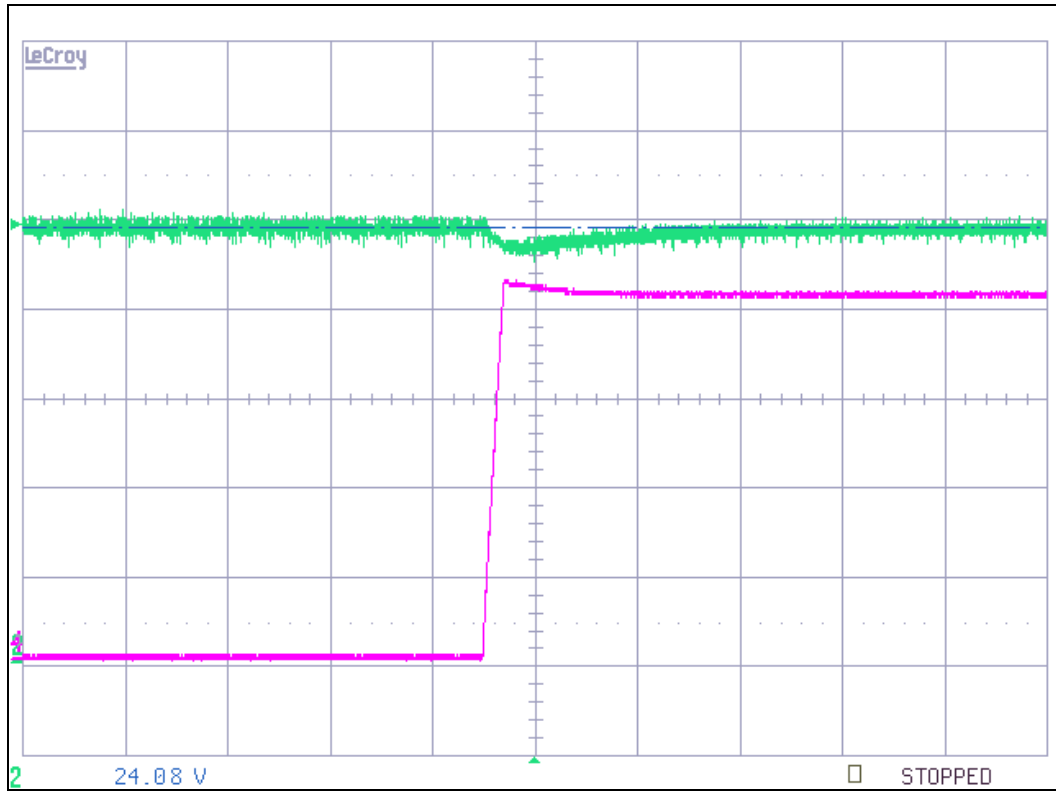
Şekil 6.50 1kW Yükün  $di/dt=200A/1mS$  ile devreye alınması (50 mS/div)



Şekil 6.51 1kW Yükün  $di/dt=200A/1mS$  ile devreye alınması ve sistemin kararlı hal cevap süresi (2 mS/div)



Şekil 6.52 1kW Yükün  $di/dt=200A/1mS$  ile devreye alınması ve çıkış gerilimi minimum değeri (2 mS/div)



Şekil 6.53 1kW Yükün  $di/dt=200A/1mS$  ile devreye alınması ve çıkış gerilimi yeni değeri (2 mS/div)

Şekil 6.28'de ileri kolda bulunan Q2 MOSFET'inin 8.9% yükte sıfır gerilimde geçiş (ZVT) yaparak ilettime girdiği gözükmektedir. Şekil (6.34)'de ise geri kolda bulunan Q3 MOSFET'inin 25% yükte sıfır gerilimde geçiş (ZVT) yaparak ilettime girdiği gözükmektedir. Sıfır gerilimde geçiş olarak ileri kol MOSFET'leri Q4 ile Q2, geri kol MOSFET'leri Q3 ile de Q1 birbirlerinin eşlenikleridir. MOSFET kaçak kapasitesi, teorik olarak MOSFET'in ZVS koşulları altında kesime girmesini sağlasa da, uygulamada Q1, Q2, Q3 ve Q4 MOSFET'lerinin sert bir şekilde kesime girdiği görülmüştür. Burada MOSFET kesime girme kayıplarını azaltan etmen, MOSFET'in çok hızlı bir şekilde kesime götürülmesidir. Böylece düşen kenarlı akım ve yükselen kenarlı gerilim fonksiyonlarının zamana bağlı çarpım değeri azalmış olur. MOSFET'lerin bağlandığı ortak soğutucuda ısınma gözlenmemiş, tam yük altında 48C°'ye yükseldiği tespit edilmiştir.

Şekil (6.48)'de transformatör sekonderi doğrultucu diyotlarının kesim durumunda maruz kaldığı gerilimler gözükmektedir. Transformatör orta uçlu olduğundan dolayı her bir diyota kesim anında 70.6V sekonder gerilimi ters olarak uygulanır.

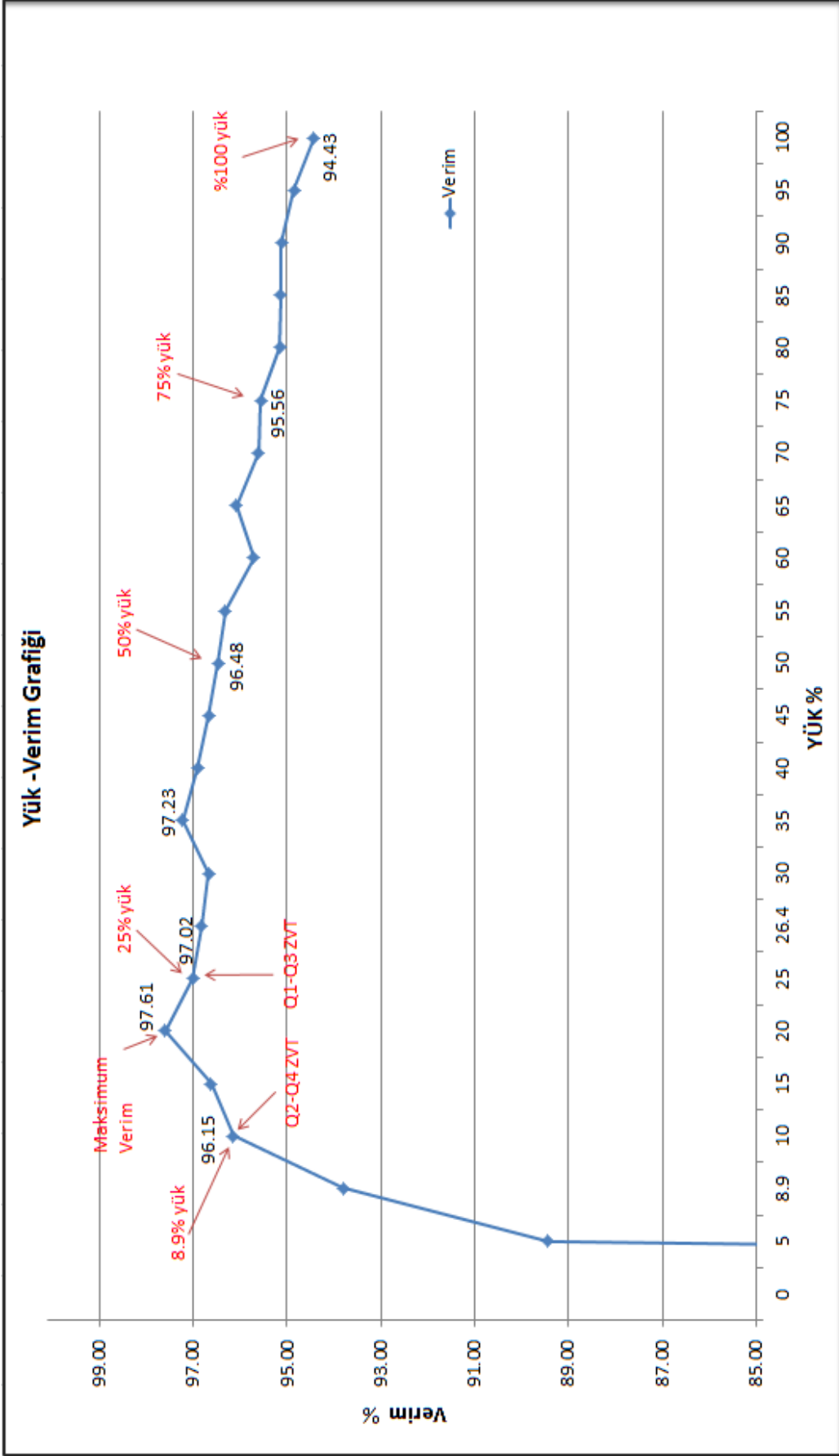
Komütasyon anlarında kesime giden diyotun jonksiyon kapasitesi ile sekondere yansıyan rezonans endüktansı arasında oluşan rezonanstan dolayı diyotlarda, tepe değeri 126V'a kadar ulaşan ani gerilim osilasyonları gözükür. Periyodu birkaç megahertz olan bu osilasyonlar çınlama olarak da adlandırılabilir. Ayrıca diyotların neden olduğu parazitik osilasyonlar primer akımına da yansiyarak primer akımında ve güç MOSFET'leri gate sinyallerinde parazitik osilasyonlara sebebiyet verirler. Diyotların maruz kaldığı parazitik osilasyonların yok edilmesi için bastırma hücrelerinin kullanılması gereklidir. Çıkış diyotları schottky türü seçildiğinden dolayı kesime girerken ters toparlanma akımları diyotun jonksiyonlarında görülmez. Böylece sert anahtarlamamanın kayıp etkileri azalır ve ters toparlanma akımlarının yarattığı EMI girişimleri engellenmiş olur. Çıkış Diyotlarına bağlanan soğutucunun tam yük altında 55 C°'ye yükseldiği tespit edilmiştir.

Şekil (6.26)'da Primer akımı ve yüksek frekans transformatörü primer sargısına uygulanan gerilim gözükmektedir. Burada rezonans süreleri, serbest dolaşım süresi ve kaçak endüktans akımının yön değiştirdiği kayıp bağıl iletim süresinden dolayı primer sargısından sekonder sargıya gerilim kuplajı olmamaktadır.



Çizelge 6.6 Yük durumlarına göre dönüştürücü yumuşak anahtarlar ve verim bilgileri

Giriş Gerilimi	Giriş Akımı	Çıkış Gerilimi	Çıkış Akımı	%Yük	İleri Kol Q2-Q4 $V_{DS}$ Gerilimi	Gerilim Gerilimi	Giriş Gücü	Çıkış Gücü	%Verim
311	0.03	24.07	0	0	311	311	9.33	0	0
311	0.18	24.07	2.08	5	104	283	55.9	50	89.43
311	0.26	24.08	3.15	8.9	0	234	80.8	75.8	93.8
311	0.335	24.08	4.16	10	0	201	104.1	100.2	96.15
311	0.5	24.08	6.24	15	0	127	155.5	150.25	96.6
311	0.66	24.08	8.32	20	0	63	205.2	200.35	97.6
311	0.83	24.08	10.4	25	0	0	258.13	250.4	97
311	0.88	24.09	11	26.4	0	0	273.6	265	96.8
311	1	24.09	12.48	30	0	0	311	300.6	96.67
311	1.16	24.09	14.56	35	0	0	360.7	350.75	97.2
311	1.33	24.09	16.64	40	0	0	413.6	400.9	96.9
311	1.5	24.09	18.72	45	0	0	466.5	451	96.6
311	1.67	24.09	20.8	50	0	0	519.3	501.1	96.5
311	1.84	24.09	22.88	55	0	0	572.2	551.2	96.3
311	2.02	24.09	24.96	60	0	0	628.2	601.3	95.7
311	2.18	24.09	27.04	65	0	0	677.9	651.4	96.1
311	2.36	24.1	29.12	70	0	0	733.9	701.8	95.6
311	2.53	24.1	31.2	75	0	0	786.8	751.9	95.56
311	2.71	24.1	33.28	80	0	0	842.8	802.1	95.2
311	2.88	24.1	35.36	85	0	0	895.6	852.2	95.15
311	3.05	24.1	37.44	90	0	0	948.5	902.3	95.12
311	3.23	24.11	39.52	95	0	0	1004.5	952.82	94.85
311	3.42	24.11	41.66	100	0	0	1063.6	1004.42	94.43



Şekil 6.54 Uygulanan faz kaydırmalı tam köprü DC-DC dönüştürücünün %Yük - %Verim grafiği

Transformatör kaçak endüktansı 11 $\mu$ H değerinde olup yumuşak anahtarlama için yeterli olmadığından, ek olarak doyumlu endüktans kullanılmış ve toplam 87.38  $\mu$ H rezonans endüktansı elde edilmiştir. Düşük yüklerde primer akımına bağlı yön değiştirme süresi kısa olduğundan kritik endüktans değerinden büyük doyumlu endüktans kullanılması, çıkış geriliminin regülasyonuna dair sorun yaratmamaktadır.

8.6 %, 26.4%, 50%, 75% ve 100% yük durumlarında rezonans endüktansının değeri, osiloskop verileri dikkate alınarak eşitlik (6.79)'te hesaplanmıştır.

$$L_{R\_yük\%} = \frac{V \times \Delta t}{\Delta i_{L_R}}$$

$$L_{R\_8.6\%} = \frac{311 \times 67 \times 10^{-9}}{0.22} = 86.82 \mu H$$

$$L_{R\_25\%} = \frac{311 \times 500 \times 10^{-9}}{1.9} = 81.8 \mu H$$

$$L_{R\_50\%} = \frac{311V \times 1 \times 10^{-6}}{4} = 77.75 \mu H \quad (6.79)$$

$$L_{R\_75\%} = \frac{311V \times 1.6 \times 10^{-6}}{7.6} = 71.6 \mu H$$

$$L_{R\_100\%} = \frac{311V \times 2.2 \times 10^{-6}}{10.4} = 65.78 \mu H$$

Böylelikle düşük yüklerde geri kol MOSFET'leri Q1 ve Q3'ün daha düşük  $V_{DS}$  gerilimleri altında iletme girmesi ile verimde iyileşme gözükür. Ayrıca rezonans endüktansının doyuma gitmesi ile dönüştürücünün ani yüklenmeye cevap verebilmesi ve çıkış geriliminin sabit kalması için gerekli olan serbest dolaşım aralığı yeterince sağlanmış olur. Eklenen doyumlu endüktansın primer akımının artması ile doyuma ulaştığı gözlenmiş, nüve sıcaklığında 85 C°'ye kadar artış olduğu tespit edilmiştir. Sıcaklıktaki bu artışın nedeni, doyumlu endüktansın 50kHz trapezoidal formdaki alternatif akımı üzerinden geçirerek bir periyotta iki kez doyuma gidip iki kez doyumdan çıkmasıdır.

Şekil (6.49)'da çıkış akımı ve çıkış gerilimi değişimlerinin oldukça düzgün olduğu gözükmektedir. Çıkış gerilimi hem osiloskop hem de elektronik yük bankası ile kontrol

edilmiştir. Elektronik yük bankasının sabit akım modlu yük yükleme özelliği ile 1 kW yük, şekil (6.50)'de  $di/dt=200A/1mS$  ile devreye alınmış ve sistemin kararlı hal cevabı gözlenmiştir. UCC2895 ile yapılan kapalı çevrim kontrol ile çıkış gerilimi Şekil (6.51)'de gözüktüğü üzere 4.5 mS'de toparlanmıştır. Yük devreye alımı sırasında çıkış geriliminin en düşük değeri şekil (6.52)'den 22.69 V olarak gözlenmiştir. Ayrıca ani yük değişikliklerinde, kontrolörün çıkış geriliminde herhangi bir üst aşımaya neden olmadığı gözlenmiştir.

Çıkış akımı Çizelge 6.6'da belirtilen % yük durumlarına karşılık gelen akımlar ile yüklenmiş, DC-DC dönüştürücünün verimi ve yumuşak anahtarlama ile çalıştığı yük koşulları belirlenmiştir. Verileri çizelge 6.6'dan alınan faz kaydırmalı DC-DC tam köprü dönüştürücünün, Şekil (6.54)'de çıkış yüküne bağlı verim grafiği gösterilmiştir. Grafikte dönüştürücünün sıfır gerilimde geçiş yaptığı noktalar yük durumuna göre vurgulanmıştır.

Kavramsal tasarım ile uygulama arasında, tam yük koşulları altında % 0.75 hata payı ile verimlilik yüzdesi hesaplanan seviyeden daha iyi seviyede çıkmıştır. Tam yükte hesaplanan verim seviyesi % 93.8, uygulamada çıkan verim ise % 94.4tür. Ayrıca çalışma şartları boyunca en yüksek verim 200 W çıkış gücü altında % 97.61 olarak görülmüştür. Yük arttıkça verimin düşmesi, dönüştürücü çıkış akımının artması ile çıkış doğrultucu diyotları üzerinde gözlenen iletim kayıplarının artması ile açıklanır.

### SONUÇ VE ÖNERİLER

Bu çalışmada sıfır gerilim geçişli faz kaydırmalı tam köprü türü bir PWM DC-DC dönüştürücü incelenmiş ve bu topolojinin oluşturduğu uygulama devresi gerçekleştirilmiştir.

Tezde, ilk olarak anahtarlama güç kaynakları özellikleri ve yumuşak anahtarlama kavramı ele alınmış, daha sonra literatürde yer alan temel faz kaydırmalı tam köprü türü DC-DC dönüştürücü detaylı olarak incelenmiştir.

Yüksek güçlü uygulamalarda tercih edilen bu topolojide, güç MOSFET'leri sıfır gerilim altında iletme sokularak iletme girme anahtarlama kayıpları düşürülmektedir. Ayrıca transformator kaçak endüktansı ve MOSFET kaçak kapasitesinin rezonans elemanları olarak kullanılışı ve ilave bastırma hücrelerine gerek kalmayışı nedeniyle bu topoloji yüksek güçlü, yüksek verim ve giriş çıkış izolasyonu istenen uygulamalarda tercih sebebi olmaktadır.

Ancak Literatürde yer alan temel sıfır gerilim geçişli faz kaydırmalı tam köprü pwm türü bir DC-DC dönüştürücüde, sıfır gerilimde geçiş (ZVT) aralığı yük akımına bağlıdır. Bu yüzden temel topolojideki yapıya ek olarak, transformator kaçak endüktansına seri bir doyumlu endüktans ilave edilerek devrenin ZVT çalışma aralığı arttırılmıştır. Ayrıca primer akımının rezonans endüktansına bağlı yön değiştirme süresi, doyumlu endüktansın doyuma gitmesi ile kısaltılarak serbest dolaşım aralığı ve bağlı kayıp iletim süreleri optimize edilmiştir.

Laboratuvarda gerçekleştirilen, giriş gerilimi 311VDC, anahtarlama frekansı 100 kHz ve gücü 1000 W (24 V / 41.66 A) olan uygulama devresinde ileri kol Q2-Q4 MOSFET'lerinin 8.6% yükten itibaren, geri kol Q1-Q3 MOSFET'lerinin ise 25%

yükten itibaren geniş ZVT aralığında çalıştıkları görülmüştür. Transformator primer sargısına ilave edilen doyumlu endüktansın, geri kol MOSFET'leri Q1 ve Q3 parazitik kapasitelerini klasik topolojiye göre daha düşük yüklerde deşarj ettiği ve ZVT ile iletme girmelerini sağladığı gözlenmiştir. Doyumlu endüktansın yüksek yüklerde doyuma gitmesi ile dönüştürücünün ani yüklenmeye cevap verebildiği ve çıkış geriliminin regülasyonu için gerekli olan serbest dolaşım aralığının yeterince sağlandığı görülmüştür. Bununla birlikte doyumlu endüktansta doyuma bağlı gözüken sıcaklık artışı ve çıkış diyotları üzerinde oluşan yüksek genlikli parazitik osilasyonlar, giderilmesi gereken dezavantajlar olarak sonuçlanmıştır.

## KAYNAKLAR

---

- [1] Bodur, H., (2003), DC-DC Dönüştürücülerde Yumuşak Anahtarlama Teknikleri YTÜ Ders Notları, 2003, YTÜ, İstanbul
- [2] Kazimierczuk, M.K., (2008). Pulse-Width Modulated DC-DC Converters, First Edition, Dayton.
- [3] Sokal, N.O., ve Sokal A.D., (1975) Class E – A new class of high-efficiency tuned single ended switching power amplifiers. IEEE Journal of Solid-State Circuits, vol. 10:168-176
- [4] Bodur, H., Bakan, A.F., Aksoy, İ. ve Altıntaş N., (2008) - IGBT Tabanlı Tam Köprü PSPWM DC-DC Dönüştürücüde Bastırma Kondansatörlerinin Belirlenmesi. Eleco'2008 Elektrik-Elektronik-Bilgisayar Mühendisliği Sempozyumu ve Fuar Bildirileri, Bursa.
- [5] Carsten,B., (1986), “Fast Accurate Measurement of Core Loss at High Frequencies”, PC & IM Magazine, March 1986
- [6] Sabate, J. A., Vlatkovic, V., Ridley, R. B., Lee, F. C. ve Cho, B. H., (1990), “Design Considerations for High Voltage, High Power Full-Bridge Zero Voltage Switched PWM Converter”, IEEE Applied Power Electronics Conference, 1990, 275-284
- [7] Fisher, R. A., Ngo, K. D. T. ve Kuo, M. H., (1988), 500 kHz 250 W DC-DC Converter with Multiple Outputs Controlled by Phase-Shift PWM and Magnetic Amplifier , High Frequency Power Conversion Proceedings, May 1988, 100-110
- [8] L.H. Mweene, C.A. Wright, ve M.F. Schlecht, (1999) A 1 KW, 500 KHz front-endconverter for a distributed power supply system," in Applied Power Electronics Conference Proceedings, 1989, 423-432
- [9] J. G. Cho, J. A. Sabate, and F. C. Lee, (1994) Novel full-bridge zero-voltage-transition PWM dc/dc converter for high power applications. IEEE Applied Power Electronics Conference, 1994, 143–149

- [10] Bodur, H., (2004), Güç Elektroniği Endüstriyel Uygulamaları 1, YTÜ Ders Notları, 2004, YTÜ, İstanbul
- [11] İşbilir, H., (2005), Yüksek Güçlü Yumuşak Anahtarlmalı Tam Köprü Bir Anahtarlmalı Güç Kaynağı, Yüksek Lisans Tezi, YTÜ Fen Bilimleri Enstitüsü, İstanbul.
- [12] Mohan, N., (2007), Power Electronics: Converters, Applications, and Design, Second Edition, Minneapolis.
- [13] Texas Instruments., (2010), UCC2895 Bicomos Advanced Phase-Shift PWM Controller Datasheet
- [14] Andreyca, B., (1993a), Designing a PhaseShifted Zero Voltage Transition (ZVT) Power Converter, Unitrode Power Design Seminar Note, 1993
- [15] Andreyca, B., (1997), Phase Shifted, Zero Voltage Transition Design Considerations and the UC3875 PWM Controller, Unitrode Application Note, May 1997
- [16] Dierberger, K., (1997), A New Generation of Power MOSFET Offers Improved Performance at Reduced Cost”, Advanced Power Technology Application Note, December 1997
- [17] Hamo, D. J., (1995), A 50W, 500kHz, Full-Bridge, Phase-Shift, ZVS Isolated DC to DC Converter Using the HIP4081A”, Intersil Application Note, 1995
- [18] Bakan, F., (2009), Anahtarlmalı Güç Kaynaklarının Tasarımı YTÜ Ders Notları, 2009, YTÜ, İstanbul
- [19] Chen, W., Lee, F. C., Jovanovic ve M. M., Sabate, J. A., (1995), A Comparative Study of a Class of Full Bridge Zero-Voltage-Switched PWM Converters, IEEE Applied Power Electronics Conference, March 1995, Vol.2, 893-899
- [20] Dixon, L. H., (1996), Magnetics Design for Switching Power Supplies, Unitrode Power Design Seminar Note, 1996
- [21] O’Loughlin, M., (2010), UCC28950 600-W Phase-Shifted Full-Bridge Application Report, Texas Instruments October 2010
- [22] Hua, G., Lee, F., ve Jovanovic, M., (1993) An Improved Full-Bridge Zero-Voltage Switched PWM Controller Using a Saturating Inductor, IEEE Transactions on Power Electronics
- [23] Mammano, B. ve Mitchell, D., (200) Designing Stable Control Loops, Modern Power Conversion Techniques Seminar, September 2000, Las Vegas
- [24] Dhar, P., Jain D., Zhang, H., Jain, P. ve Bansal, N., (2001) Full Bridge DC/DC Converter For Low Voltage And High Current Applications, Cistel Technology Inc.

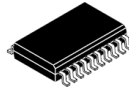


- [25] Uslu, M., (2006) Analysis, Design, And implementation of 5 kW Zero Voltage Switching Phase-Shifted Full Bridge DC/DC Converter Based Power Supply For Arc Welding, Yüksek Lisans Tezi, ODTÜ Fen Bilimleri Enstitüsü, Ankara
- [26] Erickson, W., R., Maksimovic, D., (2004) Fundamentals Of Power Electronics, Second Edition, Colorado
- [27] Rahimi, A., M, Parto, P., Asadi, P., (2002) Compensator Design Procedure for Buck Converter with Voltage-Mode Error-Amplifier , International Rectifier Application Note AN-1162
- [28] Garvey, R., (2011) UCC2895 TYPIII-B kapalı çevrim PID kontrolör tasarımı, kişisel görüşme, Texas Instruments Power Seminar, İstanbul, Mayıs 2011
- [29] Magnetics Powder Core Catalog 2011, <http://www.mag-inc.com/design/technical-documents#>, 2 Şubat 2011
- [30] Curve Fit Equations for Ferrite Materials, <http://www.mag-inc.com/design/technical-documents#>, 20 Şubat 2011
- [31] Colonel McLyman, Wm., T, (2006) Transformer And Inductor Design Handbook, Third Edition, Revised and Expanded, New York
- [32] 3 kW grid-connected PV system, based on the STM32x  
[http://www.st.com/internet/com/TECHNICAL\\_RESOURCES/TECHNICAL\\_LITERATURE/APPLICATION\\_NOTE/CD00253868.pdf](http://www.st.com/internet/com/TECHNICAL_RESOURCES/TECHNICAL_LITERATURE/APPLICATION_NOTE/CD00253868.pdf), AN3095 Application Note, 15 Şubat 2011
- [33] Rashid H. M., (2001), Power Electronics Handbook, Acedemic Press, Canada
- [34] Bottrill. J., (2008), UCC2895 Layout and Grounding Recommendations, Texas Instruments Application Report SLUA501, April 2008
- [35] Balogh,L., (2001), Design And Application Guide For High Speed MOSFET Gate Drive Circuits, <http://focus.ti.com/lit/ml/slup169/slup169.pdf>, 17 Aralık 2010
- [36] Estimating MOSFET Parameters from the Data Sheet,  
<http://focus.ti.com/lit/ml/slup170/slup170.pdf>, 17 Aralık 2010
- [37] Pathak, A., (2003), How to Drive MOSFETs and IGBTs into the 21st Century, IXYS Application Report
- [38] Andreycak, B., (1999), "New Driver IC's Optimize High Speed MOSFET Switching Characteristics", Unitrode 1993
- [39] Baginski, P., (2006), Driving IGBTs with Unipolar Gate Voltage , Infineon Application Note, January 2008

**KOMPONENT KATALOGLARI**

Bu bölümde tasarımda kullanılan elektronik ve manyetik komponentlerin katalogları verilmiştir.

# A-1 UCC2895 Faz Kaydırmalı PWM Kontrolörü



UCC1895  
UCC2895  
UCC3895

SLUS1570 - DECEMBER 1999 - REVISED APRIL 2010

## BiCMOS ADVANCED PHASE-SHIFT PWM CONTROLLER

### FEATURES

- Programmable Output Turn-on Delay
- Adaptive Delay Set
- Bidirectional Oscillator Synchronization
- Voltage-Mode, Peak Current-Mode, or Average Current-Mode Control
- Programmable Softstart/Softstop and Chip Disable via a Single Pin
- 0% to 100% Duty-Cycle Control
- 7-MHz Error Amplifier
- Operation to 1 MHz
- Typical 5-mA Operating Current at 500 kHz
- Very Low 150- $\mu$ A Current During UVLO

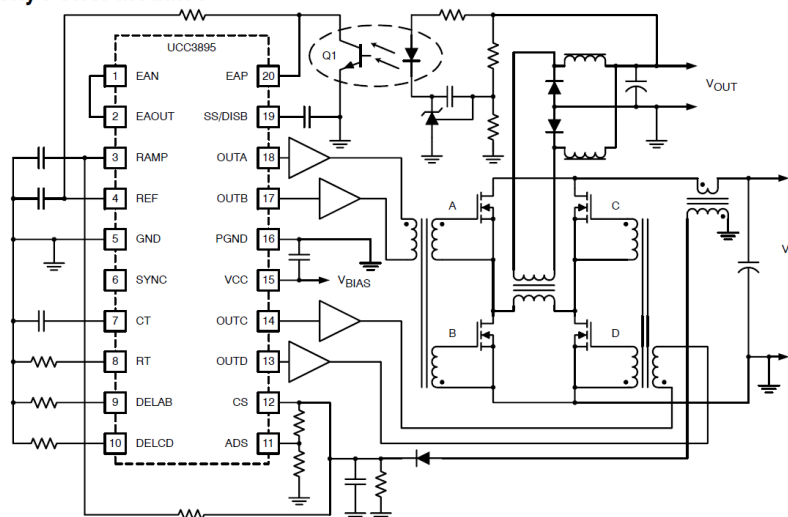
### DESCRIPTION

The UCC3895 is a phase-shift PWM controller that implements control of a full-bridge power stage by phase shifting the switching of one half-bridge with respect to the other. It allows constant frequency pulse-width modulation in conjunction with resonant zero-voltage switching to provide high efficiency at high frequencies. The part can be used either as a voltage-mode or current-mode controller.

While the UCC3895 maintains the functionality of the UC3875/6/7/8 family and UC3879, it improves on that controller family with additional features such as enhanced control logic, adaptive delay set, and shutdown capability. Since it is built using the BCDMOS process, it operates with dramatically less supply current than its bipolar counterparts. The UCC3895 can operate with a maximum clock frequency of 1 MHz.

### APPLICATIONS

- Phase-Shifted Full-Bridge Converters
- Off-Line, Telecom, Datacom and Servers
- Distributed Power Architecture
- High-Density Power Modules



UDG-03123



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 2008 - 2010, Texas Instruments Incorporated

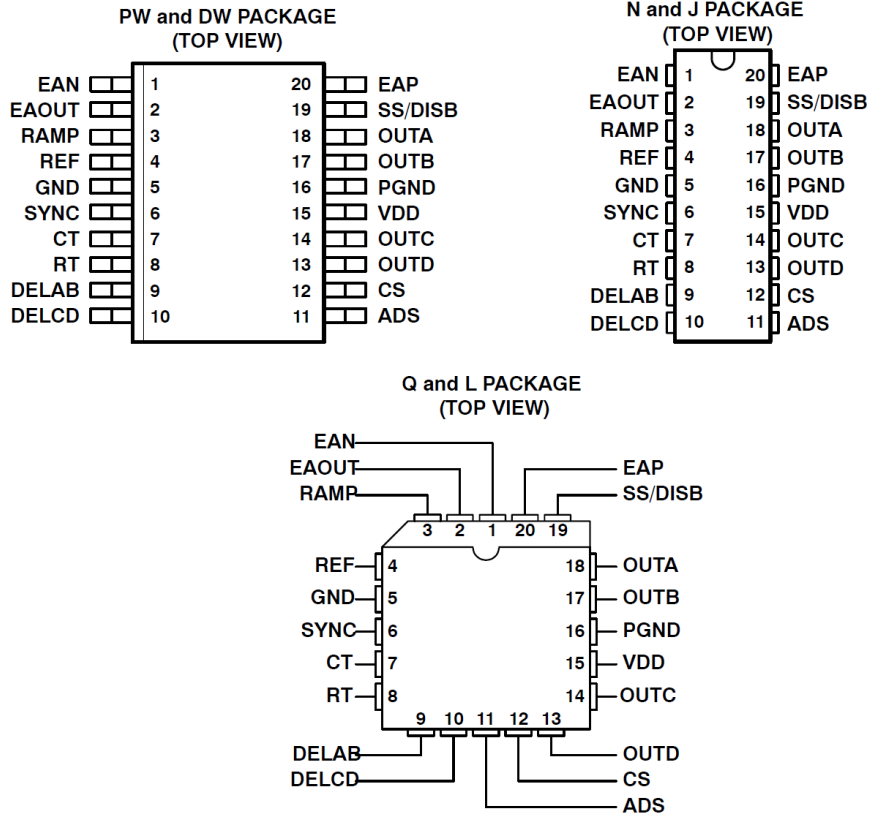
**UCC1895**  
**UCC2895**  
**UCC3895**

SLUS1570 - DECEMBER 1999 - REVISED APRIL 2010

**ORDERING INFORMATION**

T <sub>A</sub>	PACKAGED DEVICES					
	SOIC-20(DW) <sup>(1)</sup>	PDIP-20(N)	TSSOP-20(PW) <sup>(1)</sup>	PLCC-20(Q) <sup>(1)</sup>	CLCC-20(L)	CDIP-20(J)
-55°C to 125°C					UCC1895L	UCC1895J
-40°C to 85°C	UCC2895DW	UCC2895N	UCC2895PW	UCC2895Q		
0°C to 70°C	UCC3895DW	UCC3895N	UCC3895PW	UCC3895Q		

<sup>(1)</sup> The DW, PW and Q packages are available taped and reeled. Add TR suffix to device type (e.g. UCC2895DWTR) to order quantities of 2000 devices per reel for DW.



PART	T <sub>JA</sub>	T <sub>Jc</sub>	UNIT
UCC2895DW	90	25	°C/W
UCC2895N	80	35	
UCC2895PW	125	14	
UCC2895Q	75	34	
UCC1895J	85	28	
UCC1895L	80	20	

### ABSOLUTE MAXIMUM RATINGS

All voltage values are with respect to the network ground terminal unless otherwise noted. <sup>(2)</sup>

		UCCx895N	UNIT
Supply voltage	( $I_{DD} < 10 \text{ mA}$ )	17	V
Supply current		30	mA
Reference current		15	
Output current		100	
Analog inputs	EAP, EAN, EAOUT, RAMP, SYNC, ADS, CS, SS/DISB	-0.3 V to REF+0.3 V	V
Drive outputs	OUTA, OUTB, OUTC, OUTD	-0.3 V to VCC + 0.3 V	
Power dissipation at $T_A = 25^\circ\text{C}$	DW-20 package	650	mW
	N-20 package	1	W
Storage temperature range, $T_{stg}$		-65 to 150	°C
Junction temperature range, $T_J$		-55 to 150	
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds		300	

<sup>(2)</sup> Stresses beyond those listed under absolute maximum ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to Absolute Maximum Rated conditions for extended periods may affect device reliability

### RECOMMENDED OPERATING CONDITIONS<sup>(3)</sup>

	MIN	TYP	MAX	UNIT
Supply voltage, $V_{DD}$	10		16.5	V
Supply voltage bypass capacitor, $V_{DD}^{(1)}$		$10 \times C_{REF}$		$\mu\text{F}$
Reference bypass capacitor, $C_{REF}^{(2)}$ (UCC1895)	0.1		1.0	
Reference bypass capacitor, $C_{REF}^{(2)}$ (UCC2895, UCC3895)	0.1		4.7	
Timing capacitor, $C_T$ (for 500 kHz switching frequency)		220		pF
Timing resistor, $R_T$ (for 500 kHz switching frequency)		82		k $\Omega$
Delay resistor $R_{DEL\_AB}$ , $R_{DEL\_CD}$	2.5		40	
Operating junction temperature, $T_J^{(4)}$	-55		125	°C

<sup>(1)</sup> The  $V_{DD}$  capacitor should be a low ESR, ESL ceramic capacitor located directly across the VDD and PGND pins. A larger bulk capacitor should be located as physically close as possible to the  $V_{DD}$  pins.

<sup>(2)</sup> The  $V_{REF}$  capacitor should be a low ESR, ESL ceramic capacitor located directly across the REF and GND pins. If a larger capacitor is desired for the  $V_{REF}$  then it should be located near the  $V_{REF}$  cap and connected to the  $V_{REF}$  pin with a resistor of 51  $\Omega$  or greater. The bulk capacitor on  $V_{DD}$  must be a factor of 10 greater than the total  $V_{REF}$  capacitance.

<sup>(3)</sup> It is recommended that there be a single point grounded between GND and PGND directly under the device. There should be a separate ground plane associated with the GND pin and all components associated with pins 1 through 12 plus 19 and 20 be located over this ground plane. Any connections associated with these pins to ground should be connected to this ground plane.

<sup>(4)</sup> It is not recommended that the device operate under conditions beyond those specified in this table for extended periods of time.

## A-2 IRFP460A Güç Mosfeti



**IRFP460A, SiHFP460A**

Vishay Siliconix

### Power MOSFET

PRODUCT SUMMARY		
$V_{DS}$ (V)	500	
$R_{DS(on)}$ ( $\Omega$ )	$V_{GS} = 10\text{ V}$	0.27
$Q_g$ (Max.) (nC)	105	
$Q_{gs}$ (nC)	26	
$Q_{gd}$ (nC)	42	
Configuration	Single	

#### FEATURES

- Low Gate Charge  $Q_g$  Results in Simple Drive Requirement
- Improved Gate, Avalanche and Dynamic  $dV/dt$  Ruggedness
- Fully Characterized Capacitance and Avalanche Voltage and Current
- Effective  $C_{oss}$  Specified
- Compliant to RoHS Directive 2002/95/EC



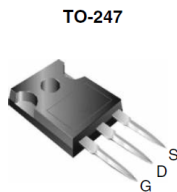
RoHS\*  
COMPLIANT

#### APPLICATIONS

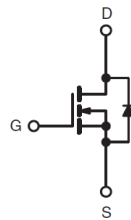
- Switch Mode Power Supply (SMPS)
- Uninterruptable Power Supply
- High Speed Power Switching

#### TYPICAL SMPS TOPOLOGIES

- Full Bridge
- PFC Boost



TO-247



N-Channel MOSFET

ORDERING INFORMATION	
Package	TO-247
Lead (Pb)-free	IRFP460APbF SiHFP460A-E3
SnPb	IRFP460A SiHFP460A

ABSOLUTE MAXIMUM RATINGS $T_C = 25\text{ }^\circ\text{C}$ , unless otherwise noted				
PARAMETER	SYMBOL	LIMIT	UNIT	
Drain-Source Voltage	$V_{DS}$	500	V	
Gate-Source Voltage	$V_{GS}$	$\pm 30$		
Continuous Drain Current	$V_{GS}$ at 10 V	$T_C = 25\text{ }^\circ\text{C}$	20	
		$T_C = 100\text{ }^\circ\text{C}$	13	
Pulsed Drain Current <sup>a</sup>	$I_{DM}$	80	A	
Linear Derating Factor		2.2	W/ $^\circ\text{C}$	
Single Pulse Avalanche Energy <sup>b</sup>	$E_{AS}$	960	mJ	
Repetitive Avalanche Current <sup>a</sup>	$I_{AR}$	20	A	
Repetitive Avalanche Energy <sup>a</sup>	$E_{AR}$	28	mJ	
Maximum Power Dissipation	$T_C = 25\text{ }^\circ\text{C}$	$P_D$	280	W
Peak Diode Recovery $dV/dt^c$		$dV/dt$	3.8	V/ns
Operating Junction and Storage Temperature Range	$T_J, T_{stg}$	- 55 to + 150	$^\circ\text{C}$	
Soldering Recommendations (Peak Temperature)	for 10 s	300 <sup>d</sup>		
Mounting Torque	6-32 or M3 screw	10		lbf · in
		1.1	N · m	

#### Notes

- Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- Starting  $T_J = 25\text{ }^\circ\text{C}$ ,  $L = 4.3\text{ mH}$ ,  $R_g = 25\text{ }\Omega$ ,  $I_{AS} = 20\text{ A}$  (see fig. 12).
- $I_{SD} \leq 20\text{ A}$ ,  $dI/dt \leq 125\text{ A}/\mu\text{s}$ ,  $V_{DD} \leq V_{DS}$ ,  $T_J \leq 150\text{ }^\circ\text{C}$ .
- 1.6 mm from case.


\* Pb containing terminations are not RoHS compliant, exemptions may apply

# IRFP460A, SiHFP460A

Vishay Siliconix



THERMAL RESISTANCE RATINGS				
PARAMETER	SYMBOL	TYP.	MAX.	UNIT
Maximum Junction-to-Ambient	$R_{thJA}$	-	40	°C/W
Case-to-Sink, Flat, Greased Surface	$R_{thCS}$	0.24	-	
Maximum Junction-to-Case (Drain)	$R_{thJC}$	-	0.45	

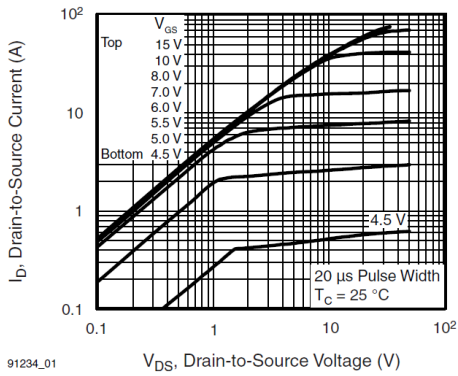
SPECIFICATIONS $T_J = 25\text{ }^\circ\text{C}$ , unless otherwise noted							
PARAMETER	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT	
<b>Static</b>							
Drain-Source Breakdown Voltage	$V_{DS}$	$V_{GS} = 0\text{ V}, I_D = 250\text{ }\mu\text{A}$	500	-	-	V	
$V_{DS}$ Temperature Coefficient	$\Delta V_{DS}/T_J$	Reference to $25\text{ }^\circ\text{C}, I_D = 1\text{ mA}$	-	0.61	-	V/°C	
Gate-Source Threshold Voltage	$V_{GS(th)}$	$V_{DS} = V_{GS}, I_D = 250\text{ }\mu\text{A}$	2.0	-	4.0	V	
Gate-Source Leakage	$I_{GSS}$	$V_{GS} = \pm 30\text{ V}$	-	-	$\pm 100$	nA	
Zero Gate Voltage Drain Current	$I_{DSS}$	$V_{DS} = 500\text{ V}, V_{GS} = 0\text{ V}$	-	-	25	$\mu\text{A}$	
		$V_{DS} = 400\text{ V}, V_{GS} = 0\text{ V}, T_J = 125\text{ }^\circ\text{C}$	-	-	250		
Drain-Source On-State Resistance	$R_{DS(on)}$	$V_{GS} = 10\text{ V}, I_D = 12\text{ A}^b$	-	-	0.27	$\Omega$	
Forward Transconductance	$g_{fs}$	$V_{DS} = 50\text{ V}, I_D = 12\text{ A}^b$	11	-	-	S	
<b>Dynamic</b>							
Input Capacitance	$C_{iss}$	$V_{GS} = 0\text{ V}, V_{DS} = 25\text{ V}, f = 1.0\text{ MHz}, \text{ see fig. 5}$	-	3100	-	pF	
Output Capacitance	$C_{oss}$		-	480	-		
Reverse Transfer Capacitance	$C_{rss}$		-	18	-		
Output Capacitance	$C_{oss}$	$V_{GS} = 0\text{ V}$	$V_{DS} = 1.0\text{ V}, f = 1.0\text{ MHz}$	4430		pF	
			$V_{DS} = 400\text{ V}, f = 1.0\text{ MHz}$	130			
Effective Output Capacitance	$C_{oss\text{ eff.}}$		$V_{DS} = 0\text{ V to } 400\text{ V}^c$	140			
Total Gate Charge	$Q_g$	$V_{GS} = 10\text{ V}$	$I_D = 20\text{ A}, V_{DS} = 400\text{ V}, \text{ see fig. 6 and 13}^b$	-	-	105	nC
Gate-Source Charge	$Q_{gs}$			-	-	26	
Gate-Drain Charge	$Q_{gd}$			-	-	42	
Turn-On Delay Time	$t_{d(on)}$	$V_{DD} = 250\text{ V}, I_D = 20\text{ A}, R_G = 4.3\text{ }\Omega, R_D = 13\text{ }\Omega, \text{ see fig. 10}^b$		-	18	-	ns
Rise Time	$t_r$			-	55	-	
Turn-Off Delay Time	$t_{d(off)}$			-	45	-	
Fall Time	$t_f$			-	39	-	
<b>Drain-Source Body Diode Characteristics</b>							
Continuous Source-Drain Diode Current	$I_S$	MOSFET symbol showing the integral reverse p-n junction diode 	-	-	20	A	
Pulsed Diode Forward Current <sup>a</sup>	$I_{SM}$		-	-	80		
Body Diode Voltage	$V_{SD}$	$T_J = 25\text{ }^\circ\text{C}, I_S = 20\text{ A}, V_{GS} = 0\text{ V}^b$	-	-	1.8	V	
Body Diode Reverse Recovery Time	$t_{rr}$	$T_J = 25\text{ }^\circ\text{C}, I_F = 20\text{ A}, di/dt = 100\text{ A}/\mu\text{s}^b$	-	480	710	ns	
Body Diode Reverse Recovery Charge	$Q_{rr}$		-	5.0	7.5	$\mu\text{C}$	
Forward Turn-On Time	$t_{on}$	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S$ and $L_D$ )					

**Notes**

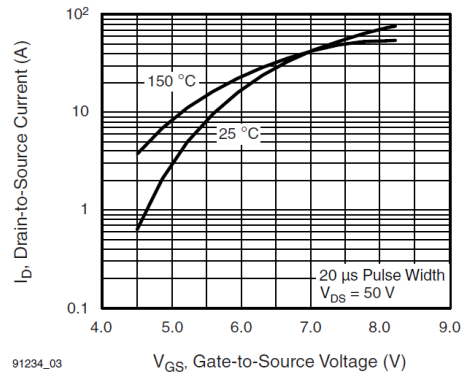
- a. Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- b. Pulse width  $\leq 300\text{ }\mu\text{s}$ ; duty cycle  $\leq 2\%$ .
- c.  $C_{oss\text{ eff.}}$  is a fixed capacitance that gives the same charging time as  $C_{oss}$  while  $V_{DS}$  is rising from 0% to 80%  $V_{DS}$ .



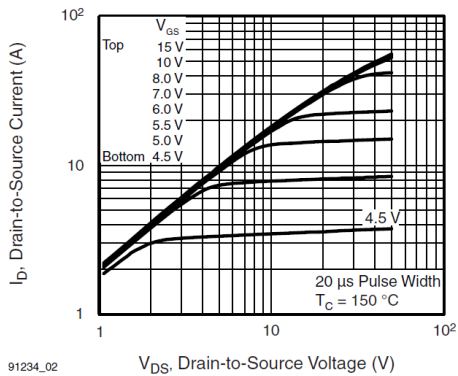
**TYPICAL CHARACTERISTICS** 25 °C, unless otherwise noted



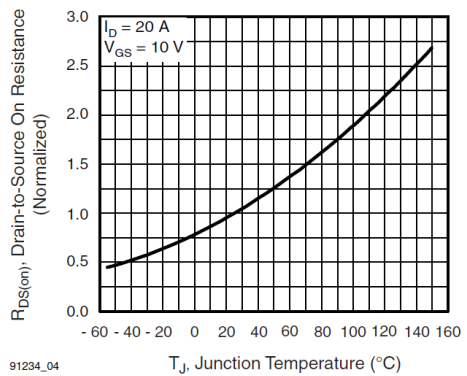
**Fig. 1 - Typical Output Characteristics**



**Fig. 3 - Typical Transfer Characteristics**



**Fig. 2 - Typical Output Characteristics**

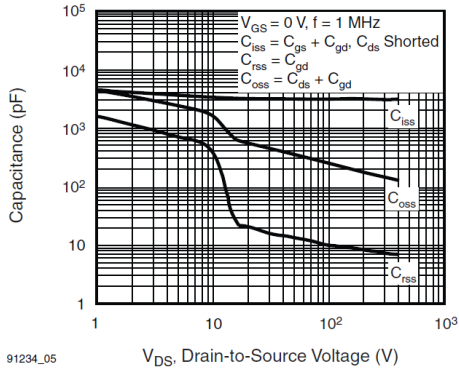


**Fig. 4 - Normalized On-Resistance vs. Temperature**

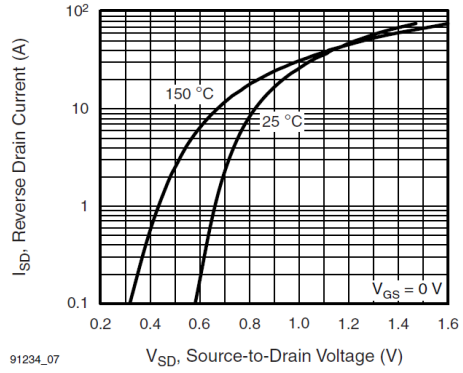


# IRFP460A, SiHFP460A

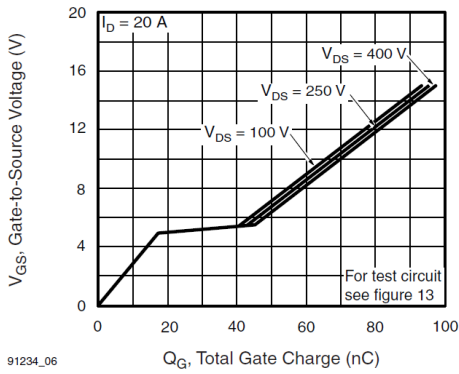
Vishay Siliconix



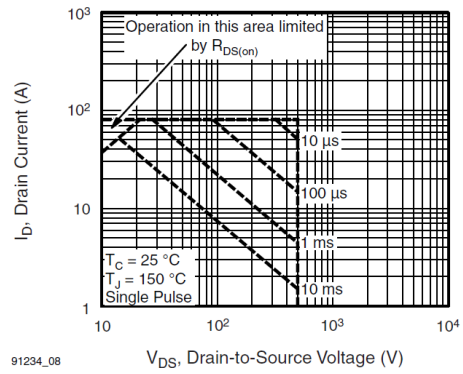
91234\_05  
**Fig. 5 - Typical Capacitance vs. Drain-to-Source Voltage**



91234\_07  
**Fig. 7 - Typical Source-Drain Diode Forward Voltage**



91234\_06  
**Fig. 6 - Typical Gate Charge vs. Gate-to-Source Voltage**



91234\_08  
**Fig. 8 - Maximum Safe Operating Area**



High voltage power Schottky rectifier

### Main product characteristics

$I_{F(AV)}$	2 x 100 A
$V_{RRM}$	170 V
$T_j$	150 °C
$V_F$ (typ)	0.63 V

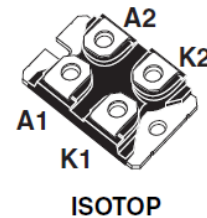
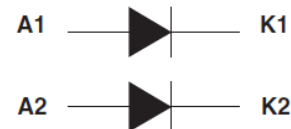
### Features and benefits

- Negligible switching losses
- Avalanche rated
- Low leakage current
- Good trade-off between leakage current and forward voltage drop
- Insulated package
  - ISOTOP
    - Electrical insulation = 2500 V<sub>RMS</sub>
    - Capacitance = 45 pF

### Description

High voltage Schottky rectifier suited for high frequency switch mode power supply.

Packaged in ISOTOP, this device is intended for use in the secondary rectification of the applications.



### Order codes

Part Number	Marking
STPS200170TV1	STPS200170TV1

# 1 Characteristics

**Table 1. Absolute ratings - limiting values per diode at  $T_{amb} = 25\text{ °C}$ , unless otherwise specified**

Symbol	Parameter	Value	Unit
$V_{RRM}$	Repetitive peak reverse voltage	170	V
$I_{F(RMS)}$	RMS forward current	200	A
$I_{F(AV)}$	Average forward current, $\delta = 0.5$	$T_c = 105\text{ °C}$ per diode	A
$I_{FSM}$	Surge non repetitive forward current	$t_p = 10\text{ ms}$ Sinusoidal	A
$P_{ARM}$	Repetitive peak avalanche power	$t_p = 1\text{ }\mu\text{s}$ , $T_j = 25\text{ °C}$	W
$T_{stg}$	Storage temperature range	-55 to + 150	°C
$T_j$	Maximum operating junction temperature <sup>(1)</sup>	150	°C

1.  $\frac{dP_{tot}}{dT_j} < \frac{1}{R_{th(j-a)}}$  thermal runaway condition for a diode on its own heatsink

**Table 2. Thermal parameters**

Symbol	Parameter		Value	Unit
$R_{th(j-c)}$	Junction to case	Per diode	0.52	°C/W
		Total	0.31	
$R_{th(c)}$	Coupling thermal resistance		0.1	

When the diodes are used simultaneously:

$$T_{j(\text{diode}1)} = P_{(\text{diode}1)} \times R_{th(j-c)} \text{ (per diode)} + P_{(\text{diode}2)} \times R_{th(c)}$$

**Table 3. Static electrical characteristics**

Symbol	Parameter	Test conditions	Min.	Typ	Max.	Unit
$I_R^{(1)}$	Reverse leakage current	$T_j = 25\text{ °C}$	$V_R = V_{RRM}$		200	$\mu\text{A}$
		$T_j = 125\text{ °C}$		30	100	mA
$V_F^{(2)}$	Forward voltage drop	$T_j = 25\text{ °C}$	$I_F = 100\text{ A}$		0.83	V
		$T_j = 150\text{ °C}$		0.63	0.68	
		$T_j = 25\text{ °C}$	$I_F = 200\text{ A}$		0.975	
		$T_j = 150\text{ °C}$		0.78	0.86	

1. Pulse test:  $t_p = 5\text{ ms}$ ,  $\delta < 2\%$   
 2. Pulse test:  $t_p = 380\text{ }\mu\text{s}$ ,  $\delta < 2\%$

To evaluate the conduction losses use the following equation:  $P = 0.5 \times I_{F(AV)} + 0.0018 I_{F(RMS)}^2$

Figure 1. Conduction losses versus average current (per diode)

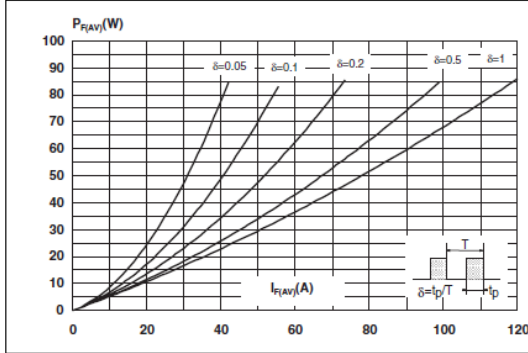


Figure 2. Average forward current versus ambient temperature ( $\delta = 0.5$ , per diode)

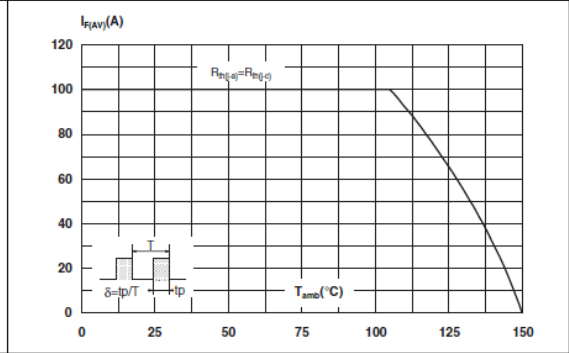


Figure 3. Non-repetitive surge peak forward current versus overload duration (maximum values per diode)

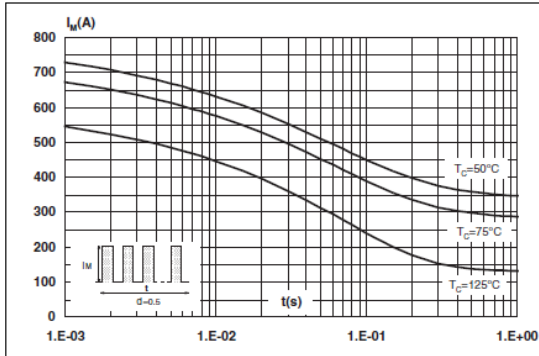


Figure 4. Relative variation of thermal impedance (junction to case) versus pulse duration

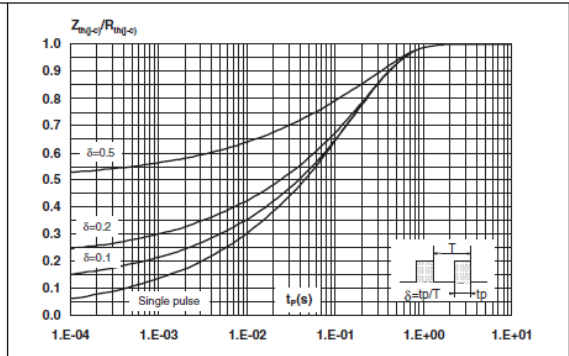


Figure 5. Reverse leakage current versus reverse voltage applied (typical values per diode)

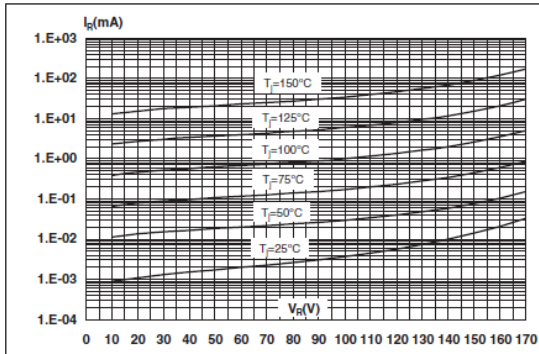
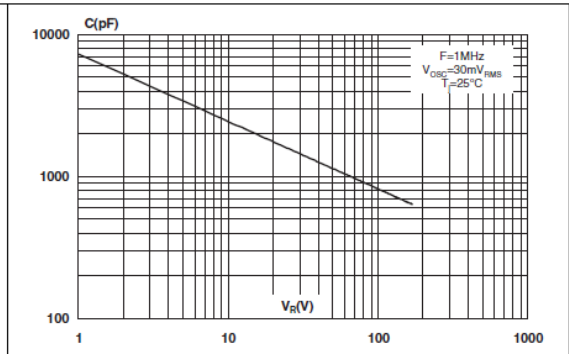
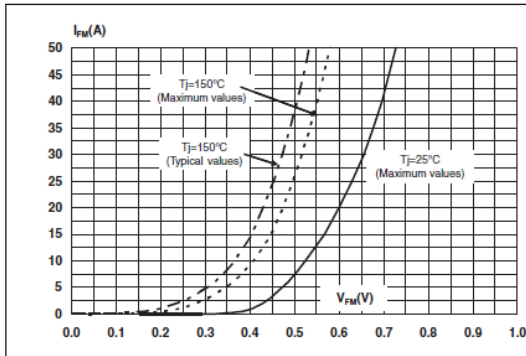


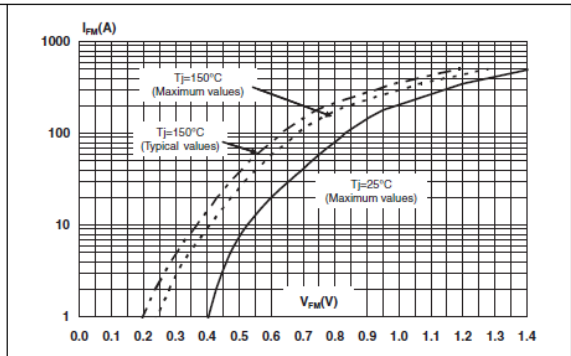
Figure 6. Junction capacitances versus reverse voltage applied (typical values per diode)



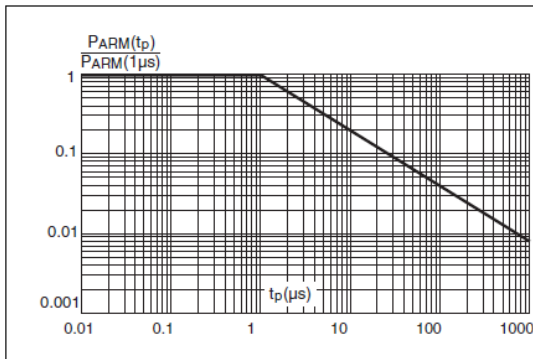
**Figure 7. Forward voltage drop versus forward current (per diode, low level)**



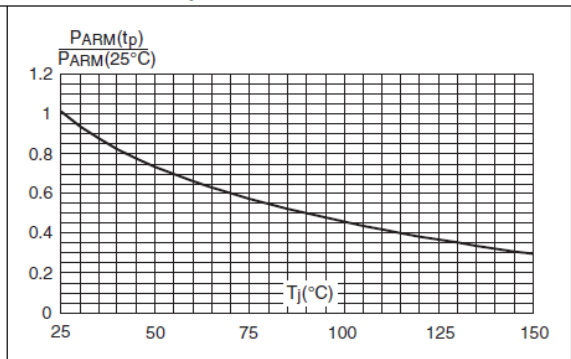
**Figure 8. Forward voltage drop versus forward current (per diode, high level)**



**Figure 9. Normalized avalanche power derating versus pulse duration**



**Figure 10. Normalized avalanche power derating versus junction temperature**



## A-4 HCPL316J IGBT/MOSFET Gate Sürücüsü

### HCPL-316J

2.5 Amp Gate Drive Optocoupler with Integrated ( $V_{CE}$ )

Desaturation Detection and Fault Status Feedback



## Data Sheet



### Description

Avago's 2.5 Amp Gate Drive Optocoupler with Integrated Desaturation ( $V_{CE}$ ) Detection and Fault Status Feedback makes IGBT  $V_{CE}$  fault protection compact, affordable, and easy-to-implement while satisfying worldwide safety and regulatory requirements.

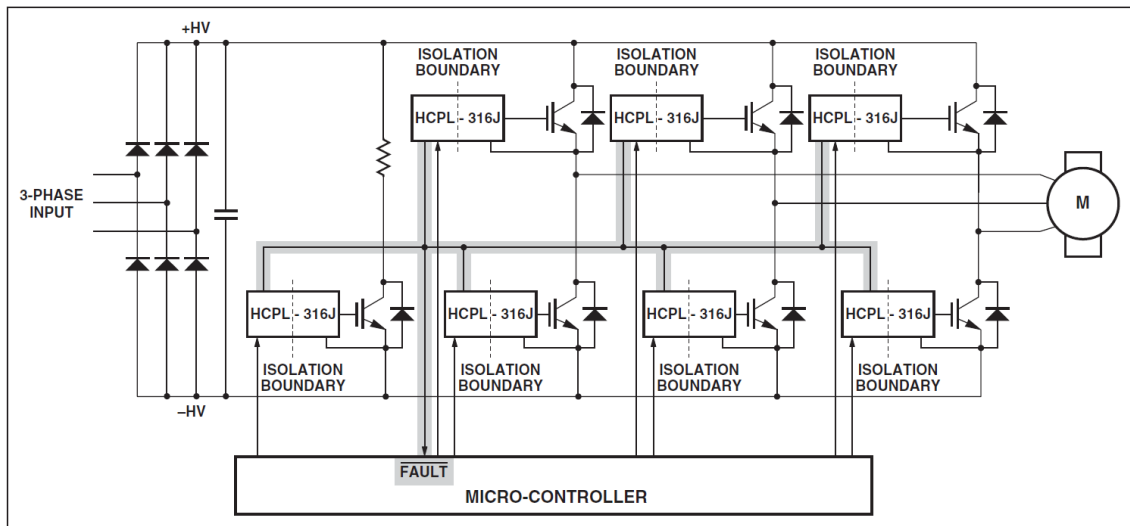
### Features

- 2.5 A maximum peak output current
- Drive IGBTs up to  $I_C = 150\text{ A}$ ,  $V_{CE} = 1200\text{ V}$
- Optically isolated, FAULT status feedback
- SO-16 package
- CMOS/TTL compatible
- 500 ns max. switching speeds

### Features (continued)

- "Soft" IGBT turn-off
- Integrated fail-safe IGBT protection
  - Desat ( $V_{CE}$ ) detection
  - Under Voltage Lock-Out protection (UVLO) with hysteresis
- User configurable: inverting, noninverting, auto-reset, auto-shutdown
- Wide operating  $V_{CC}$  range: 15 to 30 Volts
- $-40^\circ\text{C}$  to  $+100^\circ\text{C}$  operating temperature range
- 15  $\text{kV}/\mu\text{s}$  min. Common Mode Rejection (CMR) at  $V_{CM} = 1500\text{ V}$
- Regulatory approvals: UL, CSA, IEC/EN/DIN EN 60747-5-2 (1230 $V_{\text{peak}}$  Working Voltage)

### Fault Protected IGBT Gate Drive



*CAUTION: It is advised that normal static precautions be taken in handling and assembly of this component to prevent damage and/or degradation which may be induced by ESD.*

### Typical Fault Protected IGBT Gate Drive Circuit

The HCPL-316J is an easy-to-use, intelligent gate driver which makes IGBT  $V_{CE}$  fault protection compact, affordable, and easy-to-implement. Features such as user configurable inputs, integrated  $V_{CE}$  detection, under volt-

age lockout (UVLO), "soft" IGBT turn-off and isolated fault feedback provide maximum design flexibility and circuit protection.

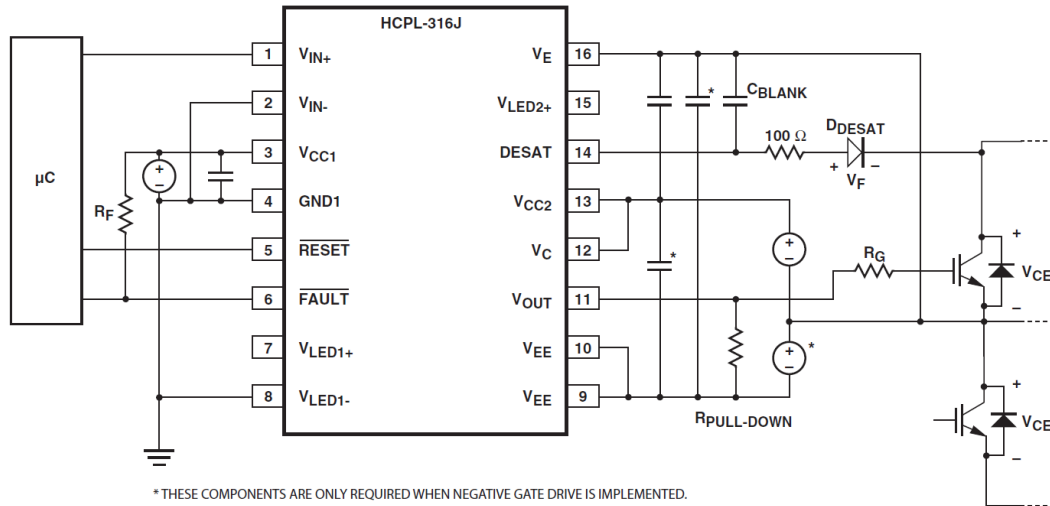


Figure 1. Typical desaturation protected gate drive circuit, noninverting.

#### Description of Operation during Fault Condition

1. DESAT terminal monitors the IGBT  $V_{CE}$  voltage through  $D_{DESAT}$ .
2. When the voltage on the DESAT terminal exceeds 7 volts, the IGBT gate voltage ( $V_{OUT}$ ) is slowly lowered.
3.  $\overline{FAULT}$  output goes low, notifying the microcontroller of the fault condition.
4. Microcontroller takes appropriate action.

#### Output Control

The outputs ( $V_{OUT}$  and  $\overline{FAULT}$ ) of the HCPL-316J are controlled by the combination of  $V_{IN-}$ , UVLO and a detected IGBT Desat condition. As indicated in the below table, the HCPL-316J can be configured as inverting or non-inverting using the  $V_{IN+}$  or  $V_{IN-}$  inputs respectively. When an inverting configuration is desired,  $V_{IN+}$  must be held high and  $V_{IN-}$  toggled. When a non-inverting configuration is desired,  $V_{IN-}$  must be held low and  $V_{IN+}$  toggled. Once UVLO is not active ( $V_{CC2} - V_E > V_{UVLO}$ ),  $V_{OUT}$  is allowed to go high, and the DESAT (pin 14) detection feature of the HCPL-316J will be the primary source of IGBT protection. UVLO is needed to ensure DESAT is functional. Once  $V_{UVLO+} > 11.6$  V, DESAT will remain functional until  $V_{UVLO-} < 12.4$  V. Thus, the DESAT detection and UVLO features of the HCPL-316J work in conjunction to ensure constant IGBT protection.

$V_{IN+}$	$V_{IN-}$	UVLO ( $V_{CC2} - V_E$ )	Desat Condition Detected on Pin 14	Pin 6 ( $\overline{FAULT}$ ) Output	$V_{OUT}$
X	X	Active	X	X	Low
X	X	X	Yes	Low	Low
Low	X	X	X	X	Low
X	High	X	X	X	Low
High	Low	Not Active	No	High	High

## Product Overview Description

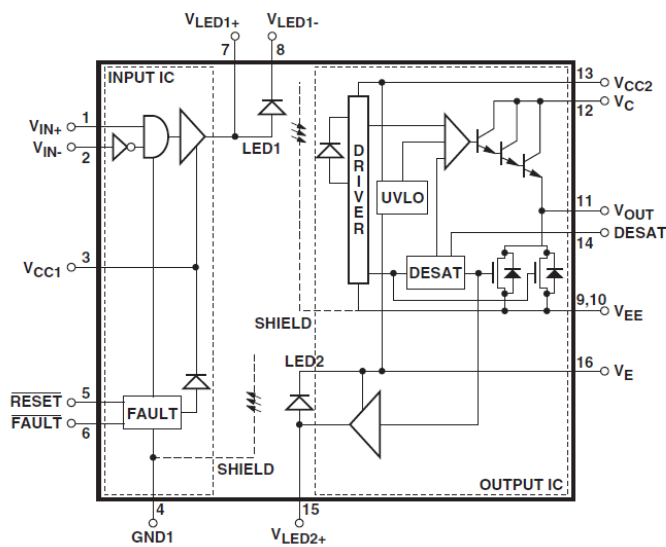
The HCPL-316J is a highly integrated power control device that incorporates all the necessary components for a complete, isolated IGBT gate drive circuit with fault protection and feedback into one SO-16 package. TTL input logic levels allow direct interface with a microcontroller, and an optically isolated power output stage drives IGBTs with power ratings of up to 150 A and 1200 V. A high speed internal optical link minimizes the propagation delays between the microcontroller and the IGBT while allowing the two systems to operate at very large common mode voltage differences that are common in industrial motor drives and other power switching applications. An output IC provides local protection for the IGBT to prevent damage during overcurrents, and a second optical link provides a fully isolated fault status feedback signal for the microcontroller. A built in "watchdog" circuit monitors the power stage supply voltage to prevent IGBT caused by insufficient gate drive voltages. This integrated IGBT gate driver is designed to increase the performance and reliability of a motor drive without the cost, size, and complexity of a discrete design.

Two light emitting diodes and two integrated circuits housed in the same SO-16 package provide the input control circuitry, the output power stage, and two optical channels. The input Buffer IC is designed on a bipolar process, while the output Detector IC is designed manufactured on a high voltage BiCMOS/Power DMOS

process. The forward optical signal path, as indicated by LED1, transmits the gate control signal. The return optical signal path, as indicated by LED2, transmits the fault status feedback signal. Both optical channels are completely controlled by the input and output ICs respectively, making the internal isolation boundary transparent to the microcontroller.

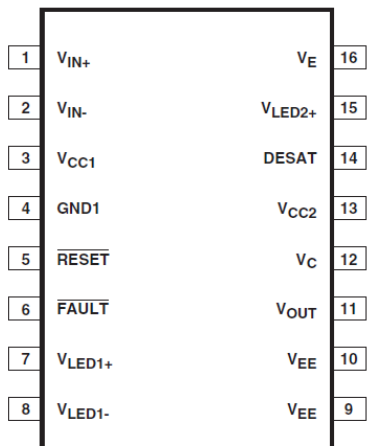
Under normal operation, the input gate control signal directly controls the IGBT gate through the isolated output detector IC. LED2 remains off and a fault latch in the input buffer IC is disabled. When an IGBT fault is detected, the output detector IC immediately begins a "soft" shutdown sequence, reducing the IGBT current to zero in a controlled manner to avoid potential IGBT damage from inductive overvoltages. Simultaneously, this fault status is transmitted back to the input buffer IC via LED2, where the fault latch disables the gate control input and the active low fault output alerts the microcontroller.

During power-up, the Under Voltage Lockout (UVLO) feature prevents the application of insufficient gate voltage to the IGBT, by forcing the HCPL-316J's output low. Once the output is in the high state, the DESAT ( $V_{CE}$ ) detection feature of the HCPL-316J provides IGBT protection. Thus, UVLO and DESAT work in conjunction to provide constant IGBT protection.





## Package Pin Out



## Pin Descriptions

Symbol	Description	Symbol	Description
V <sub>IN+</sub>	Noninverting gate drive voltage output (V <sub>OUT</sub> ) control input.	V <sub>E</sub>	Common (IGBT emitter) output supply voltage.
V <sub>IN-</sub>	Inverting gate drive voltage output (V <sub>OUT</sub> ) control input.	V <sub>LED2+</sub>	LED 2 anode. This pin must be left unconnected for guaranteed data sheet performance. (For optical coupling testing only.)
V <sub>CC1</sub>	Positive input supply voltage. (4.5 V to 5.5 V)	DESAT	Desaturation voltage input. When the voltage on DESAT exceeds an internal reference voltage of 7 V while the IGBT is on, FAULT output is changed from a high impedance state to a logic low state within 5 μs. See Note 25.
GND1	Input Ground.	V <sub>CC2</sub>	Positive output supply voltage.
RESET	FAULT reset input. A logic low input for at least 0.1 μs, asynchronously resets FAULT output high and enables V <sub>IN</sub> . Synchronous control of RESET relative to V <sub>IN</sub> is required. RESET is not affected by UVLO. Asserting RESET while V <sub>OUT</sub> is high does not affect V <sub>OUT</sub> .	V <sub>C</sub>	Collector of output pull-up triple-darlington transistor. It is connected to V <sub>CC2</sub> directly or through a resistor to limit output turn-on current.
FAULT	Fault output. FAULT changes from a high impedance state to a logic low output within 5 μs of the voltage on the DESAT pin exceeding an internal reference voltage of 7 V. FAULT output remains low until RESET is brought low. FAULT output is an open collector which allows the FAULT outputs from all HCPL-316Js in a circuit to be connected together in a "wired OR" forming a single fault bus for interfacing directly to the micro-controller.	V <sub>OUT</sub>	Gate drive voltage output.
V <sub>LED1+</sub>	LED 1 anode. This pin must be left unconnected for guaranteed data sheet performance. (For optical coupling testing only.)	V <sub>EE</sub>	Output supply voltage.
V <sub>LED1-</sub>	LED 1 cathode. This pin must be connected to ground.		

## A-5 US1J 600 V 1 A Hızlı Diyot

NEW PRODUCT

NEW PRODUCT

NEW PRODUCT

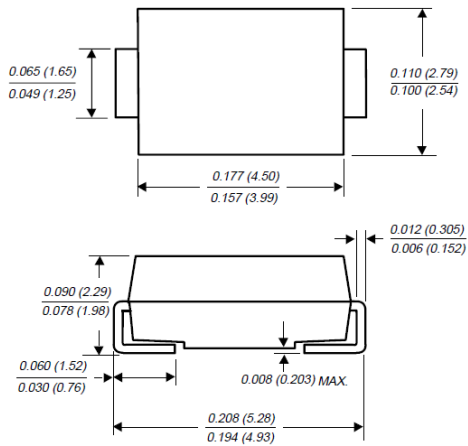
# US1A THRU US1J

## SURFACE MOUNT ULTRAFAST EFFICIENT RECTIFIER

Reverse Voltage - 50 to 600 Volts

Forward Current - 1.0 Ampere

### DO-214AC



Dimensions in inches and (millimeters)

### FEATURES

- ◆ Plastic package has Underwriters Laboratory Flammability Classification 94V-0
- ◆ For surface mount applications
- ◆ Glass passivated chip junctions
- ◆ Low profile package
- ◆ Easy pick and place
- ◆ Ultrafast recovery times for high efficiency
- ◆ Low forward voltage, low power loss
- ◆ Built-in strain relief, ideal for automated placement
- ◆ High temperature soldering guaranteed: 250°C/10 seconds on terminals



### MECHANICAL DATA

**Case:** JEDEC DO-214AC molded plastic body over passivated chip

**Terminals:** Solder plated, solderable per MIL-STD-750, Method 2026

**Polarity:** Color band denotes cathode end

**Weight:** 0.002 ounces, 0.064 gram

### MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Ratings at 25°C ambient temperature unless otherwise specified.

	SYMBOLS	US1A	US1B	US1D	US1G	US1J	UNITS	
Device Marking Code		UA	UB	UD	UG	UJ		
Maximum repetitive peak reverse voltage	V <sub>RRM</sub>	50	100	200	400	600	Volts	
Maximum RMS voltage	V <sub>RMS</sub>	35	70	140	280	420	Volts	
Maximum DC blocking voltage	V <sub>DC</sub>	50	100	200	400	600	Volts	
Maximum average forward rectified current at T <sub>L</sub> =110°C	I <sub>(AV)</sub>	1.0						Amp
Peak forward surge current 8.3ms single half sine-wave superimposed on rated load (JEDEC Method)	I <sub>FSM</sub>	30.0						Amps
Maximum instantaneous forward voltage at 1.0A	V <sub>F</sub>	1.0				1.7	Volts	
Maximum DC reverse current at rated DC blocking voltage	I <sub>R</sub>	10.0 50.0					μA	
Maximum reverse recovery time (NOTE 1)	t <sub>rr</sub>	50.0				75.0	ns	
Typical junction capacitance (NOTE 2)	C <sub>J</sub>	17.0				15.0	pF	
Maximum thermal resistance (NOTE 3)	R <sub>θJA</sub> R <sub>θJL</sub>	75.0 27.0					°C/W	
Operating and storage temperature range	T <sub>J</sub> , T <sub>STG</sub>	-55 to +150						°C

#### NOTES:

- (1) Reverse recovery test conditions: I<sub>F</sub>=0.5A, I<sub>R</sub>=1.0A, I<sub>rr</sub>=0.25A
- (2) Measured at 1.0 MHz and applied reverse voltage of 4.0 Volts
- (3) P.C.B. mounted on 0.2 x 0.2" (5.0 x 5.0mm) copper pad area

## RATING AND CHARACTERISTIC CURVES US1A THRU US1J

FIG. 1 - FORWARD CURRENT DERATING CURVE

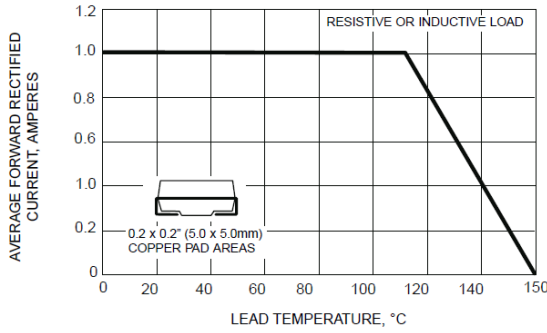


FIG. 2 - MAXIMUM NON-REPETITIVE PEAK FORWARD SURGE CURRENT

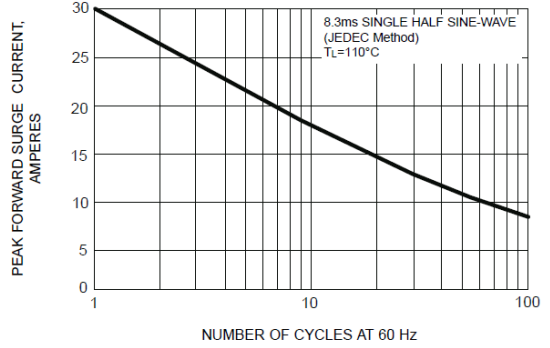


FIG. 3 - TYPICAL INSTANTANEOUS FORWARD CHARACTERISTICS

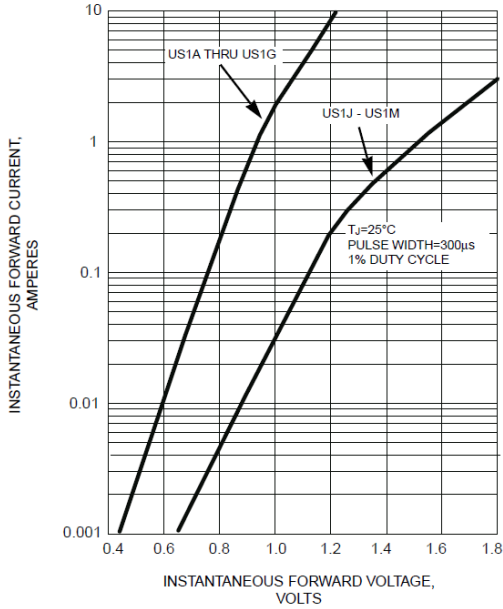


FIG. 4 - TYPICAL REVERSE LEAKAGE CHARACTERISTICS

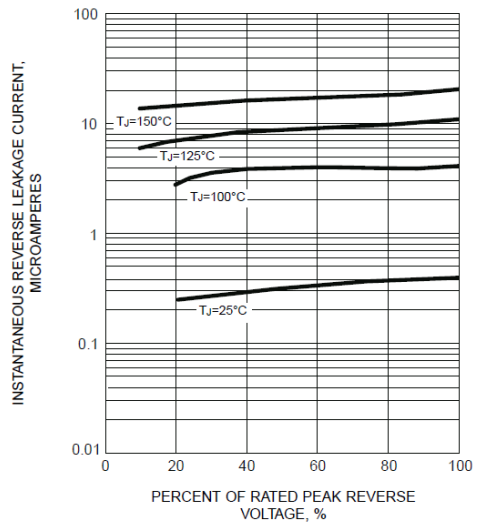


FIG. 5 - TYPICAL JUNCTION CAPACITANCE

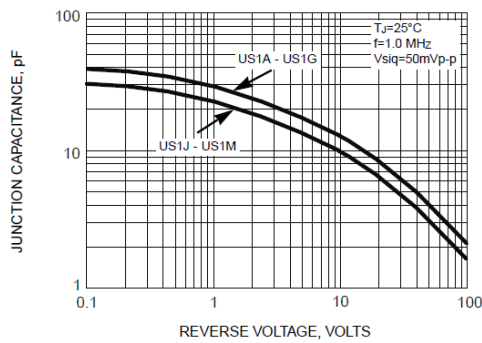
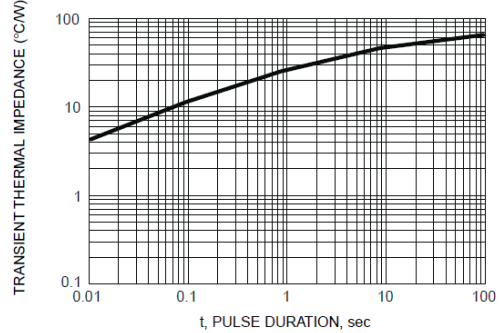


FIG. 6 - TYPICAL TRANSIENT THERMAL IMPEDANCE

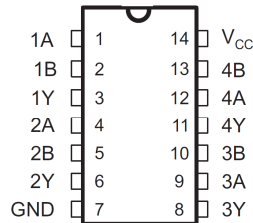


## A-6 SN74HC08 Lojik Ve Kapısı

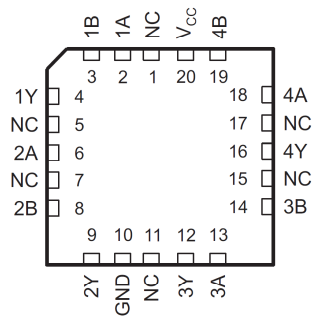
### FEATURES

- Wide Operating Voltage Range of 2 V to 6 V
- Outputs Can Drive Up To 10 LSTTL Loads
- Low Power Consumption, 20- $\mu$ A Max  $I_{CC}$
- Typical  $t_{pd} = 8$  ns
- $\pm 4$ -mA Output Drive at 5 V
- Low Input Current of 1  $\mu$ A Max

SN54HC04...J OR W PACKAGE  
SN74HC04...D, DB, N, NS, OR PW PACKAGE  
(TOP VIEW)



SN54HC04...FK PACKAGE  
(TOP VIEW)



NC – No internal connection

### DESCRIPTION/ORDERING INFORMATION

The 'HC08 devices contain four independent 2-input AND gates. They perform the Boolean function  $Y = A \cdot B$  or  $Y = \overline{A + B}$  in positive logic.

### ORDERING INFORMATION

T <sub>A</sub>	PACKAGE <sup>(1)</sup>		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP – N	Reel of 1000	SN74HC08N	SN74HC08N
	SOIC – D	Reel of 1000	SN74HC08DE4	HC08
		Reel of 2500	SN74HC08DR	
		Tube of 250	SN74HC08DT	
	SOP – NS	Reel of 2000	SN74HC08NSR SN74HC08NSRG4	HC08
	SSOP – DB	Reel of 2000	SN74HC08DBR	HC08
			SN74HC08DBRE4	
TSSOP – PW	Tube of 90	SN74HC08PW	HC08	
	Reel of 2000	SN74HC08PWR		
	Tube of 250	SN74HC08PWT		
-55°C to 125°C	CDIP – J	Reel of 1000	SNJ54HC08J	SNJ54HC08J
	CFP – W	Reel of 900	SNJ54HC08W	SNJ54HC08W
	LCCC – FK	Reel of 2200	SNJ54HC08FK	SNJ54HC08JFK

(1) Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1982–2007, Texas Instruments Incorporated

**SN54HC08, SN74HC08**  
**QUADRUPLER 2-INPUT POSITIVE-AND GATES**

SCLS081F—DECEMBER 1982—REVISED JANUARY 2007

**FUNCTION TABLE**  
**(EACH INVERTER)**

INPUTS		OUTPUT
A	B	Y
H	H	H
L	X	L
X	L	L

**LOGIC DIAGRAM (POSITIVE LOGIC)**



**Absolute Maximum Ratings<sup>(1)</sup>**

over operating free-air temperature range (unless otherwise noted)

		MIN	MAX	UNIT
$V_{CC}$	Supply voltage range	-0.5	7	V
$I_{IK}$	Input clamp current <sup>(2)</sup>	$V_I < 0$ or $V_I > V_{CC}$		±20 mA
$I_{OK}$	Output clamp current <sup>(2)</sup>	$V_O < 0$		±20 mA
$I_O$	Continuous output current	$V_O = 0$ to $V_{CC}$		±25 mA
	Continuous current through $V_{CC}$ or GND			±50 mA
$\theta_{JA}$	Package thermal impedance <sup>(3)</sup>	D package		86
		DB package		96
		N package		80
		NS package		76
		PW package		113
$T_{stg}$	Storage temperature range	-60	150	°C

- (1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
- (3) The package thermal impedance is calculated in accordance with JESD 51-7.

**Recommended Operating Conditions<sup>(1)</sup>**

		SN54HC08			SN74HC08			UNIT	
		MIN	NOM	MAX	MIN	NOM	MAX		
V <sub>CC</sub>	Supply voltage	2	5	6	2	5	6	V	
V <sub>IH</sub>	High-level input voltage	V <sub>CC</sub> = 2 V	1.5		1.5		V		
		V <sub>CC</sub> = 4.5 V	3.15		3.15				
		V <sub>CC</sub> = 6 V	4.2		4.2				
V <sub>IL</sub>	Low-level input voltage	V <sub>CC</sub> = 2 V	0.5		0.5		V		
		V <sub>CC</sub> = 4.5 V	1.35		1.35				
		V <sub>CC</sub> = 6 V	1.8		1.8				
V <sub>I</sub>	Input voltage	0	V <sub>CC</sub>		0	V <sub>CC</sub>		V	
V <sub>O</sub>	Output voltage	0	V <sub>CC</sub>		0	V <sub>CC</sub>		V	
Δt/Δv	Input transition rise or fall rate	V <sub>CC</sub> = 2 V	1000		1000		ns		
		V <sub>CC</sub> = 4.5 V	500		500				
		V <sub>CC</sub> = 6 V	400		400				
T <sub>A</sub>	Operating free-air temperature	–55		125		–40		85	°C

(1) All unused inputs of the device must be held at V<sub>CC</sub> or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

## A-7 SN74LVC1G17 Buffer Entegresi

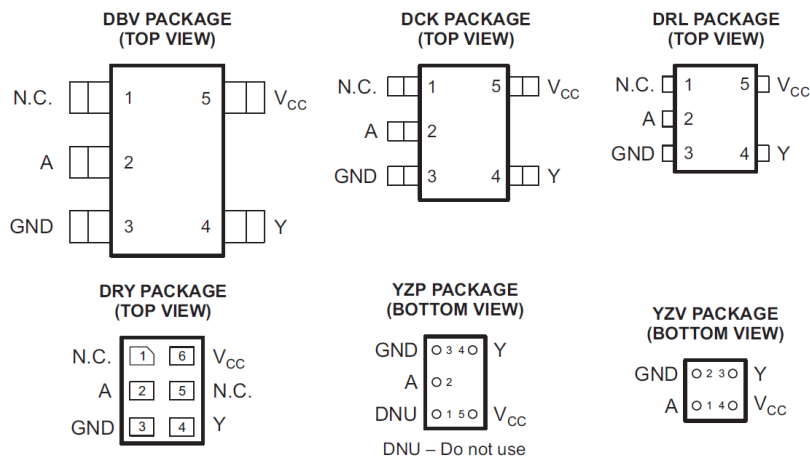


## SN74LVC1G17 SINGLE SCHMITT-TRIGGER BUFFER

SCES351R – JULY 2001 – REVISED AUGUST 2007

### FEATURES

- Available in the Texas Instruments NanoFree™ Package
- Supports 5-V  $V_{CC}$  Operation
- Inputs Accept Voltages to 5.5 V
- Max  $t_{pd}$  of 4.6 ns at 3.3 V
- Low Power Consumption, 10- $\mu$ A Max  $I_{CC}$
- $\pm 24$ -mA Output Drive at 3.3 V
- $I_{off}$  Supports Partial-Power-Down Mode Operation
- Latch-Up Performance Exceeds 100 mA Per JESD 78, Class II
- ESD Protection Exceeds JESD 22
  - 2000-V Human-Body Model (A114-A)
  - 200-V Machine Model (A115-A)
  - 1000-V Charged-Device Model (C101)



N.C. – No internal connection  
See mechanical drawings for dimensions.

### DESCRIPTION/ORDERING INFORMATION

This single Schmitt-trigger buffer is designed for 1.65-V to 5.5-V  $V_{CC}$  operation.

The SN74LVC1G17 contains one buffer and performs the Boolean function  $Y = A$ . The device functions as an independent buffer, but because of Schmitt action, it may have different input threshold levels for positive-going ( $V_{T+}$ ) and negative-going ( $V_{T-}$ ) signals.

NanoFree™ package technology is a major breakthrough in IC packaging concepts, using the die as the package.

This device is fully specified for partial-power-down applications using  $I_{off}$ . The  $I_{off}$  circuitry disables the outputs, preventing damaging current backflow through the device when it is powered down.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

NanoFree is a trademark of Texas Instruments.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2001–2007, Texas Instruments Incorporated

# SN74LVC1G17 SINGLE SCHMITT-TRIGGER BUFFER

SCES351R–JULY 2001–REVISED AUGUST 2007



## ORDERING INFORMATION

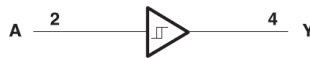
T <sub>A</sub>	PACKAGE <sup>(1)(2)</sup>		ORDERABLE PART NUMBER	TOP-SIDE MARKING <sup>(3)</sup>
–40°C to 85°C	NanoFree™ – WCSP (DSBGA) 0.23-mm Large Bump – YZP (Pb-free)	Reel of 3000	SN74LVC1G17YZPR	– – – C7 _
		Reel of 3000	SN74LVC1G17YZVR	– – – C7
	SON – DRY	Reel of 5000	SN74LVC1G17DRYR SN74LVC1G17DRYRG4	C7 _
	SOT (SOT-23) – DBV	Reel of 3000	SN74LVC1G17DBV3	C17
			SN74LVC1G17DBVR	
			SN74LVC1G17DBVRE4	
			SN74LVC1G17DBVRG4	
		Tube of 250	SN74LVC1G17DBVT	
			SN74LVC1G17DBVTE4	
	SOT (SC-70) – DCK	Reel of 3000	SN74LVC1G17DCK3	C7 _
			SN74LVC1G17DCKR	
			SN74LVC1G17DCKRE4	
			SN74LVC1G17DCKRG4	
		Tube of 250	SN74LVC1G17DCKT	
SN74LVC1G17DCKTE4				
SOT (SOT-553) – DRL	Reel of 4000	SN74LVC1G17DRLR	C7 _	
		SN74LVC1G17DRLRG4		

- Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).
- For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI website at [www.ti.com](http://www.ti.com).
- DBV/DCK/DRL/DRY: The actual top-side marking has one additional character that designates the wafer fab/assembly site.  
YZP: The actual top-side marking has three preceding characters to denote year, month, and sequence code, and one following character to designate the wafer fab/assembly site. Pin 1 identifier indicates solder-bump composition (1 = SnPb, • = Pb-free).  
YZV: The actual top-side marking is two lines. Line 1 has four characters to denote year, month, day, and wafer fab/assembly site. Line 2 has two characters which show the family and function code. Pin 1 identifier indicates solder-bump composition (1 = SnPb, • = Pb-free).

## FUNCTION TABLE

INPUT A	OUTPUT Y
H	H
L	L

### LOGIC DIAGRAM (POSITIVE LOGIC) (DBV, DCK, DRL, DRY, and YZP Package)



### LOGIC DIAGRAM (POSITIVE LOGIC) (YZV Package)





### Absolute Maximum Ratings<sup>(1)</sup>

over operating free-air temperature range (unless otherwise noted)

		MIN	MAX	UNIT
$V_{CC}$	Supply voltage range	-0.5	6.5	V
$V_I$	Input voltage range <sup>(2)</sup>	-0.5	6.5	V
$V_O$	Voltage range applied to any output in the high-impedance or power-off state <sup>(2)</sup>	-0.5	6.5	V
$V_O$	Voltage range applied to any output in the high or low state <sup>(2)(3)</sup>	-0.5	$V_{CC} + 0.5$	V
$I_{IK}$	Input clamp current	$V_I < 0$	-50	mA
$I_{OK}$	Output clamp current	$V_O < 0$	-50	mA
$I_O$	Continuous output current		±50	mA
	Continuous current through $V_{CC}$ or GND		±100	mA
$\theta_{JA}$	Package thermal impedance <sup>(4)</sup>	DBV package	206	°C/W
		DCK package	252	
		DRL package	142	
		DRY package	234	
		YZP package	132	
		YZV package	116	
$T_{stg}$	Storage temperature range	-65	150	°C

- (1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) The input and output negative-voltage ratings may be exceeded if the input and output current ratings are observed.
- (3) The value of  $V_{CC}$  is provided in the recommended operating conditions table.
- (4) The package thermal impedance is calculated in accordance with JESD 51-7.

### Recommended Operating Conditions<sup>(1)</sup>

		MIN	MAX	UNIT	
$V_{CC}$	Supply voltage	Operating	1.65	5.5	V
		Data retention only	1.5		
$V_I$	Input voltage	0	5.5	V	
$V_O$	Output voltage	0	$V_{CC}$	V	
$I_{OH}$	High-level output current	$V_{CC} = 1.65$ V		-4	mA
		$V_{CC} = 2.3$ V		-8	
		$V_{CC} = 3$ V		-16	
		$V_{CC} = 4.5$ V		-24	
$I_{OL}$	Low-level output current	$V_{CC} = 1.65$ V		4	mA
		$V_{CC} = 2.3$ V		8	
		$V_{CC} = 3$ V		16	
		$V_{CC} = 4.5$ V		24	
$T_A$	Operating free-air temperature	-40	85	°C	

- (1) All unused inputs of the device must be held at  $V_{CC}$  or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

# SN74LVC1G17 SINGLE SCHMITT-TRIGGER BUFFER



SCES351R–JULY 2001–REVISED AUGUST 2007

## Electrical Characteristics

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	V <sub>CC</sub>	25 °C			MIN	MAX	UNIT	
			MIN	TYP <sup>(1)</sup>	MAX				
V <sub>T+</sub> (Positive-going input threshold voltage)		1.65 V				0.76	1.13	V	
		2.3 V				1.08	1.56		
		3 V				1.48	1.92		
		4.5 V				2.19	2.74		
		5.5 V				2.65	3.33		
V <sub>T-</sub> (Negative-going input threshold voltage)		1.65 V				0.35	0.59	V	
		2.3 V				0.56	0.88		
		3 V				0.89	1.2		
		4.5 V				1.51	1.97		
		5.5 V				1.88	2.4		
ΔV <sub>T</sub> Hysteresis (V <sub>T+</sub> – V <sub>T-</sub> )		1.65 V				0.36	0.64	V	
		2.3 V				0.45	0.78		
		3 V				0.51	0.83		
		4.5 V				0.58	0.93		
		5.5 V				0.69	1.04		
V <sub>OH</sub>	I <sub>OH</sub> = –100 μA	1.65 V to 5.5 V				V <sub>CC</sub> – 0.1		V	
	I <sub>OH</sub> = –4 mA	1.65 V				1.2			
	I <sub>OH</sub> = –8 mA	2.3 V				1.9			
	I <sub>OH</sub> = –16 mA	3 V				2.4			
	I <sub>OH</sub> = –24 mA					2.3			
	I <sub>OH</sub> = –32 mA	4.5 V				3.8			
V <sub>OL</sub>	I <sub>OL</sub> = 100 μA	1.65 V to 5.5 V				0.1		V	
	I <sub>OL</sub> = 4 mA	1.65 V				0.45			
	I <sub>OL</sub> = 8 mA	2.3 V				0.3			
	I <sub>OL</sub> = 16 mA	3 V				0.4			
	I <sub>OL</sub> = 24 mA					0.55			
	I <sub>OL</sub> = 32 mA	4.5 V				0.55			
I <sub>I</sub>	A input	V <sub>I</sub> = 5.5 V or GND		0 to 5.5 V			±5	μA	
I <sub>off</sub>	V <sub>I</sub> or V <sub>O</sub> = 5.5 V		0				±10	μA	
I <sub>CC</sub>	V <sub>I</sub> = 5.5 V or GND,		I <sub>O</sub> = 0	1.65 V to 5.5 V				10	μA
	V <sub>I</sub> = 3.6 V or GND,			3 V to 3.6 V		0.5	1.5		
ΔI <sub>CC</sub>	One input at V <sub>CC</sub> – 0.6 V, Other inputs at V <sub>CC</sub> or GND		3 V to 5.5 V				500	μA	
C <sub>I</sub>	V <sub>I</sub> = V <sub>CC</sub> or GND		3.3 V		4.5			pF	

(1) All typical values are at V<sub>CC</sub> = 3.3 V, T<sub>A</sub> = 25°C.

## A-8 SN74LVC1G14 Tersleyici Buffer Entegresi

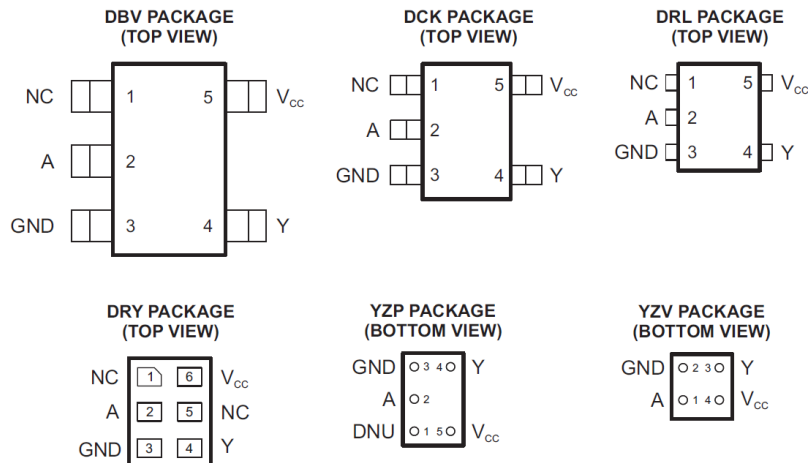


## SN74LVC1G14 SINGLE SCHMITT-TRIGGER INVERTER

SCES218T–APRIL 1999–REVISED FEBRUARY 2007

### FEATURES

- Available in the Texas Instruments NanoFree™ Package
- Supports 5-V  $V_{CC}$  Operation
- Inputs Accept Voltages to 5.5 V
- Max  $t_{pd}$  of 4.6 ns at 3.3 V
- Low Power Consumption, 10- $\mu$ A Max  $I_{CC}$
- $\pm 24$ -mA Output Drive at 3.3 V
- $I_{off}$  Supports Partial-Power-Down Mode Operation
- Latch-Up Performance Exceeds 100 mA Per JESD 78, Class II
- ESD Protection Exceeds JESD 22
  - 2000-V Human-Body Model (A114-A)
  - 200-V Machine Model (A115-A)
  - 1000-V Charged-Device Model (C101)



NC – No internal connection  
See mechanical drawings for dimensions.

### DESCRIPTION/ORDERING INFORMATION

This single Schmitt-trigger inverter is designed for 1.65-V to 5.5-V  $V_{CC}$  operation.

The SN74LVC1G14 device contains one inverter and performs the Boolean function  $Y = \bar{A}$ . The device functions as an independent inverter, but because of Schmitt action, it may have different input threshold levels for positive-going ( $V_{T+}$ ) and negative-going ( $V_{T-}$ ) signals.

NanoFree™ package technology is a major breakthrough in IC packaging concepts, using the die as the package.

This device is fully specified for partial-power-down applications using  $I_{off}$ . The  $I_{off}$  circuitry disables the outputs, preventing damaging current backflow through the device when it is powered down.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

NanoFree is a trademark of Texas Instruments.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1999–2007, Texas Instruments Incorporated

# SN74LVC1G14 SINGLE SCHMITT-TRIGGER INVERTER

SCES218T – APRIL 1999 – REVISED FEBRUARY 2007



## ORDERING INFORMATION

T <sub>A</sub>	PACKAGE <sup>(1)</sup>		ORDERABLE PART NUMBER	TOP-SIDE MARKING <sup>(2)</sup>
-40°C to 85°C	NanoFree™ – WCSP (DSBGA) 0.23-mm Large Bump – YZP (Pb-free)	Reel of 3000	SN74LVC1G14YZPR	--_CF_
	NanoFree™ – WCSP (DSBGA) 0.23-mm Large Bump – YZV (Pb-free)	Reel of 3000	SN74LVC1G14YZVR	--_CF
	SON-DRY	Reel of 5000	SN74LVC1G14DRYR	CF_
	SOT (SOT-23) – DBV	Reel of 3000	SN74LVC1G14DBVR	C14_
		Reel of 250	SN74LVC1G14DBVT	
	SOT (SC-70) – DCK	Reel of 3000	SN74LVC1G14DCKR	CF_
		Reel of 250	SN74LVC1G14DCKT	
SOT (SOT-553) – DRL	Reel of 4000	SN74LVC1G14DRLR	CF_	

- (1) Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).
- (2) DBV/DCK/DRL/DRY: The actual top-side marking has one additional character that designates the assembly/test site.  
 YZP: The actual top-side marking has three preceding characters to denote year, month, and sequence code, and one following character to designate the assembly/test site. Pin 1 identifier indicates solder-bump composition (1 = SnPb, • = Pb-free).  
 YZV: The actual top-side marking is on two lines. Line 1 has four characters to denote year, month, day, and assembly/test site. Line 2 has two characters which show the family and function code. Pin 1 identifier indicates solder-bump composition (1 = SnPb, • = Pb-free).

## FUNCTION TABLE

INPUT A	OUTPUT Y
H	L
L	H

### LOGIC DIAGRAM (POSITIVE LOGIC) (DBV, DCK, DRL, DRY, and YZP Package)



### LOGIC DIAGRAM (POSITIVE LOGIC) (YZV Package)



### Absolute Maximum Ratings<sup>(1)</sup>

over operating free-air temperature range (unless otherwise noted)

		MIN	MAX	UNIT
V <sub>CC</sub>	Supply voltage range	-0.5	6.5	V
V <sub>I</sub>	Input voltage range <sup>(2)</sup>	-0.5	6.5	V
V <sub>O</sub>	Voltage range applied to any output in the high-impedance or power-off state <sup>(2)</sup>	-0.5	6.5	V
V <sub>O</sub>	Voltage range applied to any output in the high or low state <sup>(2)(3)</sup>	-0.5	V <sub>CC</sub> + 0.5	V
I <sub>IK</sub>	Input clamp current	V <sub>I</sub> < 0		-50 mA
I <sub>OK</sub>	Output clamp current	V <sub>O</sub> < 0		-50 mA
I <sub>O</sub>	Continuous output current			±50 mA
Continuous current through V <sub>CC</sub> or GND				±100 mA
θ <sub>JA</sub>	Package thermal impedance <sup>(4)</sup>	DBV package		206
		DCK package		252
		DRL package		142
		DRY package		234
		YZP package		132
		YZV package		123
T <sub>stg</sub>	Storage temperature range	-65	150	°C

- (1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) The input and output negative-voltage ratings may be exceeded if the input and output current ratings are observed.
- (3) The value of V<sub>CC</sub> is provided in the recommended operating conditions table.
- (4) The package thermal impedance is calculated in accordance with JESD 51-7.

### Recommended Operating Conditions<sup>(1)</sup>

		MIN	MAX	UNIT
V <sub>CC</sub>	Supply voltage	Operating	1.65	5.5
		Data retention only	1.5	
V <sub>I</sub>	Input voltage	0	5.5	V
V <sub>O</sub>	Output voltage	0	V <sub>CC</sub>	V
I <sub>OH</sub>	High-level output current	V <sub>CC</sub> = 1.65 V		-4
		V <sub>CC</sub> = 2.3 V		-8
		V <sub>CC</sub> = 3 V		-16
				-24
		V <sub>CC</sub> = 4.5 V		-32
I <sub>OL</sub>	Low-level output current	V <sub>CC</sub> = 1.65 V		4
		V <sub>CC</sub> = 2.3 V		8
		V <sub>CC</sub> = 3 V		16
				24
V <sub>CC</sub> = 4.5 V		32		
T <sub>A</sub>	Operating free-air temperature	-40	85	°C

- (1) All unused inputs of the device must be held at V<sub>CC</sub> or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

# SN74LVC1G14 SINGLE SCHMITT-TRIGGER INVERTER



SCES218T–APRIL 1999–REVISED FEBRUARY 2007

## Electrical Characteristics

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS	V <sub>CC</sub>	MIN	TYP <sup>(1)</sup>	MAX	UNIT
V <sub>T+</sub> Positive-going input threshold voltage			1.65 V	0.79		1.16	V
			2.3 V	1.11		1.56	
			3 V	1.5		1.87	
			4.5 V	2.16		2.74	
			5.5 V	2.61		3.33	
V <sub>T-</sub> Negative-going input threshold voltage			1.65 V	0.39		0.62	V
			2.3 V	0.58		0.87	
			3 V	0.84		1.14	
			4.5 V	1.41		1.79	
			5.5 V	1.87		2.29	
ΔV <sub>T</sub> Hysteresis (V <sub>T+</sub> – V <sub>T-</sub> )			1.65 V	0.37		0.62	V
			2.3 V	0.48		0.77	
			3 V	0.56		0.87	
			4.5 V	0.71		1.04	
			5.5 V	0.71		1.11	
V <sub>OH</sub>	I <sub>OL</sub> = –100 μA		1.65 V to 4.5 V	V <sub>CC</sub> – 0.1			V
	I <sub>OL</sub> = –4 mA		1.65 V	1.2			
	I <sub>OL</sub> = –8 mA		2.3 V	1.9			
	I <sub>OL</sub> = –16 mA		3 V	2.4			
	I <sub>OL</sub> = –24 mA			2.3			
	I <sub>OL</sub> = –32 mA		4.5 V	3.8			
V <sub>OL</sub>	I <sub>OL</sub> = 100 μA		1.65 V to 4.5 V			0.1	V
	I <sub>OL</sub> = 4 mA		1.65 V			0.45	
	I <sub>OL</sub> = 8 mA		2.3 V			0.3	
	I <sub>OL</sub> = 16 mA		3 V			0.4	
	I <sub>OL</sub> = 24 mA					0.55	
	I <sub>OL</sub> = 32 mA		4.5 V			0.55	
I <sub>I</sub>	A input	V <sub>I</sub> = 5.5 V or GND	0 to 5.5 V			±5	μA
I <sub>off</sub>		V <sub>I</sub> or V <sub>O</sub> = 5.5 V	0			±10	μA
I <sub>CC</sub>		V <sub>I</sub> = 5.5 V or GND, I <sub>O</sub> = 0	1.65 V to 5.5 V			10	μA
ΔI <sub>CC</sub>		One input at V <sub>CC</sub> – 0.6 V, Other inputs at V <sub>CC</sub> or GND	3 V to 5.5 V			500	μA
C <sub>i</sub>		V <sub>I</sub> = V <sub>CC</sub> or GND	3.3 V			4.5	pF

(1) All typical values are at V<sub>CC</sub> = 3.3 V, T<sub>A</sub> = 25°C.

## Switching Characteristics

over recommended operating free-air temperature range, C<sub>L</sub> = 15 pF (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V <sub>CC</sub> = 1.8 V ± 0.15 V		V <sub>CC</sub> = 2.5 V ± 0.2 V		V <sub>CC</sub> = 3.3 V ± 0.3 V		V <sub>CC</sub> = 5 V ± 0.5 V		UNIT
			MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
t <sub>pd</sub>	A	Y	2.8	9.9	1.6	5.5	1.5	4.6	0.9	4.4	ns

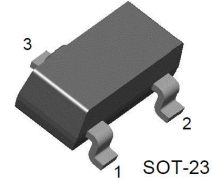
## A-9 BC857-C NPN Transistor

**FAIRCHILD**  
SEMICONDUCTOR®

### BC846/847/848/849/850

#### Switching and Amplifier Applications

- Suitable for automatic insertion in thick and thin-film circuits
- Low Noise: BC849, BC850
- Complement to BC856 ... BC860



1. Base 2. Emitter 3. Collector

#### NPN Epitaxial Silicon Transistor

#### Absolute Maximum Ratings $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
$V_{CBO}$	Collector-Base Voltage	: BC846	80
		: BC847/850	50
		: BC848/849	30
$V_{CEO}$	Collector-Emitter Voltage	: BC846	65
		: BC847/850	45
		: BC848/849	30
$V_{EBO}$	Emitter-Base Voltage	: BC846/847	6
		: BC848/849/850	5
$I_C$	Collector Current (DC)	100	mA
$P_C$	Collector Power Dissipation	310	mW
$T_J$	Junction Temperature	150	$^\circ\text{C}$
$T_{STG}$	Storage Temperature	-65 ~ 150	$^\circ\text{C}$

#### Electrical Characteristics $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
$I_{CBO}$	Collector Cut-off Current	$V_{CB}=30\text{V}, I_E=0$			15	nA
$h_{FE}$	DC Current Gain	$V_{CE}=5\text{V}, I_C=2\text{mA}$	110		800	
$V_{CE}(\text{sat})$	Collector-Emitter Saturation Voltage	$I_C=10\text{mA}, I_B=0.5\text{mA}$		90	250	mV
		$I_C=100\text{mA}, I_B=5\text{mA}$		200	600	mV
$V_{BE}(\text{sat})$	Collector-Base Saturation Voltage	$I_C=10\text{mA}, I_B=0.5\text{mA}$		700		mV
		$I_C=100\text{mA}, I_B=5\text{mA}$		900		mV
$V_{BE}(\text{on})$	Base-Emitter On Voltage	$V_{CE}=5\text{V}, I_C=2\text{mA}$	580	660	700	mV
		$V_{CE}=5\text{V}, I_C=10\text{mA}$			720	mV
$f_T$	Current Gain Bandwidth Product	$V_{CE}=5\text{V}, I_C=10\text{mA}, f=100\text{MHz}$		300		MHz
$C_{ob}$	Output Capacitance	$V_{CB}=10\text{V}, I_E=0, f=1\text{MHz}$		3.5	6	pF
$C_{ib}$	Input Capacitance	$V_{EB}=0.5\text{V}, I_C=0, f=1\text{MHz}$		9		pF
NF	Noise Figure	: BC846/847/848		2	10	dB
		: BC849/850	$f=1\text{KHz}, R_G=2\text{K}\Omega$	1.2	4	dB
		: BC849	$V_{CE}=5\text{V}, I_C=200\mu\text{A}$	1.4	4	dB
		: BC850	$R_G=2\text{K}\Omega, f=30\sim 15000\text{Hz}$	1.4	3	dB

**h<sub>FE</sub> Classification**

Classification	A	B	C
h <sub>FE</sub>	110 ~ 220	200 ~ 450	420 ~ 800

**Marking Code**

Type	846			847			848			849			850		
	A	B	C	A	B	C	A	B	C	A	B	C	A	B	C
Mark	8AA	8AB	8AC	8BA	8BB	8BC	8CA	8CB	8CC	8DA	8DB	8DC	8EA	8EB	8EC



# A-9 PQ 50/50 Ferit Nüve

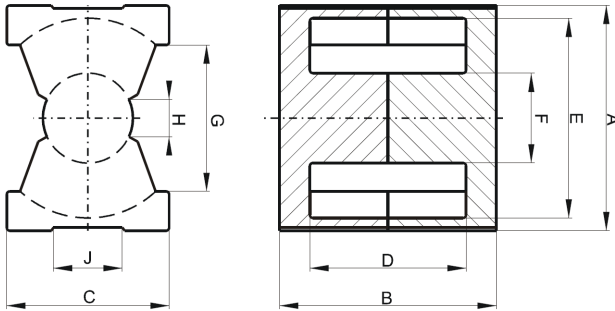


Specification for:

## 0R45050UG

110 Delta Drive  
Pittsburgh, PA 15238  
Phone: 412/696-1333  
Fax: 412/696-0333  
Email: magnetics@spang.com

### DIMENSIONS



(mm)	Nominal:	Tol. min.:	Tol. max.:
<b>A</b>	51.0	-0.7	+ 0.7
<b>B</b>	25.0	-0.25	+ 0.25
<b>2B</b>	50.0	-0.5	+ 0.5
<b>C</b>	32.0	-0.6	+ 0.6
<b>D</b>	18.05	-0.3	+ 0.3
<b>2D</b>	36.1	-0.6	+ 0.6
<b>E</b>	44.0	-0.7	+ 0.7
<b>F</b>	20.0	-0.35	+ 0.35
<b>G</b>	32.0 MIN		
Eff. Parameters			
<b>Ae mm<sup>2</sup></b>	<b>Amin mm<sup>2</sup></b>	<b>le mm</b>	<b>Ve mm<sup>3</sup></b>
328.0	314.0	113.0	37100

### INDUCTANCE

AL value (nH)	Test conditions
Nom: 7400 Min.: 5550	10 kHz, < 0.5 mT, 25 °C

### MARKING

0R45050UG  
PXXXXX

### CORE LOSSES

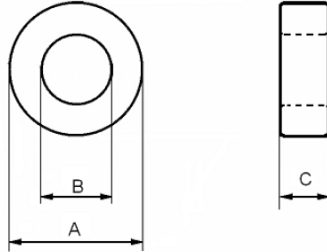
P <sub>1</sub> max	Test conditions
85 mW/cm <sup>3</sup> (3.1535 W/set)	100 kHz, 100 mT, 100 °C
550 mW/cm <sup>3</sup> (20.405 W/set)	100 kHz, 200 mT, 100 °C

# A-9 C058110A2 Soft Manyetik Nüve



## C058110A2

110 Delta Drive  
 Pittsburgh, PA 15238  
 Phone: 412/696-1333  
 Fax: 412/696-0333  
 Email:magnetics@spang.com



Permeability ( $\mu$ )	$A_L$ (nH/T <sup>2</sup> )
60	75 ± 8%

Dimensions (mm)		
	Uncoated	Coated
O.D. (A)	57.2 nom	58.04 max
I.D. (B)	35.6 nom	34.74 min
Ht. (C)	14.0 nom	14.86 max

Markings		
XXXXXX	58110A2	X
Lot Number	Part Number	Inductance Grade

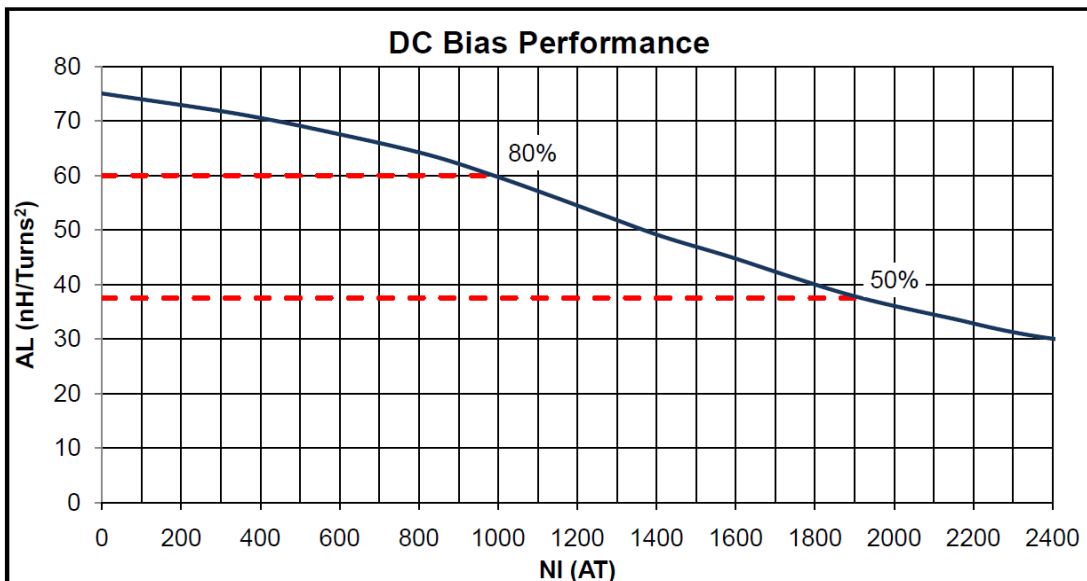
Physical Characteristics					
$W_A$ (mm <sup>2</sup> ) Window Area	$A_e$ (mm <sup>2</sup> ) Cross Section	$L_e$ (mm) Path Length	$V_e$ (mm <sup>3</sup> ) Volume	Weight (grams)	Box Quantity (pieces)
948	144.4	143	20,650	155	90

Winding Turn Length (mm)	
Winding Factor	Length/Turn
100% (Unity)	93.3
60%	77.6
40%	62.3
20%	55.6
0%	53.0

Wound Coil Dimensions (mm)	
Maximum O.D. (u.w.f.)*	81.3
Maximum HT. (u.w.f.)*	44.4

\*u.w.f. – unity winding factor

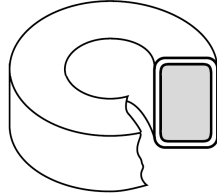
Surface Area (mm <sup>2</sup> )	
Unwound Core	7,680
40% Winding Factor	13,070



Revision date 5/27/2009

# A-10 MS106090-2 Soft Manyetik Nüve

**o.d. 1.060**  
i.d. 0.580/ht. 0.440



**CORNERS:**  
0.063 Approx.  
Radius (Typical)

## Dimensions

	Outside Diameter	Inside Diameter	Height
Before Coating Nominal	1.060 in 26.92 mm	0.580 in 14.73 mm	0.440 in 11.18 mm
After Coating (Blue Epoxy)	1.090 in Max. 27.69 mm Max.	0.555 in Min. 14.10 mm Min.	0.472 in Max. 11.99 mm Max.

## Physical Specifications

Effective Cross Sectional Area of Magnetic Path, $A_e$ (Reference)	Effective Magnetic Path Length, $l_e$ (Reference)	Effective Core Volume, $V_e$ (Reference)	Minimum Window Area (Reference)	Approximate Weight of Finished 125 $\mu$ MPP Core	Approximate Mean Length of Turn for Full Winding (Half of I.D. Remaining)
0.1014 in <sup>2</sup> 0.654 cm <sup>2</sup>	2.501 in 6.352 cm	.2536 in <sup>3</sup> 4.154 cm <sup>3</sup>	0.2419 in <sup>2</sup> 1,5608 cm <sup>2</sup> 308,025 cmil	0.080 lbs 36 g	1.46 in 3.71 cm

## Electrical Specifications

Nominal Permeability	Inductance Factor, mH +/- 8% for 1000 turns	Approximate Ratio of DC Resistance to Inductance for Full Winding (Half of I.D. Remaining), $\Omega$ /mH	Part Numbers		
			Molypermalloy	HI-FLUX	SUPER-MSS
14 $\mu$	18	0.55	A-068018-2	HF-106014-2	—
26 $\mu$	32	0.31	A-066032-2	HF-106026-2	MS-106026-2
60 $\mu$	75	0.133	A-894075-2	HF-106060-2	MS-106060-2
75 $\mu$	94	0.106	—	—	MS-106075-2
90 $\mu$	113	0.088	—	—	MS-106090-2
125 $\mu$	157	0.063	A-930157-2	HF-106125-2	MS-106125-2
147 $\mu$	185	0.054	A-145185-2	HF-106147-2	—
160 $\mu$	201	0.050	A-302201-2	HF-106160-2	—
173 $\mu$	217	0.046	A-175217-2	—	—
205 $\mu$	257	0.039	A-209257-2	—	—
250 $\mu$	314	0.032	A-373314-2	—	—
300 $\mu$	377	0.026	A-396377-2	—	—

## Heavy Film Magnet Wire Winding Data (Approximate)

AWG	Full Winding (Half of I.D. Remaining)		Single Layer Winding		
	Turns	$R_{dc}$ $\Omega$	Turns	$R_{dc}$ $\Omega$	$l_w$ ft.
12	24	0.00526	16	0.00367	2.31
13	30	0.00820	18	0.00514	2.57
14	37	0.01281	20	0.00715	2.83
15	47	0.01997	23	0.0100	3.15
16	58	0.0313	26	0.0141	3.50
17	73	0.0485	29	0.0197	3.89
18	91	0.0760	33	0.0276	4.32
19	113	0.1183	37	0.0387	4.81
20	141	0.1839	42	0.0541	5.34
21	176	0.287	47	0.0759	5.94
22	220	0.452	53	0.107	6.61
23	273	0.697	59	0.149	7.32
24	340	1.093	66	0.209	8.13
25	423	1.704	74	0.294	9.07
26	528	2.68	83	0.414	10.1
27	652	4.14	93	0.575	11.2
28	815	6.54	104	0.812	12.4
29	1000	9.95	115	1.11	13.7

AWG	Full Winding (Half of I.D. Remaining)		Single Layer Winding		
	Turns	$R_{dc}$ $\Omega$	Turns	$R_{dc}$ $\Omega$	$l_w$ ft.
30	1257	15.90	129	1.59	15.3
31	1563	24.9	142	2.21	16.8
32	1914	37.6	157	3.00	18.5
33	2396	59.7	175	4.24	20.6
34	3006	94.8	198	6.07	23.2
35	3767	150.1	221	8.55	25.9
36	4697	234.0	246	11.9	28.7
37	5798	357.0	272	16.2	31.7
38	7339	570.0	305	22.9	35.4
39	9585	971.0	346	33.9	40.1
40	11709	1510.0	389	48.6	45.1

## A-11 PB002XNL Akım Transformatörü

# SMT CURRENT SENSE TRANSFORMERS

## PB002XNL Series



- Height:** 10.2mm Max
- Footprint:** 19.9mm x 14.5mm Max
- Current Rating:** up to 35A
- Frequency Range:** 50kHz to 500kHz

### Electrical Specifications @ 25°C — Operating Temperature -40°C to +130°C

Part <sup>5,6</sup> Number	Turns Ratio	Secondary Inductance (mH MIN)	DCR (mΩ MAX)		Hipot (V <sub>RMS</sub> )
			Primary (11-12)	Secondary (2-4)	
PB0025NL	50:1	1.4	0.42	700	500
PB0026NL	100:1	5.6	0.42	1400	500
PB0027NL	200:1	22.4	0.42	2900	500

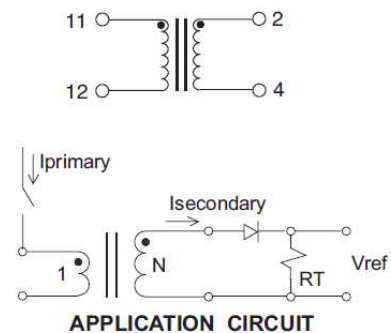
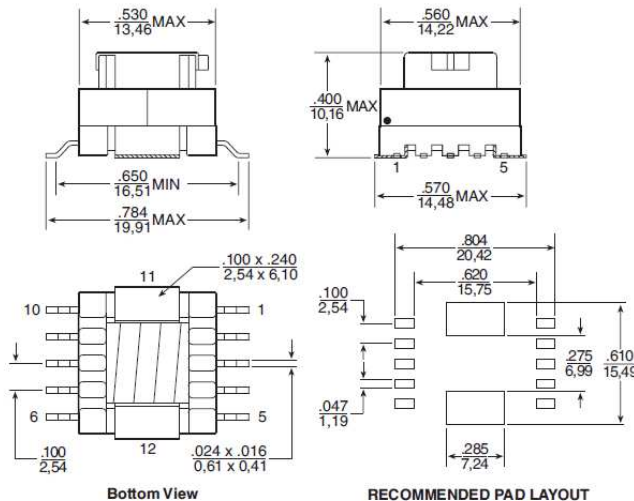
#### NOTES:

- The temperature of the component (ambient temperature plus temperature rise) must be within the specified operating temperature range.
- The maximum current rating is based upon temperature rise of the component and represents the DC current which will cause a typical temperature rise of 40°C with no airflow.
- To calculate the value of the terminating resistor (R<sub>t</sub>) use the following formula:  $R_t (\Omega) = V_{REF} \cdot N / (I_{peak\_primary})$
- The peak flux density of the device must remain below 2000 Gauss. To calculate the peak flux density for a uni-polar current use the following formula:

- $$B_{PK} = 8.0 \cdot V_{REF} \cdot (Duty\_Cycle\_Max) \cdot 10^5 / (N \cdot Freq\_kHz)$$
- \* for bi-polar current applications divide B<sub>PK</sub> as calculated above by 2.
- Optional Tape & Reel packaging can be ordered by adding a "T" suffix to the part number (i.e. PB0025NL becomes PB0025NLT). Pulse complies to industry standard tape and reel specification EIA481.
  - The "NL" suffix indicates an RoHS-compliant part number. Non-NL suffixed parts are not necessarily RoHS compliant, but are electrically and mechanically equivalent to NL versions. If a part number does not have the "NL" suffix, but an RoHS compliant version is required, please contact Pulse for availability.

### Mechanical

### Schematic



Weight .....4.7 grams  
 Tray .....100/tray  
 Tape & Reel .....300/reel  
 Coplanarity .....0.006 inches

Dimensions: Inches  
 mm  
 Unless otherwise specified, all tolerances are  $\pm \begin{matrix} .010 \\ 0,25 \end{matrix}$

USA 858 674 8100 • Germany 49 7032 7806 0 • Singapore 65 6287 8998 • Shanghai 86 21 54643211 / 2 • China 86 755 33966678 • Taiwan 886 3 4641811

## ÖZGEÇMİŞ

### KİŞİSEL BİLGİLER

**Adı Soyadı:** Alper GÖYNÜŞEN  
**Doğum Tarihi ve Yeri:** 21.04.1986 / İSTANBUL  
**Yabancı Dili:** İngilizce  
**E-posta:** alpergoynusen[at]gmail.com



### ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Yıl
Yüksek Lisans	Elektrik Mühendisliği	T.C. Yıldız Teknik Üniversitesi	2008 - 2011
Lisans	Elektrik Mühendisliği	T.C. Yıldız Teknik Üniversitesi	2004 - 2008
Lise	Fen - Matematik	Mustafa Saffet Anadolu Lisesi	1997 - 2004

### İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
2009 -2011	Arçelik A.Ş. Ar-Ge Merkezi Güç Elektroniği Teknoloji Ailesi	ÜSİ Proje Mühendisi
2007	Erdemir T.A.Ş.	Stajyer
2006	Areva T.D.	Stajyer