

ERZURUM TEKNİK ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

Mikrodenetleyici Temelli
Elektronik Ölçme ve Değer.

Çetin Eriş

Yüksek Lisans Tezi

Ref
EHM
249
1989

YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

Elk-Haber,

20.000 TL

MİKRODENETLEYİCİ TEMELLİ
ELEKTRONİK ÖLÇME VE
DEĞERLENDİRME SİSTEMLERİ

YÜKSEK LİSANS TEZİ
MÜH. ÇETİN ERİŞ

İSTANBUL, 1989

YILDIZ TEKNİK ÜNİVERSİTESİ
KÜTÜPHANE DOKÜMANTASYON
DAİRE BAŞKANLIĞI

Kot	R 152 137
Alındığı Yer	FEN BİL. ENS.
Tarih	20.04.1992
Fatura	- - - - -
Fiyatı	40.000.1L.
Ayniyat No	1/2
Kayıt No	48348
UDC	621.3 378.242
Ek	

+



YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ



MİKRODENETLEYİCİ TEMELLİ
ELEKTRONİK ÖLÇME VE
DEĞERLENDİRME SİSTEMLERİ



YÜKSEK LİSANS TEZİ
MÜH. ÇETİN ERİŞ

İSTANBUL, 1989

1-	GİRİŞ	1
2-	HPC AİLESİNDEKİ MİKROKONTROLERİN GENEL YAYIKI VE ÖZELLİKLERİ	2
2.1	GENEL BİLGİ	2
2.2	HPC AİLESİNİN ÇALIŞMA TARZİNİN BAKIŞ OLDUĞU NERELE	2
3-	HPC AİLESİ KONTROLERİNİN VE ÇALIŞMALARININ	3
3.1	HPC'NİN KONTROLERİNİN VE ÇALIŞMALARININ VE TANIMLARI	3
3.1.1	GİRİŞ/ÇIKIŞ BAKIMLARI	3
3.1.2	BESLEME İLE İLGİLİ BAKIMLAR	4
3.1.3	SAAT İŞARETİ BAKIMLARI	5
3.1.4	DİĞER BAKIMLAR	5
3.2	HPC AİLESİNİN ÇALIŞMA MODLARI	10
3.2.1	SINGLE-CHIP NORMAL MODE	10
3.2.2	EXPANDED NORMAL MODE	10
3.2.3	SINGLE-CHIP ROMLESS MODE	10
3.2.4	EXPANDED ROMLESS MODE	11
3.3	HARDWARE BAĞLANTILARI	13
3.3.1	GÜÇ VE TOPRAKLAMA	13
3.3.2	SAAT İŞARETİ	14
	Bu tez çalışmasının hazırlanması sırasında, fikir ve eleştirilerini esirgemeyen değerli hocam ve tez yürütücüm Sayın Prof.Dr.Sezgin ALSAN beye, Yıldız Üniversitesi Elektronik ve Haberleşme Mühendisliği Bölümündeki tüm mesai arkadaşlarıma teşekkürlerimi sunarım.	
3.3.3	BAĞLANTILAR	15
3.3.4	BAĞLANTILAR	16
3.3.5	BAĞLANTILAR	17
3.3.6	BAĞLANTILAR	18
3.3.7	BAĞLANTILAR	19
3.3.8	BAĞLANTILAR	20
4-	HPC AİLESİNİN ÇALIŞMA MODLARI VE ÖZELLİKLERİ	32
4.1	PROGRAMLAMA	32
4.1.1	PROGRAMLAMA	32
4.1.2	PROGRAMLAMA	32

İÇİNDEKİLER

SAYFA NO

1- GİRİŞ	1
2- HPC AİLESİNDEN MİKRODENETLEYİCİLERİN GENEL YAYISI VE ÖZELLİKLERİ	2
2.1 GENEL BİLGİ	2
2.2 HPC AİLESİNİN ÇEKİRDEK YAPISININ SAHİP OLDUĞU ÖZELLİKLER	2
3- HPC AİLESİ HARDWARE YAPISI VE ÖZELLİKLERİ	5
3.1 HPC'NİN FONKSİYONEL BACAK BAĞLANTILARI VE TANIMLARI	5
3.1.1 GİRİŞ/ÇIKIŞ BACAKLARI	5
3.1.2 BESLEME İLE İLGİLİ BACAKLAR	8
3.1.3 SAAT İŞARETİ BACAKLARI	8
3.1.4 DİĞER BACAKLAR	9
3.2 HPC AİLESİNİN ÇALIŞMA MODLARI	10
3.2.1 SINGLE-CHIP NORMAL MODE	10
3.2.2 EXPANDED NORMAL MODE	10
3.2.3 SINGLE-CHIP ROMLESS MODE	10
3.2.4 EXPANDED ROMLESS MODE	11
3.3 HARDWARE BAĞLANTILAR	13
3.3.1 GÜÇ VE TOPRAKLAMA	13
3.3.2 SAAT İŞARETİ	14
3.3.3 RESET	16
3.4 HPC 46003'ÜN BELLEK HARİTASI	18
3.5 HPC AİLESİNDE GİRİŞ/ÇIKIŞ PORTLARININ YAPILARI VE İŞLEVLERİ	20
3.5.1 PORT A	20
3.5.2 PORT B	22
3.5.3 PORT I	28
3.5.4 PORT D	29
3.5.5 PORT P	30
4- HPC AİLESİNİN GENEL YAZILIM ÖZELLİKLERİ	32
4.1 PROGRAMLAMA MODELİ	32
4.1.1 ARİTMETİK MANTIK BİRİMİ	32
4.1.2 AKÜMÜLATÖR A YAZMACI	32

	<u>SAYFA NO</u>
4.1.3 ADRES B YAZMACI	32
4.1.4 ADRES X YAZMACI	32
4.1.5 BOUNDARY CONSTANT YAZMACI	33
4.1.6 STACK POINTER SP YAZMACI	33
4.1.7 PROGRAM COUNTER PC YAZMACI	33
4.1.8 CARRY C BİTİ	33
4.2 KONTROL YAZMAÇLARI	35
4.3 HPC YAZMAÇLARININ BİT HARİTALARI	36
4.4 HPC'NİN KOMUTLARI VE İŞLEVLERİ	38
4.4.1 İKİ ADRES KOMUTLARINA KARŞILIK GELEN OPCODE'LAR VE UZUNLUKLARI	40
4.4.2 BİR ADRES KOMUTLARINA KARŞILIK GELEN OPCODE'LAR VE UZUNLUKLARI	41
4.4.3 ÖZEL KOMUTLARIN OPCODE'LARI VE UZUNLUKLARI	42
4.4.4 OTOMATİK EKŞİLTME VE ARTTIRMA KOMUT- LARININ OPCODE'LARI VE UZUNLUKLARI.	43
4.4.5 TRANSFER KONTROL VE DİĞER KOMUTLARIN OPCODE'LARI VE UZUNLUKLARI	44
4.5 HPC'NİN OPCODE HARİTASI	45
5- HPC 46003'ÜN SAYICI/ZAMANLAYICI BİRİMLERİ.	46
5.1 GİRİŞ	46
5.2 SAYICI/ZAMANLAYICI İŞLEMLERİ	47
5.2.1 TO VE T8 BİRİMLERİ	47
5.2.2 T1 BİRİMİ	47
5.2.3 T2 VE T3 BİRİMLERİ	48
5.2.4 PWM BİRİMLERİ (T4-T7)	49
5.3 SAYICI/ZAMANLAYICI ÇIKIŞLARI	49
5.4 TEMEL SECTION YAZMAÇLARI	49
6- KESMELER (INTERRUPTS)	56
6.1 GİRİŞ	56
6.2 KESMELERİN İŞLEYİŞİ	58
6.3 KESME KONTROL YAZMAÇLARI	58

7- BİR ELEKTRONİK ÖLÇME VE DEĞERLENDİRME SİSTEMİ YAPISINDA HPC MİKRODENETLEYİCİSİNİN YERİ VE ÖNEMİ	61
7.1 GİRİŞ	61
7.2 BU BAĞLAMDA HPC'NİN ÖNEMİ	61
7.3 FREKANS ÖLÇME YÖNTEMLERİ	62
7.3.1 SABİT ZAMAN ARALIĞINDA GİRİŞ DARBELERİ SAYILARAK FREKANSIN ÖLÇÜLMESİ	63
7.3.2 GİRİŞ İŞARETİ DARBELERİ ARASINDAKİ ZAMAN ÖLÇÜLEREK FREKANSIN HESAPLAN- MASI YÖNTEMİ	64
8- HPC 46003 İLE TASARLANAN ELEKTRONİK ÖLÇME VE DEĞERLENDİRME SİSTEMİ	65
8.1 GİRİŞ	65
8.2 HPC İLE EMULATÖR KİTİ OLMASIZIN DENEYSEL ÇALIŞMA VE ARAŞTIRMA YAPMANIN GETİRDİĞİ BİR GÜÇLÜK	65
8.3 ADRES ÇÖZÜMLEME	65
8.4 HPC 46003 İLE TASARIMI YAPILAN DEVRE	68
8.4.1 HPC 46003 İLE GERÇEKLENEN TEMEL DEVRE	68
8.4.2 YARDIMCI BİRİM (GÖSTERGE DÜZENEGİ)	68
8.4.3 TASARIMI YAPILAN AUTO-RANGE FREKANSMETRENİN ÇALIŞMASI	70
8.5 HPC 46003 İLE TASARLANAN AUTO-RANGE FREKANSMETRE YAZILIMI	73
8.5.1 AKIŞ DİYAGRAMI	73
8.5.2 PROGRAM DÖKÜMÜ	78
9- SONUÇ	82

ÖZET

Bu tez çalışması, Dünya'da henüz çok yeni olan HPC mikrodenetleyicisinin, öncelikle yapısı ve özelliklerinin araştırılıp hazmedilmesi, daha sonra da bu mikrodenetleyici kullanılarak bir Elektronik Ölçme ve Değerlendirme Sisteminin gerçekleştirilmesi konularını kapsamaktadır.

İlk altı bölümde tez çalışmasının temelini oluşturan HPC mikrodenetleyicisinden söz edilmiştir. Bunlardan birinci bölüm; giriş, ikinci bölüm; HPC'nin genel yapısı ve özelliklerini, üçüncü bölüm; HPC'nin hardware yapısı ve özelliklerini, dördüncü bölüm; HPC'nin genel yazılım özelliklerini, beşinci bölüm; HPC'nin sayıcı/zamanlayıcı birimlerini, altıncı bölüm ise HPC'nin kesmelerini içermektedir.

Yedinci bölümde ideal bir Elektronik Ölçme ve Değerlendirme sisteminin nasıl olması gerektiğine değinilmiştir. Otomasyon olaylarında fazlaca kullanılan bir ölçüm cihazı olan frekansmetre yapısı anlatılmıştır. Bu konuda HPC kullanmanın getirdiği yüksek hız ve kolaylıklar anlatılmıştır.

Sekizinci bölümde HPC ile tasarlanan Elektronik Ölçme ve Değerlendirme Sistemi ayrıntıları ile anlatılmış, devre şemaları ve program dökümü verilmiştir.

Dokuzuncu ise sonuç bölümü olarak yer almıştır.

SUMMARY

In this research first, the structure and characteristics of HPC microcontroller which is very new in the world have been researched and learned. Then, an Electronic Measurement and Evaluation System has been realized by using this micro controller.

In the first six chapters, HPC microcontroller which is the base of this study has been mentioned. The second, third fourth, fifth and sixth part of this chapters contain the general structure and characteristics, the hardware structure and characteristics, the software characteristics, Timers/ Counters Units and Interrupts of HPC.

In seventh chapter, an Ideal Electronic Measurement and Evaluation Systems has been determined. The structure of the frequencymeter which is a measurement device and used often in automation has been discussed. In this subject, the using HPC provides quickness and easiness.

In the eight chapter, a Measurement and Evaluation Systems designed by using HPC 46003 has been explained.

In the nineth and the last chapter, result chapter.

1. GİRİŞ

Mikroişlemci temelli basit bir sistem, bir mikroişlemci ve onun çevresinde RAM ve/veya ROM bellek, mikroişlemcinin dış dünya ile ilişkisini sağlayacak giriş/çıkış (I/O) portları ve sayıcı/zamanlayıcı (Counter/Timer) gibi çevre birimlerinin bir bütünüdür.

İşte bu çalışmanın özünü oluşturan Mikrodenetleyiciler (Microcontrollers) bütün bu çevre birimlerini kapsayan ve bunun yanında daha birçok olanakları da birarada kullanıcıya sunan tek bir entegre devredir.

Son yıllarda elektronik dünyasında büyük bir hızla kullanıma giren bu elemanlar özellikle elektronik kontrol ve kumanda sistemlerinin insansız denetimleri alanında büyük gelişmelerin kaydedilmesini sağlamıştır. Malzeme dünyada oldukça yeni hele ülkemizde çok yenidir. Bu bakımdan bilgi birikimi az olan bir konudur.

Mikrodenetleyiciler bir çok fonksiyonu yalnız başlarına gerçeklediklerinden yani bir çok entegre devre yerine tek bir entegre devre kullanımı sağladıklarından üretilen kartlarda eleman sayısını minimuma dolayısı ile yer kazancını maksimuma çıkarmışlardır. Son derece küçük hacimli elektronik devreler büyük işler yapar hale gelmişlerdir.

Bunun yanında büyük hacimli ve çok sayıda kart ile çalışmak yüksek frekanslarda problemler doğurduğundan mikroişlemci temelli devrelerde çıkılamayan frekanslara artık rahatlıkla çıkılabilmektedir. Yani kontrol olaylarında önemli hızlara ulaşmak rahatlıkla mümkün olmaktadır.

Bu çalışmada mikrodenetleyiciler alanında çok yeni bir ürün olan, yaklaşık iki yıllık bir geçmişe sahip, National firmasının üretip piyasaya sunduğu HPC (High Performance Micro-Controller) ailesinden bir mikrodenetleyicinin kullanılması uygun bulundu.

Bu seçimdeki en büyük faktörler;

- a) Malzemenin dünyada yeni,
- b) Teknik özelliklerinin yüksek,
- c) Ülkemizde uygulamasının yapılmamış olmasıdır.

Bu alandaki eksikliği doldurmak, çalışmanın temel amacıdır.

2. HPC AİLESİNDEN MİKRODENETLEYİCİLERİN GENEL YAPISI VE ÖZELLİKLERİ

2.1 GENEL BİLGİ

Bu tez çalışmasında kullanılacak olan materyal giriş bölümünde de belirtildiği gibi yeni bir mikrodenetleyici olan HPC ailesinden üzerinde ROM bellek bulunmayan (ROMless) HPC 46003 mikrodenetleyicisidir.

Materyalin yeniliği dolayısı ile çalışma, bu materyali kullanarak bir elektronik olayı gerçekleştirmekten çok, oldukça kompleks olan ve öğrenilmesi zaman alan mikrodenetleyicinin hardware ve software (yazılım) özelliklerini araştırıp öğrenmeye ve daha sonra edinilen bu bilgileri kullanarak bir "ölçme ve değerlendirme sistemine uygulanması"na yönelik olacaktır.

2.2 HPC AİLESİNİN ÇEKİRDEK YAPISININ SAHİP OLDUĞU ÖZELLİKLER

- a) 16-bitlik yapının sağladığı, Byte (8-bitlik paket) ve Word (16-bitlik paket) işlemlerinin her ikisinin birden yada sadece Byte işlemlerinin yapılabilmesi olanağına,
- b) 16-bitlik veri yoluna (data-bus), 16-bitlik adres yoluna (adres-bus), bir ALU (Arithmetic Logic Unit) ya ve geniş yazmaç (register) olanaklarına,
- c) 16-bitlik adres yolu nedeniyle 64kbyte'lık dış bellek (memory) gözünü adresleyebilme yetisine,
- d) Benzerlerinden oldukça hızlı çalışma yetisine sahiptir. 17 MHz. çalışma frekanslı versiyonunda her bir yazmaç işlemini 240 ns., 30 MHz. çalışma frekanslı versiyonunda ise 134 ns. gibi çok kısa bir zaman aralığında gerçekleyebilme özelliğine,
- e) Yüksek verimle çalışabilme özelliğine sahiptir. Önemli ve fazlaca kullanılan emirleri bir tek byte ile gerçekleyebilme özelliğine,

g) 32x16 bölme işlemi ile 32x16 bölme işlemi ile gerçekleştirilebilir. Bu özellik, entegre devre ile gerçekleştirilebilir. Bu özellik, entegre devre (Interrupt) vektörüne sahip olabilme özelliğine,

h)4 adet herbiri 4 senkron çıkışlı 16 bitlik sayıcı/zamanlayıcı birimine ve watchdog mantığına sahip olabilme özelliklerine,

i)Microwire/Plus seri giriş/çıkış arabirimine sahiptir.

j)CMOS yapı dolayısı ile ve IDLE,HALT gibi iki modda çalışabilme özelliğinin de getirdiği son derece düşük güç harcaması özelliklerine sahiptir.

Bu çekirdek yapısı özelliklerine ek olarak,

a)UART-Tamamen karşılıklı anlaşmalı,programlanabilir baud rate ile seri bilgi alışverişi yapılabilmesine olanak verir.

b)4 adet birbirine eklenebilir 16 bitlik sayıcı/zamanlayıcı ile darbe-genişlik modülasyonlu çıkışa sahiptir.

c)4 adet "input capture" yazmacına sahiptir.

d)52 adet genel giriş/çıkış amaçlı yola sahiptir.

e)Entegre devre üzerinde 256 byte RAM belleğe ve 8 kbyte yada 4 kbyte ROM belleğe sahip olabilme özelliği(HPC 16083 ve HPC 16043 için) vardır.

f)ROM belleğin entegre devre üzerinde olmayıp dışarıdan bağlanabilmesi olanağı (HPC 16003 ve HPC 46003 için) vardır.

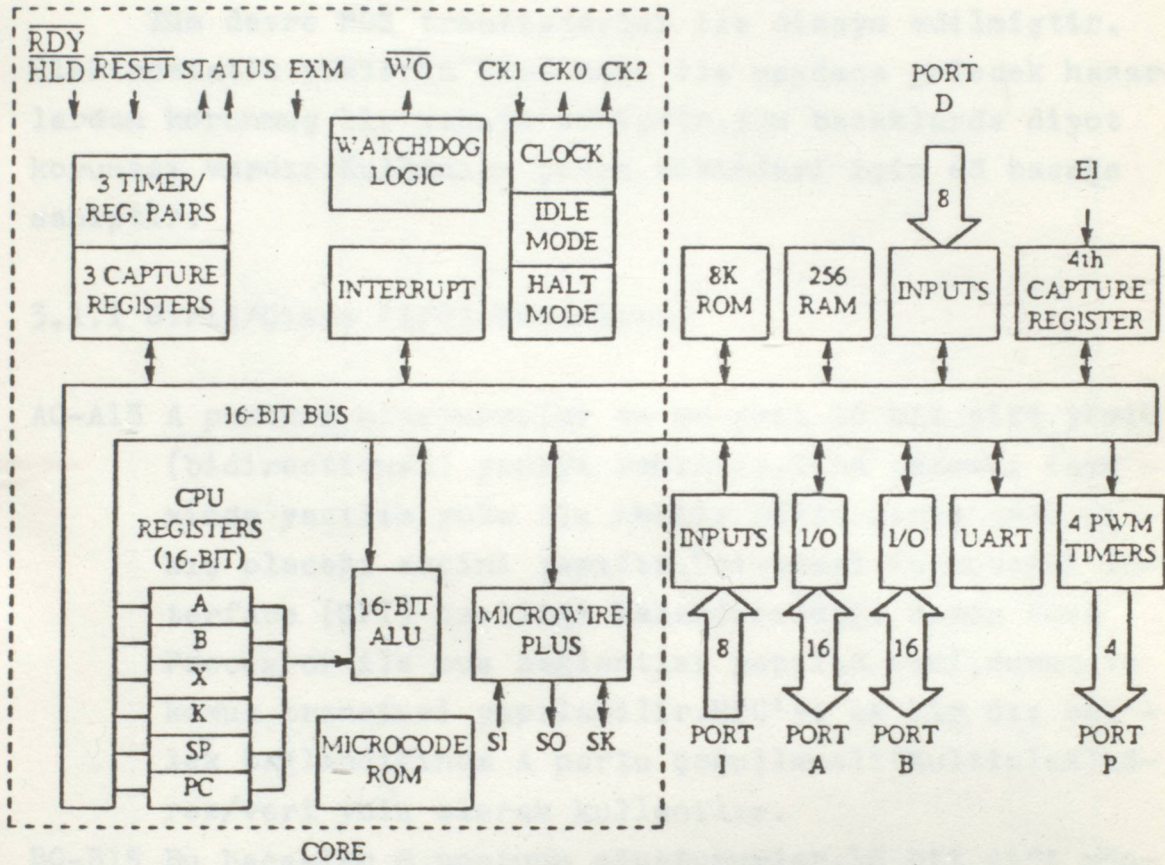
g)Besleme gerilimi geniş çalışma aralığına sahiptir.(3V.dan 5.5V.'a kadar.)

h)Ticari (0°C dan +70°C),endüstriyel (-40°C dan +85°C),otomotiv (-40°C dan +105°C) ve askeri (-55°C dan +125°C) sıcaklık aralığında çalışabilir.

i)68 bacak ile dış dünyaya açılır.Bacaklar bir karenin dört kenarına çift sıra halinde dizilmiştir.

j)PLCC (Plastic Leaded Chip Carrier),LCC(Leadness Chip Carrier) ve PGA (Pin Grid Array) olmak üzere üç tür kılıf içinde piyasaya sunulabilme olanağı vardır.

Dış dünyaya açılan bacakların büyük çoğunluğu yazılım (software) yolu ile değişik fonksiyonlarla görevlendirilebilir.Dolayısı ile bir bacak birden fazla görev üstlenebilir durumdadır.



Şekil 2.2.1 HPC 16083 Blok Diyagram

3. HPC AİLESİ HARDWARE YAPISI VE ÖZELLİKLERİ

3.1 HPC'NİN FONKSİYONEL BACAK BAĞLANTILARI VE TANIMLARI

Tüm devre MOS tranzistorlar ile dizayn edilmiştir. Elektrostatik yüklerin boşalması ile meydana gelecek hasarlardan korunmuş bir yapıya sahiptir. Tüm bacaklarda diyot koruması vardır. Kullanıcı çevre birimleri için 68 bacağa sahiptir.

3.1.1 Giriş/Çıkış (I/O) Bacakları:

A0-A15 A portunu oluştururlar ve bu port 16 bit çift yönlü (bidirectional) yapıya sahiptir. DIRA yazmacı sayesinde yazılım yolu ile herbir bitin giriş yada çıkış olacağı seçimi yapılır. Universal Peripheral Interface (UPI) özelliği kazandırıldığı zaman Host Processor ile bus bağlantısı yapılarak veri, durum ve komut transferi yapılabilir. HPC'ye ek bir dış bellek bağlandığında A portu çoğullamalı (Multiplex) adres/veri yolu olarak kullanılır.

B0-B15 Bu bacaklar B portunu oluştururlar. 16 bit çift yönlü (bidirectional) giriş/çıkış yapısı A portunun aynıdır. Bir Data Direction (DIRB) ve bir de Function (BFUN) yazmaçlarına sahiptir. BFUN ile alternatif fonksiyonlar her bir bite kazandırılabilir. HPC dışarıya bağlanacak ek bir bellek ile birlikte kullanıldığında B portunun dört biti bus kontrol görevi yüklenir. Bunlar,

B10 : ALE Adres Latch Enable Çıkışı

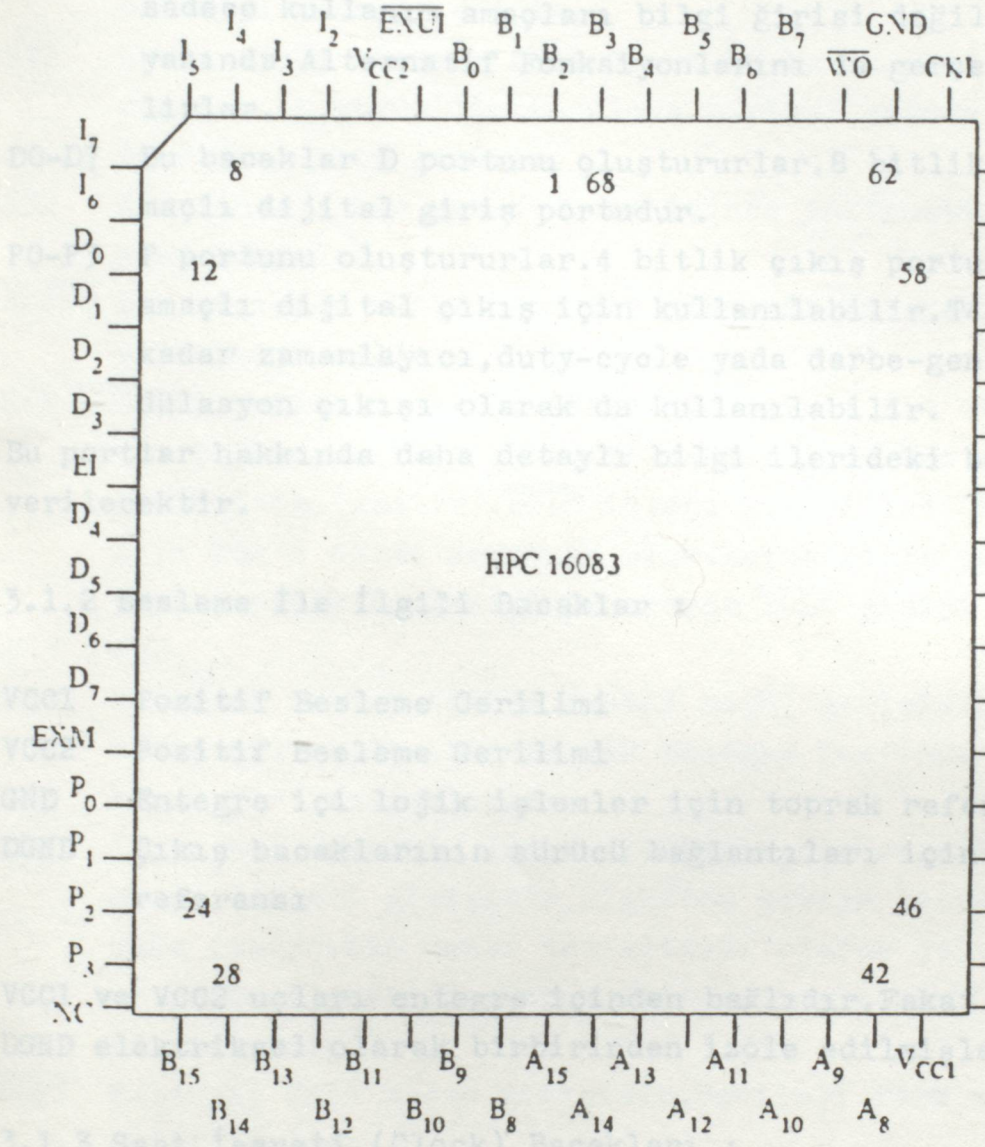
B11 : \overline{WR} Write Çıkışı

B12 : \overline{HBE} High Byte Enable Çıkışı

B15 : \overline{RD} Read Çıkışı

olmak üzere dört bittir. Bunların dışında kalan 12 bit giriş/çıkış amaçlı kullanılabilir.

10-17 Bu bacaklar I portunu oluştururlar ve 8 bit portu olarak kullanılırlar. Genel amaçlı dijital girişi için kullanılan bu bacaklar mikroyici tarafından yalnızca okunabilirler. Aynı şekilde kullanılan bacaklar, bir giriş için sadece kullanılırlar.



- CKI : Osilatör girişi
- CKO : Osilatör çıkışı
- CK2 : Saat işaretli çıkışı (CKI'nin ikiye bölünmüş)

Şekil 3.1.1.2 68 Bacaklı PGA paket yapısında HPC lar ol bir osilatör bacaklarının dizilisi

IO-I7 Bu bacaklar I portunu oluřtururlar ve 8 bitlik giriř portu olarak kullanılırlar.Genel amaçlı dijital bilgi giriři için kullanılan bu bacaklar mikrodenetleyici tarafından yalnızca okunabilirler.Aynı zamanda sadece kullanım amaçları bilgi giriři deęildir,bunun yanında Alternatif Fonksiyonlarını da gerçekteyebilirler.

DO-D7 Bu bacaklar D portunu oluřtururlar.8 bitlik genel amaçlı dijital giriř portudur.

PO-P3 P portunu oluřtururlar.4 bitlik çıkıř portudur.Genel amaçlı dijital çıkıř için kullanılabilir.T4 den T7ye kadar zamanlayıcı,duty-cycle yada darbe-genişlik modülasyon çıkıřı olarak da kullanılabilir.

Bu portlar hakkında daha detaylı bilgi ilerideki bölümlerde verilecektir.

3.1.2 Besleme İle İlgili Bacaklar :

- VCC1 Pozitif Besleme Gerilimi
- VCC2 Pozitif Besleme Gerilimi
- GND Entegre içi lojik işlemler için toprak referansı
- DGND Çıkıř bacaklarının sürücü bağlantıları için toprak referansı

VCC1 ve VCC2 uçları entegre içinden baęlıdır.Fakat GND ve DGND elektriksel olarak birbirinden izole edilmişlerdir.

3.1.3 Saat İşareti (Clock) Bacakları :

- CK1 Osilatör giriři
- CK0 Osilatör çıkıřı
- CK2 Saat işareti çıkıřı (CK1'in ikiye bölünmüş halidir)

CK1 ve CK0 genellikle dışarıdan bir kristale baęlanır.Hari-ci bir osilatör baęlantısı da mümkündür.

3.1.4 Diğer Bacaklar :

- WO Bu bacak Open-Drain çıkış bacağıdır. Bu bacak "low" konumda ise Watchdog lojisi ile bir kural dışı durum olup olmadığı dedekte edilir.
- ST1 Okuma cycle akışını belirleyen bu bacak yeni bir instruction'ın yürürlüğe konulmuş birinci opcode byte'ının içeriğini alıp getirir.
- ST2 ALE sinyali ile genel durum içinde instruction'ın konumunu belirler.
- RESET Low seviyede aktif olan bir giriştir. Entegreye yeniden yolvermeyi sağlar.
- RDY/HLD İki kullanımı vardır. ENIR yazmacının bit 0'ı ile seçilir. Ready girişi yavaş bellekler için bus cycle'ını geciktirir. (uzatır), HOLD isteği girişi ise DMA isteği için bus'ı float konumuna alır. Herhangibir şartlama yapılmamışsa bu girişi processor HOLD girişi kabul eder.
- EXM External Memory Enable (aktif high) girişidir. ROMless moda kullanılır. ROM bellek entegre üzerinde ise bu bacak "1" yapılmalıdır.
- EI (External Maskable Interrupt) Dışarıdan engellenebilir kesme işareti girişidir. High/Low seviye tetiklemeli yada inen/çıkan kenar tetiklemeli olarak çalışabilmesi programlanabilir. Input Capture yazmacının dördüncü girişidir.
- EXUI External UART kesme girişidir. Seviyeyi fark eder ve aktif low'dur.
- NC Herhangibir bağlantısı yoktur.



3.2 HPC AİLESİNİN ÇALIŞMA MODLARI

3.2.1 SINGLE CHIP NORMAL MODE :

Bu çalışma modunda HPC 16083 ve HPC 16043 entegre devreleri kullanılır. Sadece kendi başına çalışır. Gerçeklenen tüm fonksiyonlar kendi sahip olduğu fonksiyonlardır. Belleğin tümü (RAM ve ROM) entegre devre üzerindedir. Onlar yalnızca kendi üzerlerindeki belleği adresleyebilirler. HPC 16083 için 8 kbyte ROM (E000-FFFF) belleğin ve HPC 16043 için ise 4 kbyte ROM belleğin (F000-FFFF) adreslenmesi sözkonusudur. Entegre üzerindeki RAM bellek ve yazmaçlar ise her ikisinde de aynı adreslerde (0000-01FF) dir. Watchdog çıkışı (WO) aktif olur. A ve B portları giriş/çıkış fonksiyonları için kullanılır. İlave bir belleğin adreslenmesi için kullanılmaz. EXM bacağının ve PSW yazmacının EA bitinin her ikisi birden lojik "0" seviyesinde olmalıdır.

3.2.2 EXPANDED NORMAL MODE :

Bu çalışma modunda kendi içerisindeki RAM ve ROM belleğin yanı sıra dışarıdan ilave edilecek olan belleği de adresleme olanağı sözkonusudur. Watchdog "kural dışı adreslemeyi farketme" çıkışı iptal edilmiş olur. Çünkü bu modda kural dışı adres diye birşey sözkonusu değildir. PC 64 kbyte 'lık bölgeyi adresleyebilir. Expanded Normal Mode'da çalışabilmek için EXM bacağı lojik "0" seviyesine ve PSW yazmacının EA biti "1" konumuna set edilmelidir.

3.2.3 SINGLE-CHIP ROMLESS MODE :

Bu çalışma modunda entegre içinde programlanmış olan mask ROM bellek kullanılmaz. Bunun yerine dışarıdan bağlanacak olan 4 kbyte yada 8 kbyte bellek boş adres bölgesine yerleştirilir. (Tablo 3.2.1 ve 3.2.2'ye bakınız) Bu modda çalışabilmek için EXM bacağı lojik "1" seviyesine çekilme -

lidir ve PSW yazmacının EA biti ise lojik " 0 " yapılmalıdır.

3.2.4 EXPANDED ROMLESS MODE :

Bu çalışma modunda Single-Chip ROMless modda olduğu gibi entegre üzerindeki mask ROM kullanılmaz. 64 kbyte ila ve dış bellek bunun yerine kullanılabilir. Watchdog "kural dışı adreslemeyi farketme" çıkışı ise kullanım dışıdır. Bu modun seçildiği EXM bacağına lojik " 1 " seviyesine bağlandığından ve aynı zamanda PSW yazmacının EA bitinin lojik " 1 " yapıldığından anlaşılır.

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Single-Chip Normal	0	0	E000:FFFF on-chip
Expanded Normal	0	1	E000:FFFF on-chip 0200:DFFF off-chip
Single-Chip ROMless	1	0	E000:FFFF off-chip
Expanded ROMless	1	1	0200:FFFF off-chip

Tablo 3.2.1 HPC 16083'ün çalışma modları

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Expanded ROMless	1	1	0200:FFFF off-chip

Entegre üzerinde RAM ve yazmaclar(0000-01FF)adreslerin...

Tablo 3.2.3 HPC 46003'ün çalışma modu

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Single-Chip Normal	0	0	F000:FFFF on-chip
Expanded Normal	0	1	F000:FFFF on-chip 0200:FFFF off-chip
Single-Chip ROMless	1	0	F000:FFFF off-chip
Expanded ROMless	1	1	0200:FFFF off-chip

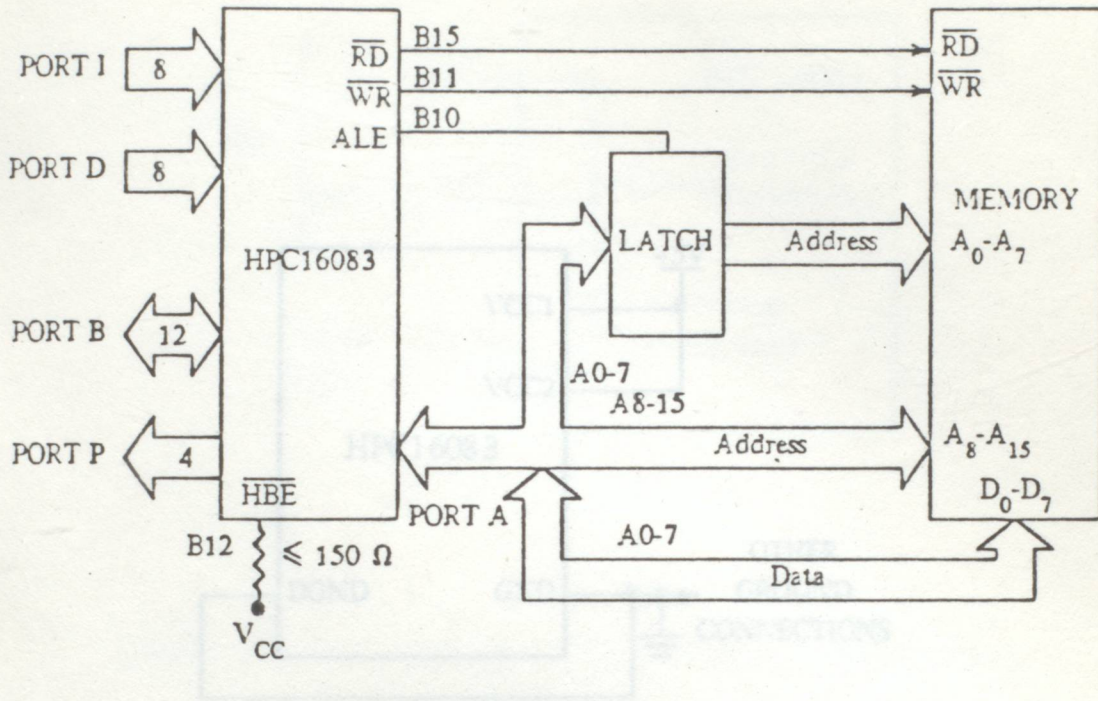
Tablo 3.2.2 HPC 16043'ün çalışma modları

HPC 46003 yalnızca Expanded ROMless Mode'da çalıştırılabilir. Çünkü üzerinde ROM bellek bulunmamaktadır. Bu nedenle EXM bacağı entegreye gerilim verildiğinde mutlaka lojik " 1 " seviyesine çekilmelidir. Dışarıya bağlanan bellek RAM yada ROM olabilir. 64 kbyte harici bellek gözünün adreslenebilmesi sözkonusudur. Reset vektörü F000-FFFF adreslerinden biri olabilir. Watchdog lojiğinde kural dışı adresin farke edilmesi olayının kullanım dışı bırakılması gerektiğinden PSW yazmacının EA biti kullanıcı programının başında derhal " 1 " yapılmalıdır.

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Expanded ROMless	1	1	0200:FFFF off-chip

Not:Entegre üzerinde RAM ve yazmaçlar(0000-01FF)adreslerindedir.

Tablo 3.2.3 HPC 46003'ün çalışma modu



Şekil 3.2.4.1 HPC 46003 ile 8 bit'lik çalışma sistemi blok yapısı

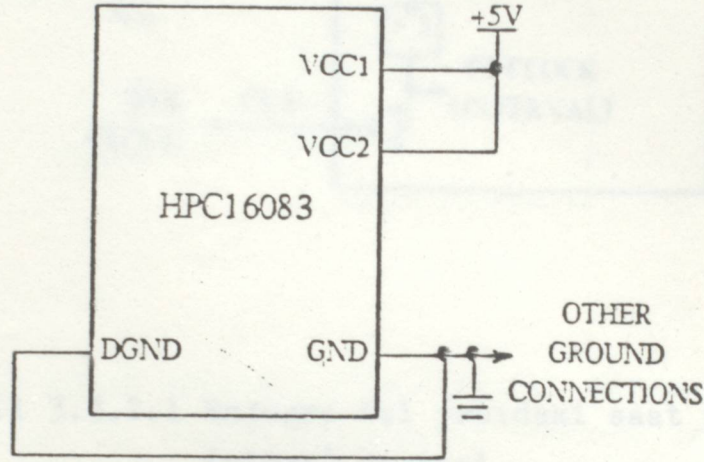
3.3 HARDWARE BAĞLANTILAR

3.3.1 Güç Ve Topraklama :

HPC tek bir besleme kaynağından çalıştırılmak istendiğinde VCC1 ve VCC2 bacakları Şekil 3.3.1.1'deki gibi bağlanabilir. Bu gerilimin en uygun değeri 5V.dur. Bunun yanında 3.5V. ile 5V. gerilim değerleri arasında da normal olarak çalışabildiği üretici firma tarafından verilmiştir.

Topraklama bağlantısı için de iki bacak vardır. Lojik toprak(GND) ,entegre içi lojiği için ortak toprak referansı ve sürücü toprağı (DGND) ise entegre içi çıkıs sürücüleri için ortak toprak referansıdır. Eğer toprak yüzeyi kullanılmama-

yacaksa DGND direkt olarak bir iletken ile GND'ye bağlanarak birlikte diğer toprak bağlantıları yapılır.

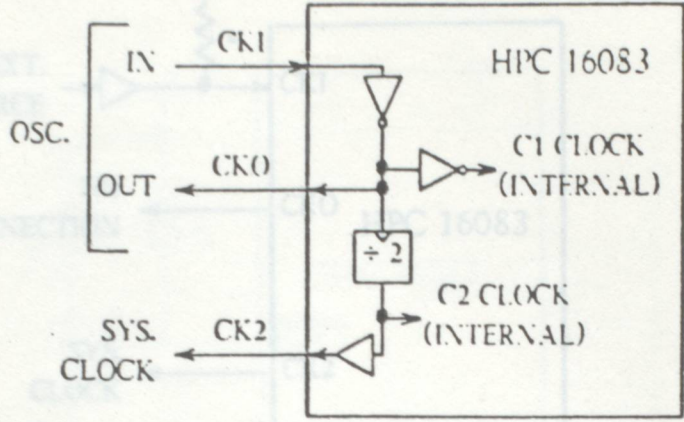


Şekil 3.3.1.1 Güç Kaynağı Bağlantısı

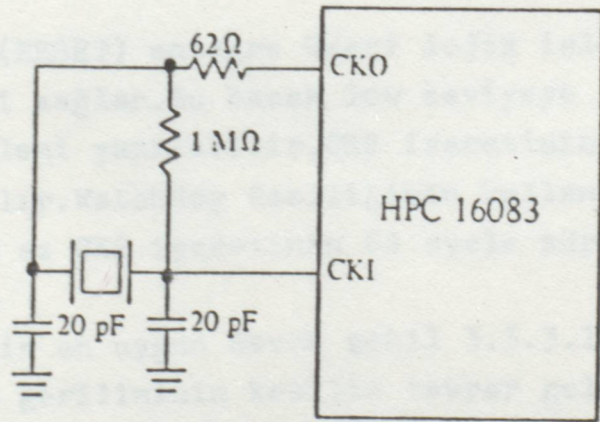
3.3.2 Saat İşareti (Clocking) :

Şekil 3.3.2.1'de entegre içi saat işareti bağlantısı görülmektedir. CKI ve CKO arasında bir faz çevirici bağlantısı vardır. Osilatörden gelen işaret ikiye bölünerek CK2 elde edilir.

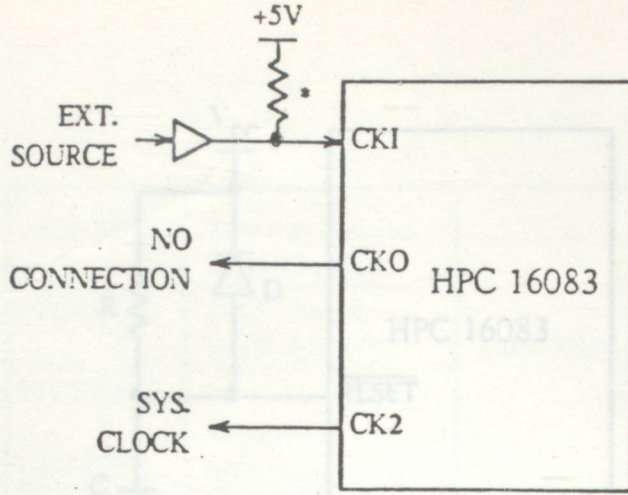
Şekil 3.3.2.2'de kristal bağlantısı görülmektedir. Bir dış osilatör ile bağlantı ise Şekil 3.3.2.3'de verilmiştir. Osilatör için en uygun duty-cycle %50 olmalıdır.



Şekil 3.3.2.1 Entegre içi yapıdaki saat i (clock) devresi



Şekil 3.3.2.2 Tipik kristal osilatör bağl



NOT: Eğer HCMOS sürücü kullanılıyorsa dirence gerek yoktur. TTL sürücü için en az 500 ohm değerinde direnç kullanılmalıdır.

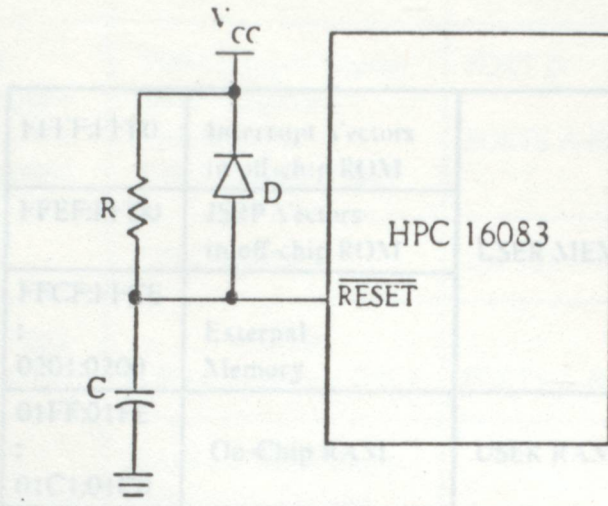
Şekil 3.3.2.3 Dışarıdan saat işareti bağlantısı

3.3.3 Reset :

Bu bacak(RESET) entegre üzeri lojik işlemlere yeniden yol verilmesini sağlar. Bu bacak low seviyeye çekilerek her zaman Reset işlemi yapılabilir. CK2 işaretinin en az 16 cycle süresinde yapılır. Watchdog özelliğinin kullanıldığı uygulamalarda ise en az CK2 işaretinin 64 cycle süresinde gerçekleştirilir.

Reset için en uygun devre şekil 3.3.3.1'deki gibidir. Sistem besleme geriliminin kesilip tekrar gelmesi yada ilk verilışı gibi durumlar için reset bacağına basit bir devre kurulması uygundur. Bu devrede RC, güç kaynağı yükselme zamanı(rise time)nın en az beş katı olması üretici firma tarafından tavsiye edilmektedir.

3.4 HPC 46003'ÜN BELLEK HARİTASI (MEMORY MAP)



$$RC \geq 5 \times \text{POWER SUPPLY RISE TIME}$$

Şekil 3.3.3.1 Power-On Reset Devresi

01F40100	Interrupt Vector	
01FE0100	TRAP Register	
01FC0100	External Memory	
01000100	On-Chip RAM	
01C00100	Watchdog Register	Watchdog Logic
01900100	TRAP Register	
018F0100	DIVBY Register	
018D0100	T3 Timer	
018B0100	R3 Register	
01870100	R2 Register	
01820100	I2CR Register / R1	
01670100	I2CR Register / T1	
01810100	I4CR Register	
013F0100	EICR Register	
013C	EICON Register	
01530100	PORTR Register	
01510100	PWMODE Register	
014F0100	R7 Register	
014D0100	T7 Timer	
01480100	R6 Register	
01490100	T6 Timer	Timer Block TRIT
01470100	R3 Register	
01450100	T3 Timer	
01430100	R4 Register	
01410100	T4 Timer	
0124	ENCR Register	
0126	IBUF Register	
0124	RBUF Register	CART
0122	ENCJ Register	
0120	ENC Register	

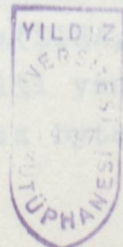
3.4 HPC 46003'ÜN BELLEK HARİTASI (MEMORY MAP)

FFF:FF0	Interrupt Vectors in off-chip ROM	USER MEMORY
FFEF:FFD0	JSRP Vectors in off-chip ROM	
FFCF:FFCE : 0201:0200	External Memory	
01FF:01FE : 01C1:01C0	On-Chip RAM	USER RAM
0195:0194	Watchdog Register	Watchdog Logic
0192 0191:0190 018F:018E 018D:018C 018B:018A 0189:0188 0187:0186 0185:0184 0183:0182 0181:0180 015F:015E 015C	TOCON Register TMMODE Register DIVBY Register T3 Timer R3 Register T2 Timer R2 Register I2CR Register/ R1 I3CR Register/ T1 I4CR Register EICR Register EICON Register	Timer Block T0:T3
0153:0152 0151:0150 014F:014E 014D:014C 014B:014A 0149:0148 0147:0146 0145:0144 0143:0142 0141:0140	PORTP Register PWMODE Register R7 Register T7 Timer R6 Register T6 Timer R5 Register T5 Timer R4 Register T4 Timer	Timer Block T4:T7
0128 0126 0124 0122 0120	ENCR Register TBUF Register RBUF Register ENCI Register ENC Register	UART

3.5 HPC AILESİNDE GİRİŞ/ÇIKIŞ PORTLARININ YAPILARI
İŞLEMLERİ

0104	PORTD Input Register	PORT D
0104 00F5:00F4 00F3:00F2 00F1:00F0	PORTD Input Register BFUN Register DIRB Register DIRA Register / IBUF	PORT D PORTS A & B CONTROL
00E6	UPIC register	UPI CONTROL
00E3:00E2 00E1:00E0	PORTB PORTA Register / OBUF	PORTS A & B
00DE 00DD:00DC 00D8 00D6 00D4 00D2 00D0	Microcode ROM Dump Halt Enable Register PORTI Input Register SIO Register IRCD Register IRPD Register ENIR Register	PORT I, CONTROL & INTERRUPT CONTROL REGISTERS
00CF:00CE 00CD:00CC 00CB:00CA 00C9:00C8 00C7:00C6 00C5:00C4 00C3:00C2 00C0	X Register B Register K Register A Register PC Register SP Register (reserved) PSW Register	HPC CORE REGISTERS
00BF:00BE : 0001:0000	On-Chip RAM	USER RAM

Tablo 3.4.1 HPC 46003'ün bellek haritası



3.5 HİP ALIŞIRINDA GİRİŞ/ÇIKIŞ PORTLARINI KONTROL EDİLEBİLİR İŞLEVLERİ

Entegre devrenin kullanıcı tarafından programlanabilen bacakları A,B,D,I ve P harfleri ile adlandırılarak tasarlanmış beş porta bölünmüştür.

3.5.1 Port A :

A portunun üç adet kullanım amacı vardır.16 adet çift yönlü (bidirectional) giriş/çıkış bacağına sahiptir.

1)Entegre dışına bağlanacak bellek yada dış birimlerle haberleşmek için çift yönlü Adres/Veri yolu olarak kullanılabilir.

2)8 bit yada 16 bit üzerinden Universal Peripheral Interface (UPI) portu olarakta kullanılabilir.Bu dışarıdaki diğer processor'ler ile birlikte çalışma olanağı getirir.

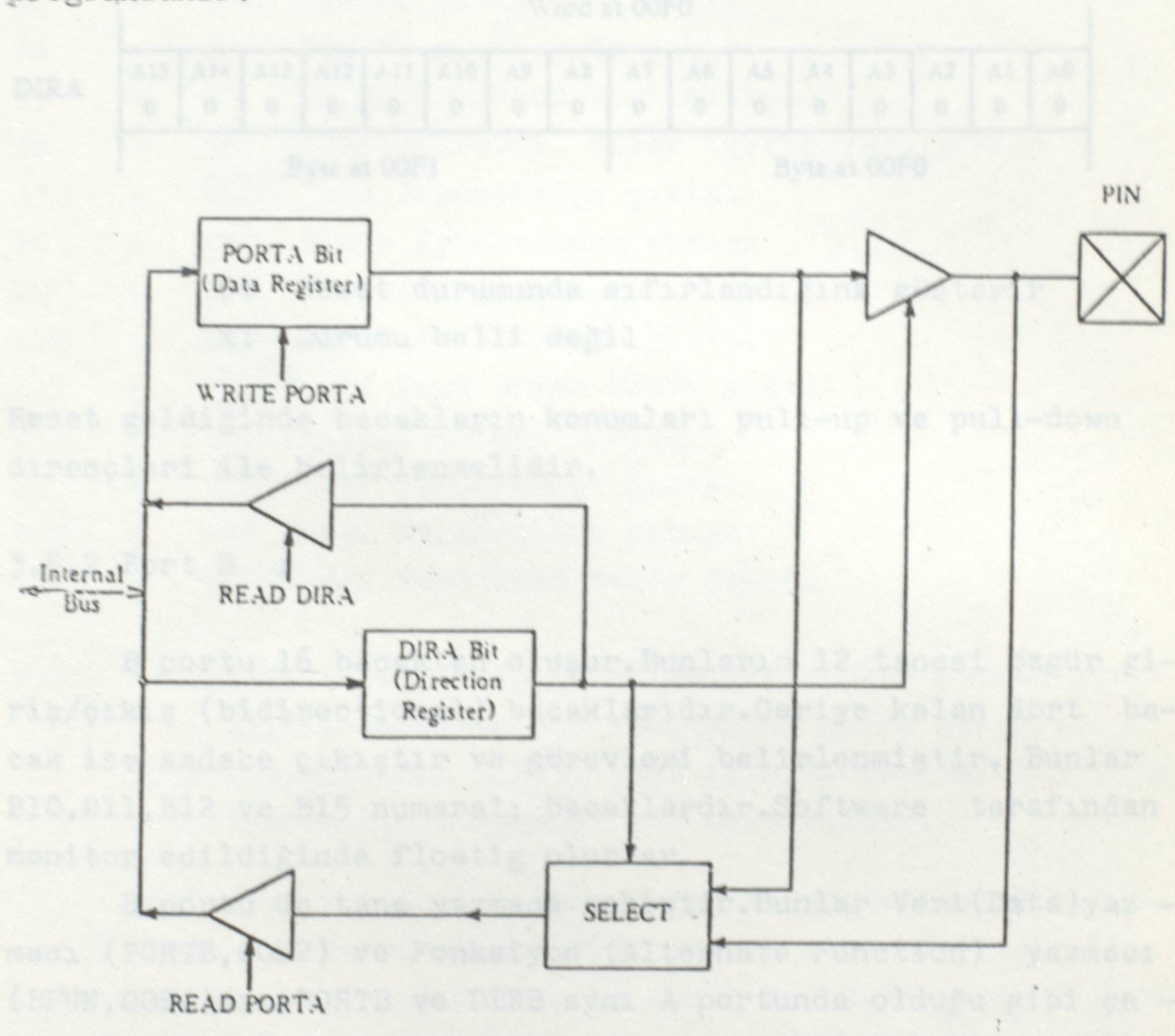
3)16 adet giriş/çıkış bacağı,birbirinden ayrı özgür programlanarak giriş yada çıkış amaçlı kullanılabilir.

A portu bu üç özelliğin hepsinibirden aynı anda gerçekleyemez.Bu üç fonksiyondan hangisi seçilmişse yalnızca o fonksiyonu gerçekler.Eğer dışarıya bağlanan bir belleğin adreslenmesi sözkonusu ise EXM bacağı ve PSW'nin EA biti uygun seçilmişlerse Adres/Veri yolu olarak kullanılır.UPIC yazmacının UPIEN biti set edilmişse A portunun bir yada iki byte'ı UPI fonksiyonu için veri yolu olarak kullanılabilir.Diğer bir durum da A portunun bit-bit programlanabilir giriş/çıkış portu olarak kullanılabilmesidir.

Şekil 3.5.1.1'deki yapıdan da anlaşılacağı gibi A portu Bit-bit programlanabilir.Temelde yazılım açısından okunup yazılabilen iki tane kontrol yazmacına sahiptir. Bunlar 16 bitlik Data Yazmacı(PORTA, OOEO:OOE1) ve 16 bitlik Direction Yazmacı(DIRA, OOFO:OOF1)dir.AO bacağı bu yazmacın sıfırıncı biti yani en ağırlıksız bitidir.Bu yazmaçlar için ağırlıksız byte ilk adres,ağırlıklı byte ise

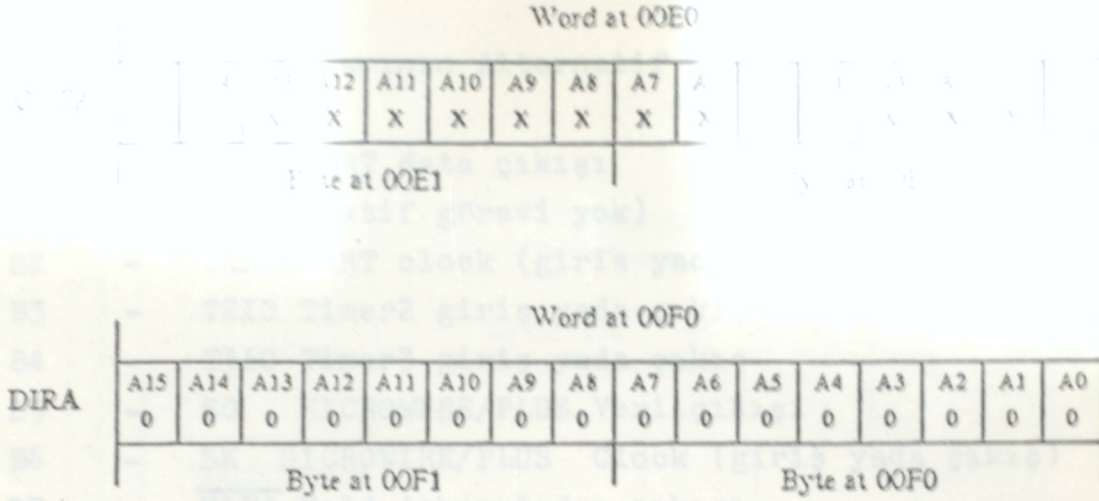
ikinci adrestir.

DIRA yazmacı adındanda anlaşılacağı gibi yön(direction) belirler.A portunun ayrı ayrı tüm bitlerinin giriş yada çıkış olacağına karar verir.DIRA yazmacında " 1 " yazılan bitler çıkış, " 0 " yazılan bitler ise giriş olarak programlanır.



Şekil 3.5.1.1 A Portunun Yapısı

HPC resetlendiğinde PORTA ve DIRA yazmaçlarının durumları ve bit haritaları aşağıda görülmektedir.



- 0: Reset durumunda sıfırlandığına gösterir
- x: Durumu belli değil

Reset geldiğinde bacakların konumları pull-up ve pull-down dirençleri ile belirlenmelidir.

3.5.2 Port B :

B portu 16 bacadan oluşur. Bunların 12 tanesi özgür giriş/çıkış (bidirectional) bacaklarıdır. Geriye kalan dört bacak ise sadece çıkıştır ve görevleri belirlenmiştir. Bunlar B10, B11, B12 ve B15 numaralı bacaklardır. Software tarafından monitor edildiğinde floating olurlar.

B portu üç tane yazmaca sahiptir. Bunlar Veri(Data) yazmacı (PORTB, 00E2) ve Fonksiyon (Alternate Function) yazmacı (BFUN, 00F4)dır. PORTB ve DIRB aynı A portunda olduğu gibi çalışırlar. Burada tek fark DIRB yazmacınının B10, B11, B12 ve B15 bacaklarını ya çıkış yada floating olarak şartlayabilir oluşudur. BFUN yazmacı bacakların fonksiyonlarını tayin eder. Ya bacaklara özel fonksiyonlar yükler yada özgür giriş/çıkış bacakları olma özelliğini kazandırır. Tabii ki bu sadece 12 bacak için geçerlidir.

B portunun bacaklarının Alternatif Fonksiyonları :

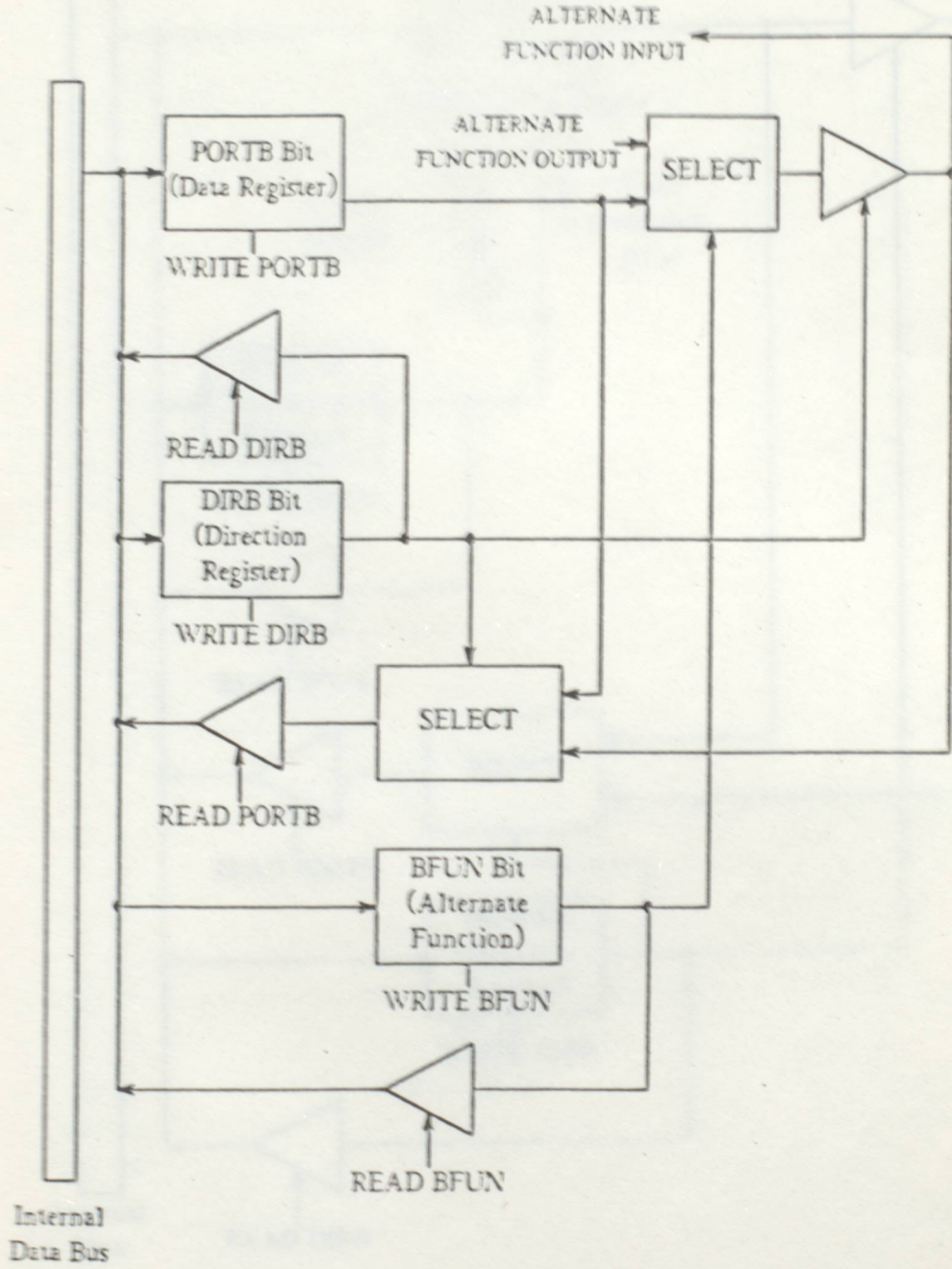
- B0 - TDX UART data çıkışı
- B1 - (Alternatif görevi yok)
- B2 - CKX UART clock (giriş yada çıkış)
- B3 - T2IO Timer2 giriş yada çıkış
- B4 - T3IO Timer3 giriş yada çıkış
- B5 - S0 MICROWIRE/PLUS Veri çıkışı
- B6 - SK MICROWIRE/PLUS Clock (giriş yada çıkış)
- B7 - $\overline{\text{HLDA}}$ Hold Acknowledge çıkışı
- B8 - TSO Timer Synchronous çıkışı
- B9 - TS1 Timer Synchronous çıkışı
- B10 - UAO UPI Port Address0 girişi
- B11 - $\overline{\text{WRRDY}}$ UPI Port Write Ready çıkışı
- B12 - (Alternatif görevi yok)
- B13 - TS2 Timer Synchronous çıkışı
- B14 - TS3 Timer Synchronous çıkışı
- B15 - $\overline{\text{RDRDY}}$ UPI Port Read Ready çıkışı

Not : 1)CKX(B2) ve UAO(B10) bacakları için BFUN yazmacında-
ki ilgili bitlerin set edilmesine gerek yoktur.
2)BFUN yazmacınının 6.biti (SK) için MICROWIRE/PLUS
kullanıldığında sürekli set edilmelidir.

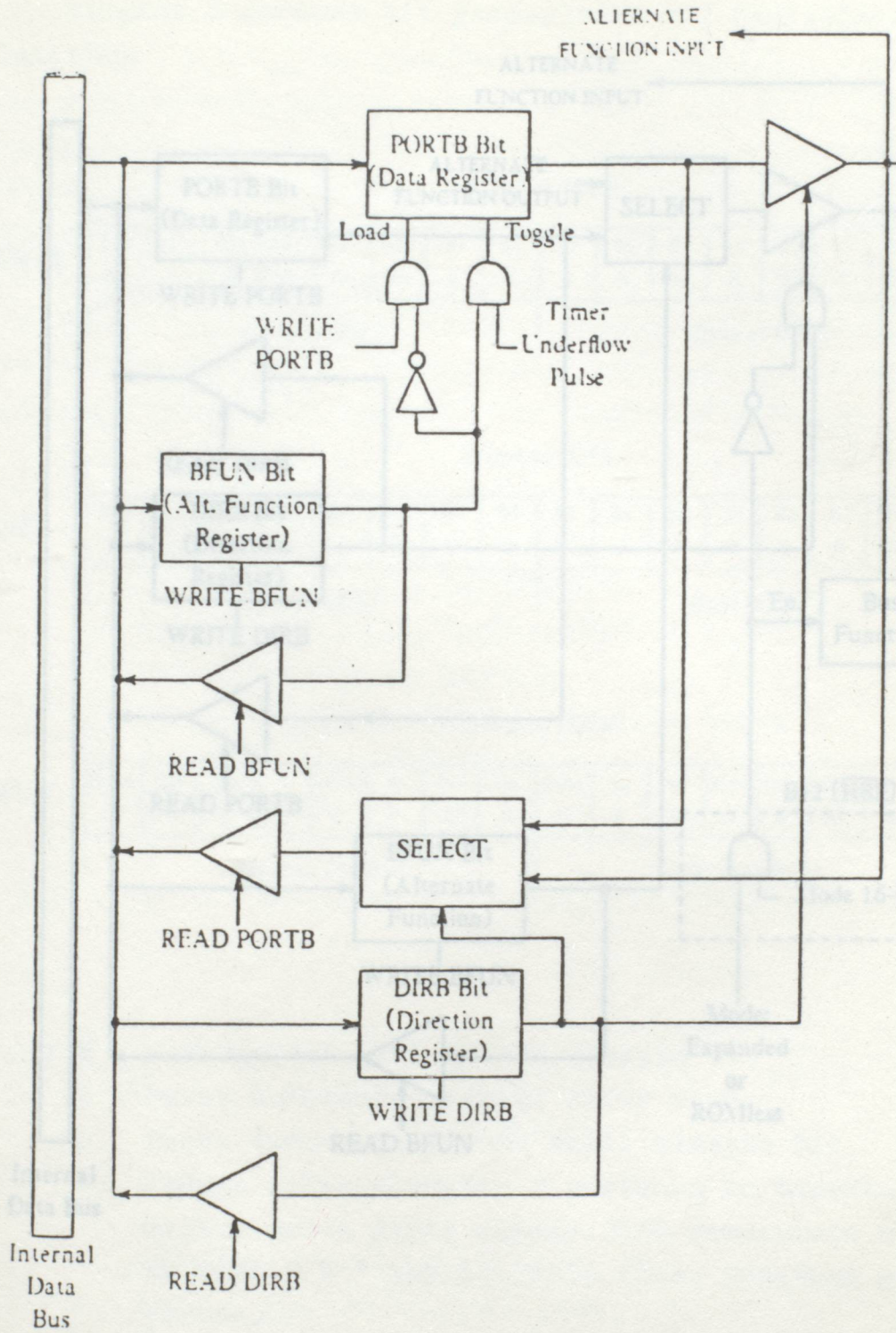
Şekil 3.5.2.1'de B portunun yapısı gösterilmiştir.Yal-
nız B portunun tüm bacakları aynı yapıya sahip değildirler.
Diğerleri de şekil 3.5.2.2'de ve şekil 3.5.2.3'de verilmiş -
tir.

Expanded yada ROMless modlarda çalışırken B portunun
B10,B11 ve B15 numaralı bacakları Bus-control sinyalleri o-
lan sırasıyla ALE(Address Latch Enable), $\overline{\text{WR}}$ (Write) ve $\overline{\text{RD}}$
(Read) görevlerini yerine getirirler.B12 bacağıda $\overline{\text{HBE}}$ (High
Byte Enable)olarak görev yapar.Bu durumda diğer bitler bit-
bit programlanabilir.

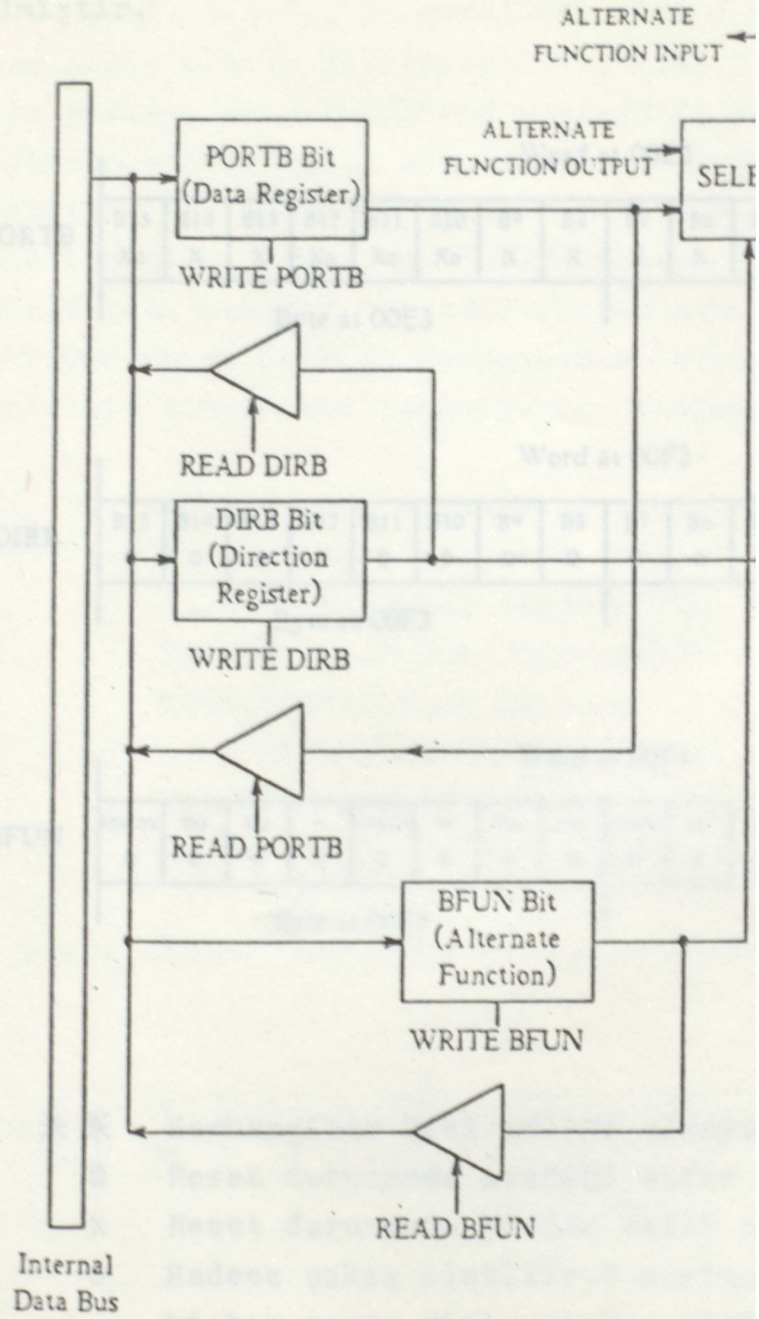
Şekil 3.5.2.1 B portunun B0,B1,B2,B3,B4 ve B5
bacaklarının yapıları



Şekil 3.5.2.1 B portunun B0, B1, B2, B5, B6 ve bacaklarının yapıları



Şekil 3.5.2.2 B Portunun B3, B4, B8, B9, B13 ve B14 bacaklarının yapıları



Şekil 3.5.2.3 B Portunun B10, B11, bacaklarının yapıları

3.5.3 Aşağıda B portuna ait yazmaçların bit haritaları ve -
rılmıştır.

		Word at 00E2															
PORTB		B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
			Xo	X	X	Xo	Xo	Xo	X	X	X	X	X	X	X	X	X
Byte at 00E3									Byte at 00E2								

		Word at 00F2															
DIRB		B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
			0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Byte at 00F3									Byte at 00F2								

		Word at 00F4															
BFUN		RDRDY	TS3	TS2	=	ARRDY	=	TS1	TS0	HLDA	SK	SO	TS10	TS10	CKN	=	TDN
			0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Byte at 00F5									Byte at 00F4								

- * * Herhangibir özel anlamı olmayan bit
- 0 Reset durumunda içeriği sıfır olur.
- x Reset durumunda konumu belli olmayan bit
- o Sadece çıkış olabilir. B portunun bu bacakları hiçbir zaman giriş olamaz. DIRB yazmacının aynı biti " 0 " yapıldığında float konumuna geçerler.

B portunun bütün bacakları resetten sonra floating olur. Bu nedenle çıkış fonksiyonlarının yerine getirilebilmesi için resetten sonra mutlaka gerekli bacaklara pull-up ve pull-down dirençleri bağlanmış olmalıdır.

3.5.3 Port I :

Şekil 3.5.3.1'de görüldüğü gibi 8 bacaklı I portu sadece giriş olarak kullanılabilir. Onlar 8 bitlik I portunun data yazmacı olan PORTI'nın gösterdiği adres olan 00D8 adresinden yazılım yolu ile okunabilir. I portunun Alternatif Fonksiyonları da vardır. Buna rağmen I portuna ait bir Alternate Function yazmacı yoktur. Bu portun bir özelliği bir müdahale yapılmamışsa otomatik olarak alternatif fonksiyonlarını yerine getirir. I1 Nonmaskable Interrupt girişidir. Bu porta ait alternatif fonksiyonlar aşağıdaki gibidir.

- I0 - (Alternatif fonksiyonu yok)
- I1 - Nonmaskable interrupt (NMI)
- I2 - Interrupt2/Input Capture/ \overline{URD}
- I3 - Interrupt3/Input Capture/ \overline{UWR}
- I4 - Interrupt4/Input Capture
- I5 - SI - MICROWIRE/PLUS Serial Data Input
- I6 - RDX-UART Serial Data Input
- I7 - (Alternatif fonksiyonu yok)

Bu porta ait bit haritası ise aşağıda verilmiştir.

Şekil 3.5.3.1 I portunun her bir bacağının yapısı

PORTI	I7 XR	I6/RDX XR	I5/SI XR	I4/INT4 XR	I3/INT3 XR	I2/INT2 XR	NMI XR	I0 XR
-------	----------	--------------	-------------	---------------	---------------	---------------	-----------	----------

Byte at 00D8

3.5.4

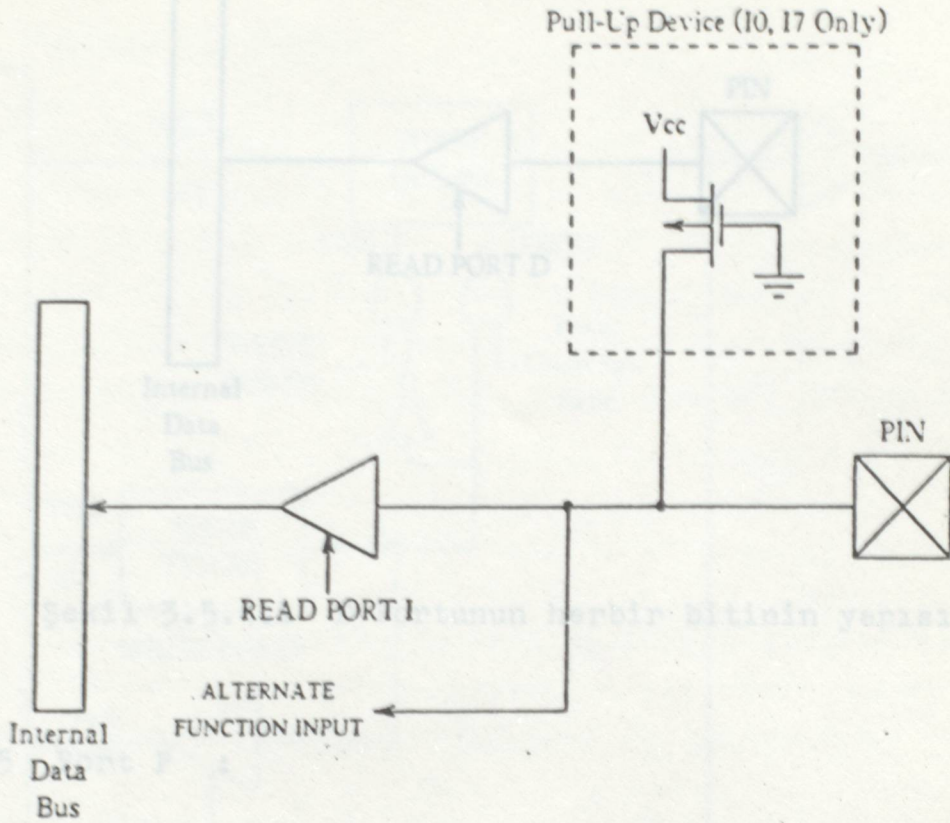
8 bitlik D portu genel amaçlı dijital giriş için kullanılır. PORTD yazmacını gösteren adres olan 0104 (Hex) adresinden D portunun 8 bitinin içeriği okunabilir.

- X Resetten sonra durumu belirsiz
- R Sadece okunabilir. Yani sadece giriştir.

PORTD	D7 XR	D6 XR	D5 XR	D4 XR	D3 XR	D2 XR	D1 XR	D0 XR
-------	----------	----------	----------	----------	----------	----------	----------	----------

Byte at 0104

- X Reset durumunda durumu belirsiz
- R Sadece okunabilir yani giriştir.



Şekil 3.5.3.1 I portunun her bir bacağıının yapısı

3.5.4 Port D :

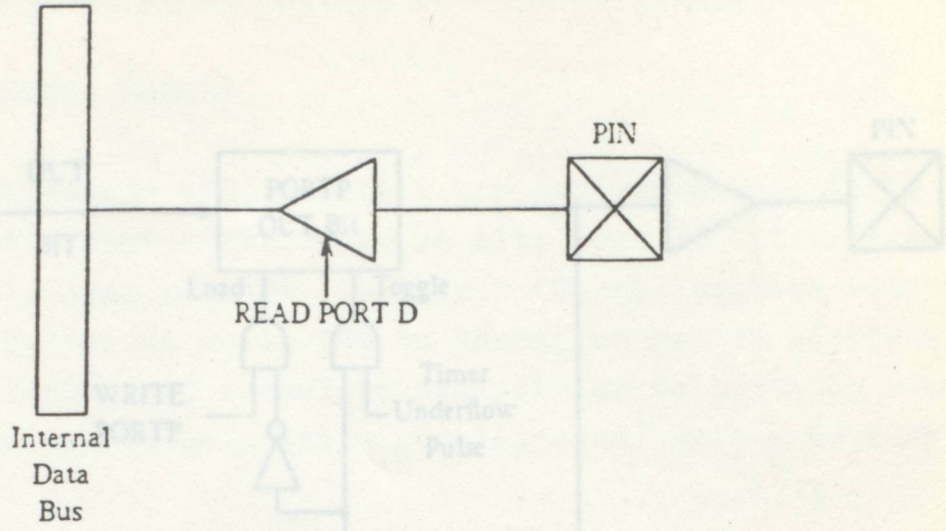
8 bitlik D portu genel amaçlı dijital giriş için kullanılır. PORTD yazmacını gösteren adres olan 0104 (Hex) adresinden D portunun 8 bitinin içeriği okunabilir.

Portun yapısı şekil 3.5.4.1'de gösterilmiştir. Yazma - cın bit haritası ise aşağıdaki gibidir.

PORTD	D7	D6	D5	D4	D3	D2	D1	D0
	XR	XR	XR	XR	XR	XR	XR	XR

Byte at 0104

- X Reset durumunda konumu belirsiz
- R Sadece okunabilir yani giriştir.



Şekil 3.5.4.1 D Portunun herbir bitinin yapısı

3.5.5 Port P :

P Portu 4 bitlik genel amaçlı dijital çıkış portudur. Bu bacaklar bir zamanlayıcı (timer) çıkışı olabilir. T4, P0'a; T5, P1'e; T6, P2'ye; T7, P3'ye; bağlanabilir. P portunun yapısı şekil 3.5.5.1'de gösterilmiştir.

16 bitlik PORTP yazmacı bir zamanlayıcı çıkışı olarak kullanıldığında yazılım yolu ile sadece okunabilir. P portunun bacakları reset durumunda floating olmaz, lojik " 0 " konumuna çekilir.

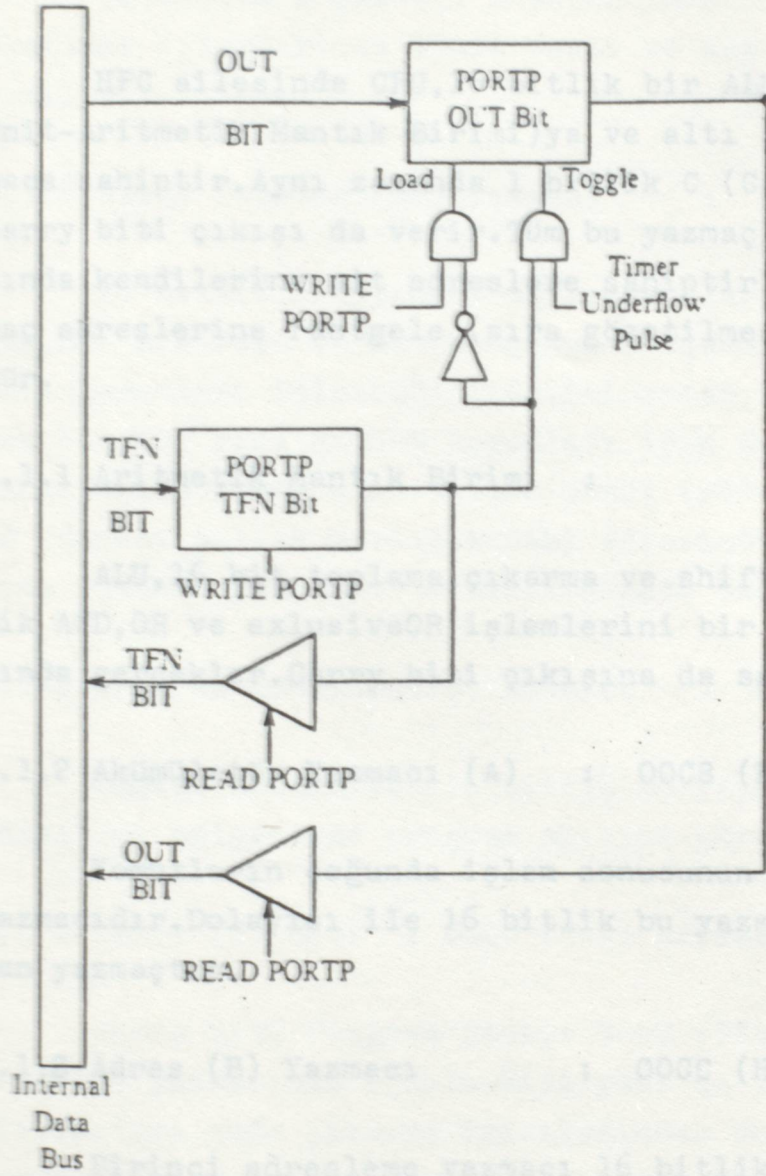
Bit haritası aşağıdaki gibidir.

Word at 0152																
PORTP	T7 IFN	*	*	T7 OUT	T6 IFN	*	*	T6 OUT	T5 IFN	*	*	T5 OUT	T4 IFN	*	*	T4 OUT
	0			0	0			0	0			0	0			0
Pin P3 Control				Pin P2 Control				Pin P1 Control				Pin P0 Control				
Byte at 0153								Byte at 0152								

* Okuma durumunda tanımlanmamış bit

0 Reset durumunda " 0 " konumunu alır.

4. HPC ALİSİNİN GENEL YAZILIM (SOFTWARE)
4.1. PROGRAMLARA NÖZELİ



Şekil 3.5.5.1 P Portunun herhangi yapısı

4. HPC AİLESİNİN GENEL YAZILIM (SOFTWARE) ÖZELLİKLERİ

4.1 PROGRAMLAMA MODELİ

HPC ailesinde CPU, 16 bitlik bir ALU (Arithmetic Logic Unit-Aritmetik Mantık Birimi) ya ve altı adet 16 bitlik yazmaca sahiptir. Aynı zamanda 1 bitlik C (Carry) yazmacı için carry biti çıkışı da verir. Tüm bu yazmaçlar bellek haritasında kendilerine ait adreslere sahiptirler ve bütün bu yazmaç adreslerine rastgele (sıra gözetilmeden) erişim mümkündür.

4.1.1 Aritmetik Mantık Birimi :

ALU, 16 bit toplama, çıkarma ve shift (kaydırma) ya da lojik AND, OR ve exclusive OR işlemlerini bir cycle zaman aralığında gerçekleştirir. Carry biti çıkışına da sahiptir.

4.1.2 Akümülatör Yazmacı (A) : 00C8 (Hex)

Komutların çoğunda işlem sonucunun yazıldığı yer A yazmacıdır. Dolayısı ile 16 bitlik bu yazmaç en çok kullanılan yazmaçtır.

4.1.3 Adres (B) Yazmacı : 00CC (Hex)

Birinci adresleme yazmacı 16 bitlik B yazmacıdır. Yazmaç, direkt adresleme modunda daha çok kullanılır. Otomatik arttırma ve eksiltme işlemleri B yazmacı üzerinde yapılır. E yazmacı ile karşılaştırma (compare) B yazmacı ile mümkündür.

4.1.4 Adres (X) Yazmacı : 00CE (Hex)

16 bitlik X yazmacı direkt adresleme için kullanılır. B yazmacı gibi otomatik arttırma ve eksiltme işlemlerinde de kullanılır.

4.1.5 Boundary Constant (K) Yazmacı : 00CA (Hex)

16 bitlik K yazmacı B yazmacının otomatik arttırma ve eksiltme işlemlerinde limit testi ve set değerleri için kullanılır.

4.1.6 Stack Pointer (SP) Yazmacı : 00C4 (Hex)

16 bitlik SP yazmacı müsvedde olarak kullanılır. Bu yazmaç, her bir PUSH ve alt programa dallanmak için kullanılan CALL komutları işletildiğinde iki artar, bunun tersi olarak her bir POP yada RETURN komutları için de iki azalır. Kesme işaretleride stack'e 16 bitlik dönüş (return) adresi gönderir. SP yazmacı bellek haritasındaki adresinden okunabildiği gibi aynı zamanda yazılabilme özelliğinede sahiptir.

4.1.7 Program Counter (PC) Yazmacı : 00C6 (Hex)

Sadece okunabilen 16 bitlik bu yazmaç 64 kbyte'lik bir adresleme bölgesinde program akışına göre adresi gösterir.

4.1.8 Carry (C) Biti : 00C0 (Hex) adresinin 4 nolu biti

Carry biti Program Status Word (PSW) yazmacı içinde yer alır. PSW yazmacının 4 nolu biti yani en az ağırlıklı 5. bitidir. Toplama yada çıkarma işlemlerinden sonra overflow yada borrow olma durumuna göre işaret vererek uyarır. Yani bu bit " 1 " yada " 0 " olur. Türkçe olarak bayrak kaldırma yada indirme olarak sembolize edilebilir.

A	Accumulator
B	Primary Address Register
X	Secondary Address Register
K	Boundary Register
PC	Program Counter
SP	Stack Pointer
PSW	Status & Carry

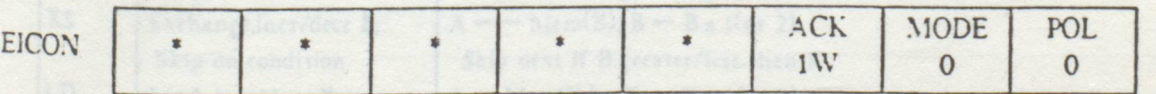
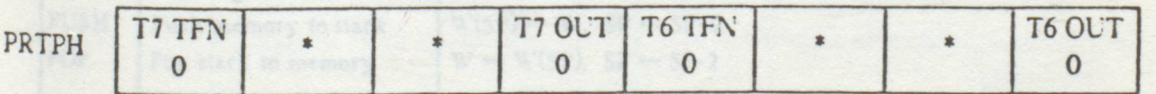
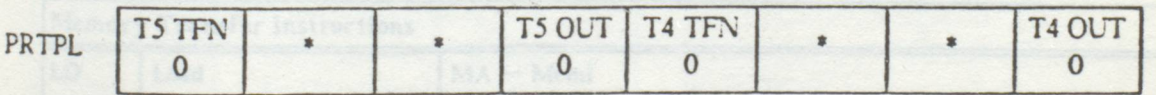
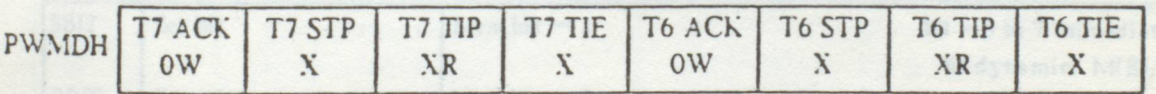
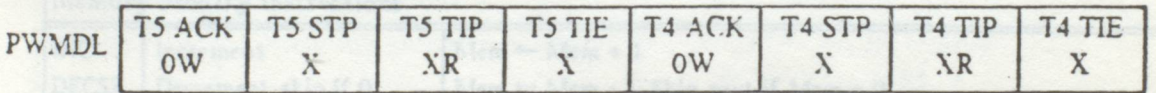
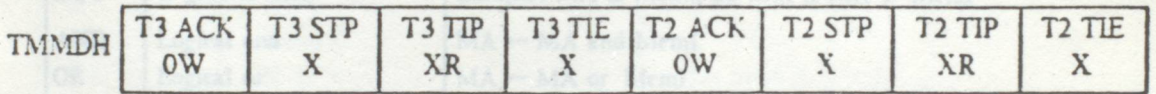
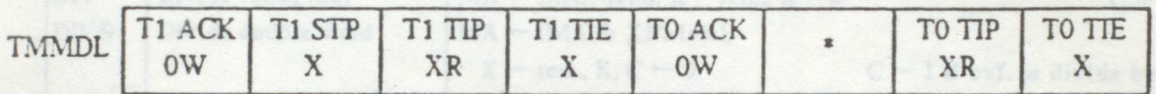
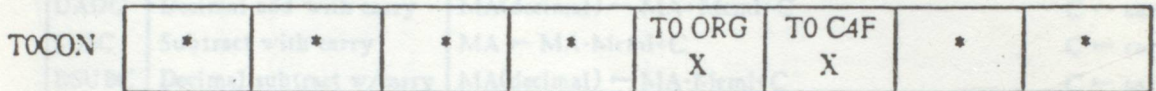
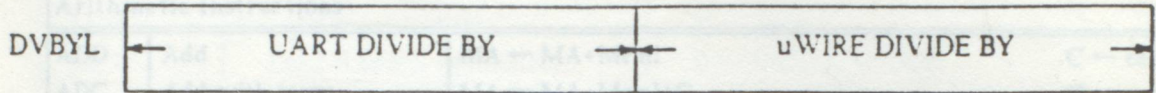
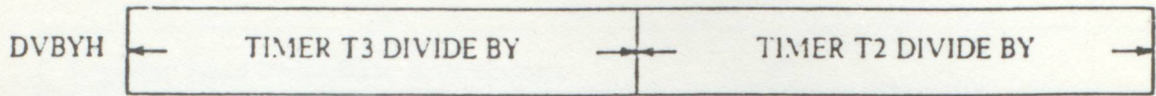
CPU Yazmaçları ve Bellek Haritasındaki Yerleri

4.2 KONTROL YAZMAÇLARI

PSW	Processor Status Word Yazmacı
DIRA	Port A Direction Yazmacı
PORTA	Port A Data Yazmacı
DIRB	Port B Direction Yazmacı
PORTB	Port B Data Yazmacı
BFUN	Port B Alternate Function Yazmacı
PORTI	Port I Input Yazmacı
PORTD	Port D Data Input Yazmacı
PORTP	Port P Data and Control Yazmacı
WATCHDOG	Watchdog Timer Yazmacı
HALT	Halt Enable Control Yazmacı (OODC adresinde)
IRCD	Interrupt/Input Capture Condition Yazmacı
ENIR	Interrupt Enable Yazmacı
IRPD	Interrupt Pending Yazmacı
TOCON	Timer T0 Configuration Yazmacı
EICON	EI Configuration Yazmacı
TMMODE	Configuration Yazmacı (T0-T3 zamanlayıcıları için)
PWMODE	Configuration Yazmacı (T4-T7 zamanlayıcıları için)
DIVBY	Timer Rate Control Yazmacı
SIO	MICROWIRE/PLUS Serial Input/Output Yazmacı
TBUF	UART Transmitter Buffer Yazmacı
RBUF	UART Receiver Buffer Yazmacı
ENUR	UART Receive Control and Status Yazmacı
ENU	UART Control and Status Yazmacı
ENUI	UART Interrupt and Clock Source Yazmacı
IBUF	UPI Data Input Yazmacı
OBUF	UPI Data Output Yazmacı
UPIC	UPI Control Yazmacı

4.3 HPC YAZMAÇLARININ BİT HARİTALARI

	MSB				LSB			
PSW	*	CGIE	C	EA	WAIT1	WAIT0	HLT/IDL	EHI
	X	X R	X	0	0	0	0	0
BFCUNL	HLDA	SK	SO	TM3 I/O	TM2 I/O	CKX	*	TDX
	0	0	0	0	0	0	0	0
BFCUNH	RDRDY	TS3	TS2	*	WRRDY	*	TS1	TS0
	0	0	0	0	0	0	0	0
ENIR	EI	UART	TIMERS	INT4	INT3	INT2	*	GLOBAL
	X	X	X	X	X	X	X	0
IRCD	*	*	*	I4 POL	I3 POL	I2 POL	uW MODE	RDY/HLD
	0	0	0	0	0	0	0	0
IRPD	EI	UART	TIMERS	INT4	INT3	INT2	NMI	uW DONE
	XR	XR	XR	XC	XC	XC	XR	XR
ENU	*	*	XBIT9	8OR9	*	*	RBFL	TBMT
			0	0			0 R	1 R
ENUR	DOE	FE	*	*	RBIT9	WAKEUP	*	*
	OD	OD			0 R	0		
ENUI	2STP	*	*	*	NRCLK	NTCLK	ERI	ETI
	0				0	0	0	0
UPIC	Q	Q	Q	8OR16	LPIEN	LAO	RDRDY	WRRDY
	XR	XR	XR		0	R	1 R	0 R



4.4 HPC'NİN KOMUTLARI VE İŞLEMLERİ

Register Load Immediate instructions			
LD B	Load B immediate	B ← imm	
Arithmetic instructions			
ADD	Add	$MA \leftarrow MA + MemI$	$C \leftarrow \text{carry}$
ADC	Add with carry	$MA \leftarrow MA + MemI + C$	$C \leftarrow \text{carry}$
ADDS	Add short imm8	$A \leftarrow A + imm8$	$C \leftarrow \text{carry}$
DADC	Decimal add with carry	$MA(\text{decimal}) \leftarrow MA + MemI + C$	$C \leftarrow \text{carry}$
SUBC	Subtract with carry	$MA \leftarrow MA - MemI + C$	$C \leftarrow \text{carry}$
DSUBC	Decimal subtract w/carry	$MA(\text{decimal}) \leftarrow MA - MemI + C$	$C \leftarrow \text{carry}$
MULT	Multiply (unsigned)	$MA \ \& \ X \leftarrow MA * MemI, K \leftarrow 0$	$C \leftarrow 0$
DIV	Divide (unsigned)	$MA \leftarrow MA / MemI, X \leftarrow \text{rem.}, K \leftarrow 0$	$C \leftarrow 0$
DIVD	Divide double word	$MA \leftarrow (MA \ \& \ X) / MemI,$ $X \leftarrow \text{rem.}, K, C \leftarrow 0$	$C \leftarrow 1$ if ovf. or divide by 0
IFEQ	If equal	Compare MA & MemI, Do next if equal	
IFGT	If greater than	Compare MA & MemI, Do next if $MA > MemI$	
AND	Logical and	$MA \leftarrow MA \ \& \ MemI$	
OR	Logical or	$MA \leftarrow MA \ \text{or} \ MemI$	
XOR	Logical exclusive-or	$MA \leftarrow MA \ \text{xor} \ MemI$	
Memory Modify instructions			
INC	Increment	$Mem \leftarrow Mem + 1$	
DECSZ	Decrement, skip if 0	$Mem \leftarrow Mem - 1$, Skip next if $Mem = 0$	
Bit instructions			
SBIT	Set bit	$Mem.bit \leftarrow 1$	bit = 0 to 7 immediate, or dynamic: M(B).X
RBIT	Reset bit	$Mem.bit \leftarrow 0$	
IFBIT	If bit	If Mem.bit is true, do next instr.	
Memory Transfer instructions			
LD	Load	$MA \leftarrow MemI$	
ST	Store to memory	$A \rightarrow Mem$	
X	Exchange	$A \leftrightarrow Mem$	
PUSH	Push memory to stack	$W(SP) \leftarrow W, SP \leftarrow SP + 2$	
POP	Pop stack to memory	$W \leftarrow W(SP), SP \leftarrow SP - 2$	
LDS	Load A, incr/decr B, Skip on condition	$A \leftarrow Mem(B), B \leftarrow B \pm 1(\text{or } 2),$ Skip next if B greater/less than K	
XS	Exchange,incr/decr B, Skip on condition	$A \leftrightarrow Mem(B), B \leftarrow B \pm 1(\text{or } 2)$ Skip next if B greater/less than K	
LD	Load, incr/decr X	$A \leftarrow Mem(X), X \leftarrow X \pm 1(\text{or } 2)$	
X	Exchange, incr/decr X	$XA \leftrightarrow Mem(X), X \leftarrow X \pm 1(\text{or } 2)$	

Register Load Immediate instructions		
LD B	Load B immediate	$B \leftarrow \text{imm}$
LD K	Load K immediate	$K \leftarrow \text{imm}$
LD X	Load X immediate	$X \leftarrow \text{imm}$
LD BK	Load B and K immediate	$B \leftarrow \text{imm}, K \leftarrow \text{imm}$
Accumulator and C instructions		
CLR A	Clear A	$A \leftarrow 0$
INC A	Increment A	$A \leftarrow A+1$
DEC A	Decrement A	$A \leftarrow A-1$
COMP A	Complement A	$A \leftarrow \text{one's complement of } A$
SWAP A	Swap nibbles of A	$A_{15-12} \leftarrow A_{11-8} \leftarrow A_{7-4} \leftarrow A_{3-0}$
RRC A	Rotate A right thru C	$C \rightarrow A_{15} \rightarrow \dots \rightarrow A_0 \rightarrow C$
RLC A	Rotate A left thru C	$C \leftarrow A_{15} \leftarrow \dots \leftarrow A_0 \leftarrow C$
SHR A	Shift A right	$0 \rightarrow A_{15} \rightarrow \dots \rightarrow A_0 \rightarrow C$
SHL A	Shift A left	$C \leftarrow A_{15} \leftarrow \dots \leftarrow A_0 \leftarrow 0$
SC	Set C	$C \leftarrow 1$
RC	Reset C	$C \leftarrow 0$
IFC	IF C	Do next if $C = 1$
IFNC	IF not C	Do next if $C = 0$
Control Transfer instructions		
JSRPT	Jump subroutine from table	$W(SP) \leftarrow PC, SP \leftarrow SP+2$ $PC \leftarrow W(\text{table\#})$
JSR	Jump subroutine relative	$W(SP) \leftarrow PC, SP \leftarrow SP+2, PC \leftarrow PC+\#$ (# is +1025 to -1023)
JSRL	Jump subroutine long	$W(SP) \leftarrow PC, SP \leftarrow SP+2, PC \leftarrow PC+\#$
JP	Jump relative short	$PC \leftarrow PC+\#$ (# is +32 to -31)
JMP	Jump relative	$PC \leftarrow PC+\#$ (# is +257 to -255)
JMPL	Jump relative long	$PC \leftarrow PC+\#$
JID	Jump indirect at PC + A	$PC \leftarrow PC+1+A + M(PC+1+A)$
JIDW	Jump indirect at PC + A	$PC \leftarrow PC+1+A + W(PC+1+A)$
NOP	No Operation (= JP next)	$PC \leftarrow PC+1$
RET	Return	$PC \leftarrow W(SP), SP \leftarrow SP-2$
RETSK	Return then skip next	$PC \leftarrow W(SP), SP \leftarrow SP-2, \& \text{ skip}$
RETI	Return from interrupt	$PC \leftarrow W(SP), SP \leftarrow SP-2, \text{ interrupts}$ reenabled
† JSRPT is not an assembler mnemonic. Use "JSR", after declaring the subroutine name with the "SPT" assembler directive.		

4.4.1 İki-Adres Komutlarına Karşılık Gelen Opcode'lar ve Uzunlukları

MNEMONIC	OPERAND SIZE	TO ACCUMULATOR						TO MEMORY			
		[B]	[X]	DIRECT	INDIRECT	INDEXED	IMMED.	DIRECT SOURCE BYTE	DIRECT SOURCE WORD	IMMED. SOURCE BYTE	DIRECT SOURCE WORD
ADC	Byte	C8 1	C8 0	C8 0	C8 0	C8 0	E8 01	C8 0	-	C8 0	-
	Word	E8 1	E8 0	E8 0	E8 0	E8 0	E8 01	E8 0	E8 0	E8 0	E8 0
ADD	Byte	D8 1	D8 0	D8 0	D8 0	D8 0	B8 3	D8 0	-	D8 0	-
	Word	F8 1	F8 0	F8 0	F8 0	F8 0	B8 3	F8 0	F8 0	F8 0	F8 0
AND	Byte	D9 1	D9 0	D9 0	D9 0	D9 0	99 2	D9 0	-	D9 0	-
	Word	F9 1	F9 0	F9 0	F9 0	F9 0	B9 3	F9 0	F9 0	F9 0	F9 0
DADC	Byte	C9 1	C9 0	C9 0	C9 0	C9 0	E9 01	C9 0	-	C9 0	-
	Word	E9 1	E9 0	E9 0	E9 0	E9 0	E9 01	E9 0	E9 0	E9 0	E9 0
DIV	Byte	DF 1	DF 0	DF 0	DF 0	DF 0	9F 2	DF 0	-	DF 0	-
	Word	FF 1	FF 0	FF 0	FF 0	FF 0	BF 3	FF 0	FF 0	FF 0	FF 0
DIVD	Byte	CF 1	CF 0	CF 0	CF 0	CF 0	CF 01	CF 0	-	CF 0	-
	Word	EF 1	EF 0	EF 0	EF 0	EF 0	EF 01	EF 0	EF 0	EF 0	EF 0
DSUBC	Byte	CA 1	CA 0	CA 0	CA 0	CA 0	EA 01	CA 0	-	CA 0	-
	Word	EA 1	EA 0	EA 0	EA 0	EA 0	EA 01	EA 0	EA 0	EA 0	EA 0
IFEQ	Byte	DC 1	DC 0	DC 0	DC 0	DC 0	9C 2	DC 0	-	DC 0	-
	Word	FC 1	FC 0	FC 0	FC 0	FC 0	BC 3	FC 0	FC 0	FC 0	FC 0
IFGT	Byte	DD 1	DD 0	DD 0	DD 0	DD 0	9D 2	DD 0	-	DD 0	-
	Word	FD 1	FD 0	FD 0	FD 0	FD 0	BD 3	FD 0	FD 0	FD 0	FD 0
LD	Byte	C4 1	D4 1	88, 88 2 0	88 0	88 0	9D 2	8C, 8B 3 0	-	97, 8B 3 0	-
	Word	E4 1	F4 1	A8, A8 2 0	A8 0	A8 0	B0 3	AB 0	AC, AB 3 0	AB 0	B7, AB 4 0
MULT	Byte	DE 1	DE 0	DE 0	DE 0	DE 0	9E 2	DE 0	-	DE 0	-
	Word	FE 1	FE 0	FE 0	FE 0	FE 0	BE 3	FE 0	FE 0	FE 0	FE 0
OR	Byte	DA 1	DA 0	DA 0	DA 0	DA 0	9A 2	DA 0	-	DA 0	-
	Word	FA 1	FA 0	FA 0	FA 0	FA 0	BA 3	FA 0	FA 0	FA 0	FA 0
SUBC	Byte	CB 1	CB 0	CB 0	CB 0	CB 0	EB 01	CB 0	-	CB 0	-
	Word	EB 1	EB 0	EB 0	EB 0	EB 0	EB 01	EB 0	EB 0	EB 0	EB 0
XOR	Byte	D8 1	D8 0	D8 0	D8 0	D8 0	9B 2	D8 0	-	D8 0	-
	Word	FB 1	FB 0	FB 0	FB 0	FB 0	BB 3	FB 0	FB 0	FB 0	FB 0

4.4.2 Bir-Adres Komutlarına Karşılık Gelen Opcode'lar ve Uzunlukları

MNEMONIC	OPERAND SIZE	[B]	[X]	DIRECT	INDIRECT	INDEXED	X,[B].B
DECSZ	Byte	8A† *	8A *	8A, 8A 2 *	8A *	8A *	-
	Word	AA† *	AA *	AA, AA 2 *	AA *	AA *	-
IFBIT		10-1F 1	10-1F *	10-1F *	10-1F *	10-1F *	3A 1
INC	Byte	89† *	89 *	89, 89 2 *	89 *	89 *	-
	Word	A9† *	A9 *	A9, A9 2 *	A9 *	A9 *	-
RBIT		18-1F 1	18-1F *	18-1F *	18-1F *	18-1F *	38 1
SBIT		08-0F 1	08-0F *	08-0F *	08-0F *	08-0F *	39 1
ST	Byte	C6 1	D6 1	8B, 8B 2 *	8B *	8B *	-
	Word	E6 1	F6 1	AB, AB 2 *	AB *	AB *	-
X	Byte	C5 1	D5 1	8E, 8E 2 *	8E *	8E *	-
	Word	E5 1	F5 1	AE, AE 2 *	AE *	AE *	-

4.4.3 Özel Komutların Opcode 'ları ve Uzunlukları

IMMEDIATE TO REGISTER		
MNEMONIC	IMMEDIATE	
	BYTE	WORD
LD B,#bval	92 2	B2 3
LD X,#xval	93 2	B3 3
LD K,#kval	91 2	B1 3
LD BK,#bval,#kval	8D 3	A7 5
ADDS A,#value	98 2	-

4.4.4 Otomatik Eksiltme ve Arttırma Komutlarının Opcode'ları ve Uzunlukları :

X REGISTER			
MNEMONIC		BYTE	WORD
LD A,____	[X+]	D0 1	F0 1
	[X-]	D2 1	F2 1
X A,____	[X+]	D1 1	F1 1
	[X-]	D3 1	F3 1

B REGISTER WITH CONDITIONAL SKIP			
MNEMONIC		BYTE	WORD
LDS A,____	[B+]	C0 1	E0 1
	[B-]	C2 1	E2 1
XS A,____	[B+]	C1 1	E1 1
	[B-]	C3 1	E3 1

STACK POINTER	
Mnemonic	Direct, Base, Word
POP	3F 2
PUSH	AF 2

4.4.5 Transfer Kontrol ve Diğer Komutların Opcode'ları ve Uzunlukları :

CLR A	00 1
INC A	04 1
DEC A	05 1
COMP A	01 1
SWAP A	3B 1
RRC A	D7 1
RLC A	F7 1
SHR A	C7 1
SHL A	E7 1
IFC	07 1
IFNC	06 1
SC	02 1
RC	03 1

JSRP	20-2F† 1
JSR	00110ddd dddddddd 2 †
JSRL	B5 3
JP	01dddd† 1
JMP	1001010d dddddddd 2 †
JMPL	B4 3
JD	CC 1
JIDW	EC 1
RET	3C 1
RETI	3E 1
RETSK	3D 1
NOP	40 1

4.5 HPC'NIN OPCODE HARITASI

LSB / MSB →

	0	1	2	3	4	5	6	7
0	CLR A	IFBIT 0	JSRP 0	JSR +	JP +1*	JP +17	JP 0	JP -16
1	COMP A	IFBIT 1	JSRP 1	JSR +	JP +2	JP +18	JP -1	JP -17
2	SC	IFBIT 2	JSRP 2	JSR +	JP +3	JP +19	JP -2	JP -18
3	RC	IFBIT 3	JSRP 3	JSR +	JP +4	JP +20	JP -3	JP -19
4	INC A	IFBIT 4	JSRP 4	JSR -	JP +5	JP +21	JP -4	JP -20
5	DEC A	IFBIT 5	JSRP 5	JSR -	JP +6	JP +22	JP -5	JP -21
6	IFNC	IFBIT 6	JSRP 6	JSR -	JP +7	JP +23	JP -6	JP -22
7	IFC	IFBIT 7	JSRP 7	JSR -	JP +8	JP +24	JP -7	JP -23
8	SBIT 0	RBIT 0	JSRP 8	RBIT X	JP +9	JP +25	JP -8	JP -24
9	SBIT 1	RBIT 1	JSRP 9	SBIT X	JP +10	JP +26	JP -9	JP -25
A	SBIT 2	RBIT 2	JSRP 10	IFBIT X	JP +11	JP +27	JP -10	JP -26
B	SBIT 3	RBIT 3	JSRP 11	SWAP A	JP +12	JP +28	JP -11	JP -27
C	SBIT 4	RBIT 4	JSRP 12	RET	JP +13	JP +29	JP -12	JP -28
D	SBIT 5	RBIT 5	JSRP 13	RETSK	JP +14	JP +30	JP -13	JP -29
E	SBIT 6	RBIT 6	JSRP 14	RETI	JP +15	JP +31	JP -14	JP -30
F	SBIT 7	RBIT 7	JSRP 15	POP	JP +16	JP +32	JP -15	JP -31
	8	9	A	B	C	D	E	F
0	Dir-Dir	LD A,i	Dir-Dir	LD A,ii	LDS [B+].b	LD [X+]b	LDS [B+].w	LD [X+]w
1	Dir-Dir	LD K,i	Dir-Dir	LD K,ii	XS [B+].b	X [X+]b	XS [B+].w	X [X+]w
2	Imm-Dir	LD B,i	Index	LD B,ii	LDS [B-].b	LD [X-]b	LDS [B-].w	LD [X-]w
3	Imm-Dir	LD X,i	—	LD X,ii	XS [B-].b	X M[X-]b	XS [B-].w	X [X-]w
4	Dir-Dir	JMP+	Dir-Dir	JMPL	LD [B].b	LD [X].b	LD [B].w	LD [X].w
5	Dir-Dir	JMP-	Dir-Dir	JSRL	X [B].b	X [X].b	X [B].w	X [X].w
6	Imm-Dir	Direct	Index	Direct	ST [B].b	ST [X].b	ST [B].w	ST [X].w
7	Imm-Dir	LD bd,i	LD BK,ii	LD wd,ii	SHR A	RRC A	SHL A	RLC A
8	LD A,bd	ADD A,i	LD A,wd	ADD A,ii	ADC A,b	ADD A,b	ADC A,w	ADD A,w
9	INC bd	AND A,i	INC wd	AND A,ii	DADC A,b	AND A,b	DADC A,w	AND A,w
A	DECSZ bd	OR A,i	DECSZ wd	OR A,ii	DSUBC A,b	OR A,b	DSUB A,w	OR A,w
B	ST A,bd†	XOR A,i	ST A,wd†	XOR A,ii	SUBC A,b	XOR A,b	SUBC A,w	XOR A,w
C	LD bd,bd	IFEQ A,i	LD wd,wd	IFEQ A,ii	JID	IFEQ A,b	JIDW	IFEQ A,w
D	LD BK,j	IFGT A,i	Indirect	IFGT A,ii	—	IFGT A,b	—	IFGT A,w
E	X A,bd	MULT A,j	X A,wd	MULT A,ii	—	MULT A,b	—	MULT A,w
F	XIndirect	DIV A,i	PUSH	DIV A,ii	DIV'D A,b	DIV A,b	DIV'D A,w	DIV A,w

5. HPC 46003'ÜN SAYICI/ZAMANLAYICI BİRİMLERİ

5.1 GİRİŞ

HPC ailesi dokuz adet 16 bitlik sayıcı/zamanlayıcı birimine sahiptir. Bunlar T0 dan T8'e kadar sıralanmışlardır. T0 bir sayıcı olarak görev yapar ve I2CR, I3CR ve I4CR olmak üzere üç adet Capture yazmacı sayesinde değişik zamanlarda okunabilme yeteneğine sahiptir. I3CR ve I2CR aynı zamanda T1 ve R1 yazmaçları olarak T1 zamanlayıcısı için de görev yaparlar. T8'de her zaman T0 ile aynı içeriğe sahiptir. T8 zamanlayıcısı 4. giriş Capture yazmacı olan EICR için Time-Base olarak hizmet verir. T1'den T7'ye kadar olan zamanlayıcı birimleri geri sayıcı (Timer) olarak çalışırlar. Bunlar R1'den R7'ye kadar olan giriş yazmaçları ile underflow olduklarında otomatik olarak yüklenirler. T2'den T7'ye kadar olan zamanlayıcılar ayrı çıkış sinyallerine sahiptirler. T2 ve T3 dışarıdan iki ayrı giriş ile saat işareti gönderilerek saydırılabilirler.

HPC'nin T0 ve T8 dışındaki diğer tüm sayıcı/zamanlayıcı birimleri herhangi bir zamanda start yada stop yapılabilirler. Bunlar her zaman giriş yazmaçlarından okunabilirler. Yazılım yoluyla okunduklarında içeriklerinin bozulmayacağı garanti edilmektedir. Sayıcı/zamanlayıcı birimleri yazılım tarafından çalışırken yada dururken yazmaçlarına bilgi yazılabilir.

Yazılım tarafından yada otomatik olarak yükleme yapıldığında yazmaçların içerikleri bozulmaz.

Bütün sayıcı/zamanlayıcı birimleri TIMER vektörüne kesme (Interrupt) üretebilme yeteneğine sahiptirler.

5.2 SAYICI / ZAMANLAYICI İŞLEMLERİ

5.2.1 TO ve T8 birimleri :

TO, CKI/16'lık sabit bir saat işareti ile özgür çalışır. Birinci görevi olarak yazılım tarafından zaman aralıkları ölçümünde kullanılır. Watchdog ve IDLE mode için referans zaman üretir. Bunların sonucu olarak TO'ı durdurmak ya da üzerine yazmak mümkün değildir. Sadece okunabilir. I4CR Capture yazmacına sürekli yükleme yapılabilir. Dışarıya açılan bir çıkış bacağı yoktur fakat overflow olduğunda kesme (Interrupt) üretmesi için programlanabilir. TMMODE yazmacının 0 dan 3 numaralı bitine kadar olan dört bit ile yazılım tarafından kontrol edilebilir.

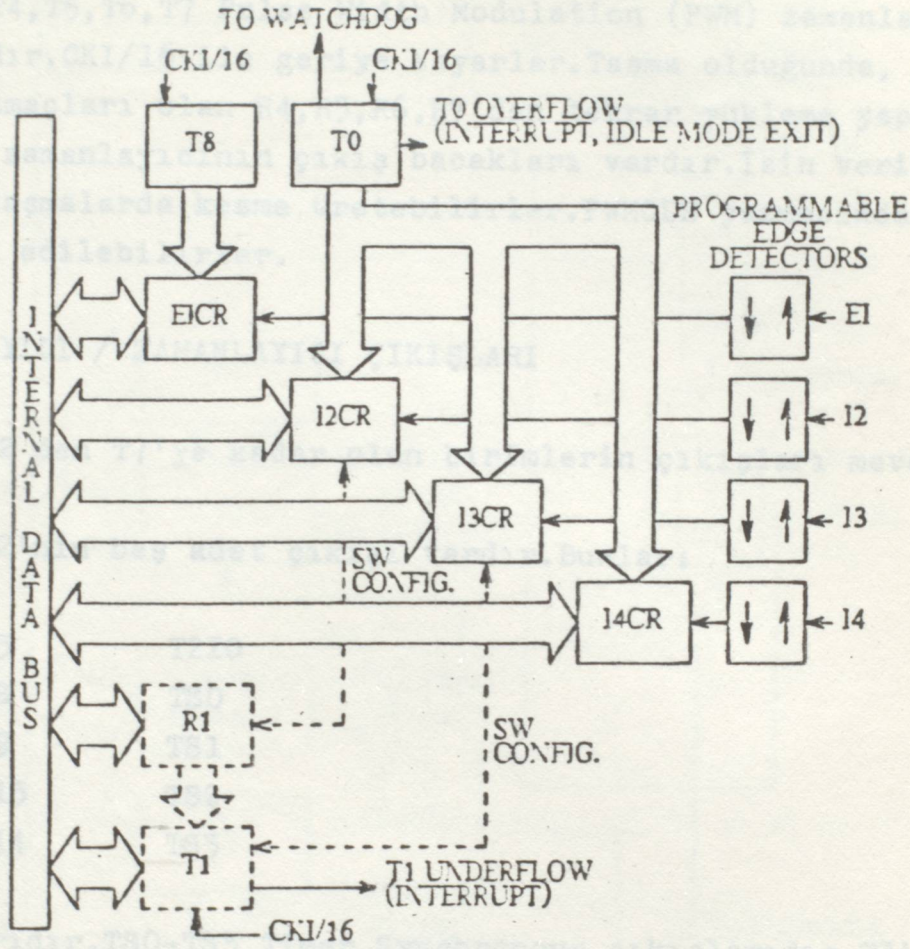
TO; I2CR, I3CR ve I4CR isimlerinde 3 adet 16 bitlik giriş Capture yazmacına sahiptir. Bu yazmaçlar I2, I3 ve I4 bacaklarından programlanabilen kenarlarda (rising/falling edge) TO'dan yüklenebilirler.

Herbir bacağın inen yada çıkan kenarı algılayabilmesi IRCD yazmacından programlanabilir. Bu üç bacak aynı kenarlarda kesme (Interrupt) üretebilme yetisine sahiptirler. ENIR yazmacının set edilmesi ile kesme'ye izin verilebilir. T8'de TO gibi çalışır.

5.2.2 T1 Birimi :

I2CR ve I3CR yazmaçları TO için görevlendirilmemiş ise T1 için giriş yazmacı R1 ve T1 olarak kullanılabilir. Bu görevlendirme TOCON yazmacının TO ORG biti ile sağlanır. TO ORG=0 yazılırsa I2CR ve I3CR Capture yazmacı, TOORG "1"e eşitlenirse timer fonksiyonları seçilir. T1 bir geri sayıcıdır ve CKI/16 ile sayar. T1 için de TO'da olduğu gibi çıkış bacağı yoktur. Eğer izin verilirse taşma olduğunda kesme (Interrupt) üretebilir. TMMODE yazmacının 4-7 bitlerinden kontrol edilebilir.

5.2.4 PWM Birimleri (T4-T7)



Şekil 5.2.1.1 T0, T1 ve T8 Zamanlayıcılarının Dört Giriş Capture Yazmacı İle İlişkileri

5.2.3 T2 ve T3 Birimleri :

T2 ve T3 sayıcı/zamanlayıcı birimleri HPC'nin en esnek birimleridir. Bunlara dışarıdan saat işareti girişi mümkündür. Ayrıca CKI sistem işaretinin 14 ayrı bölücüden geçmesi de yazılım ile seçilebilir. Bu DIVBY yazmacı ile sağlanır. T2'nin senkron çıkışı T3'e bağlanarak 32 bitlik tek bir sayıcı elde edilebilir. T2, TMODE yazmacının 8-11 bitlerinden, T3 ise 12-15 bitlerinden programlanabilir.

5.2.4 PWM Birimleri (T4-T7) :

T4,T5,T6,T7 Pulse Width Modulation (PWM) zamanlayıcılarıdır.CKI/16 ile geriye sayarlar.Taşma olduğunda, giriş yazmaçları olan R4,R5,R6,R7'den tekrar yükleme yapılır Herbir zamanlayıcının çıkış bacakları vardır.İzin verildiğinde taşmalarda kesme üretebilirler.PWMODE yazmacından kontrol edilebilirler.

5.3 SAYICI / ZAMANLAYICI ÇIKIŞLARI

T2 den T7'ye kadar olan birimlerin çıkışları mevcuttur.

T2'nin beş adet çıkışı vardır.Bunlar:

B3	T2IO
B8	TS0
B9	TS1
B13	TS2
B14	TS3

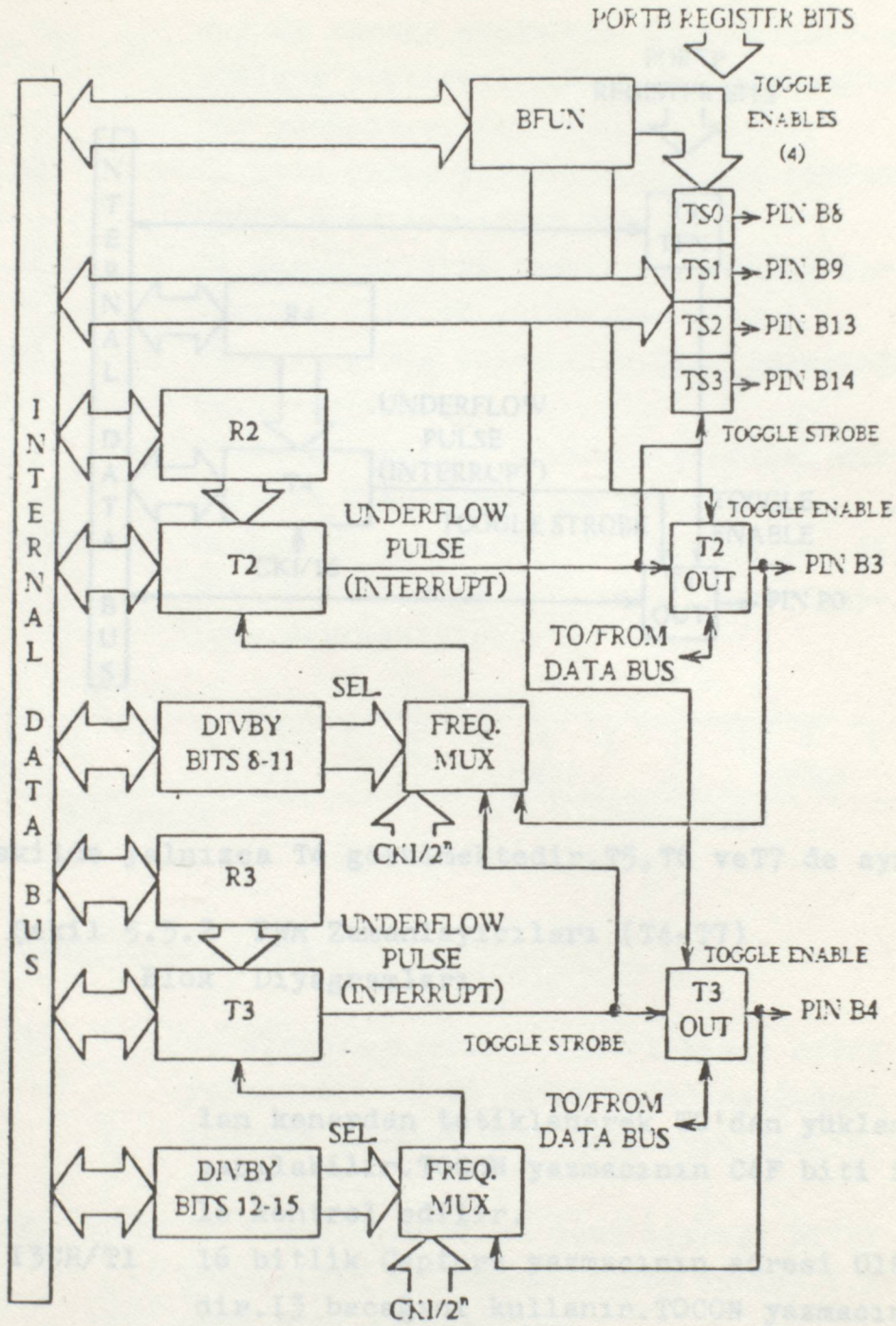
bacaklarıdır.TS0-TS3 Timer Synchronous çıkışlarıdır.T3'ün yalnızca B4 (T3IO) çıkışı vardır.T4-T7 ise PO(T4OUT) ve P3(T7OUT) olmak üzere dört adet çıkış ile dış dünyaya açılırlar.Şekil 5.3.1 ve 5.3.2'de bu çıkışların iç yapıları gösterilmiştir.

5.4 TEMEL SECTION YAZMAÇLARI

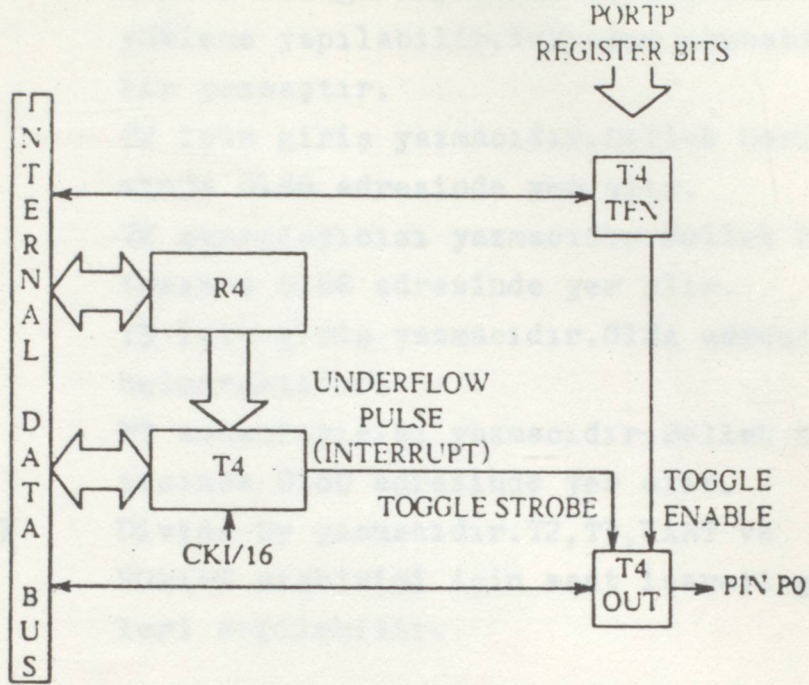
HPC, sayıcı/zamanlayıcı birimleri için 14 adet yazmaç ayırmıştır.

T2 ve T3 zamanlayıcıyı için dışarıdan giriş ve çıkışlar PORTB,DIRB ve BFUN yazmaçlarının kontrolündedir.

I4CR 16 bitlik Capture yazmacının adresi 0180 dir.I4 bacağı üzerinden,programlanmış o-



Şekil 5.3.1 T2 ve T3 zamanlayıcıları
Blok Diyagramları



Not:Şekilde yalnızca T4 görülmektedir.T5,T6 veT7 de aynıdır.

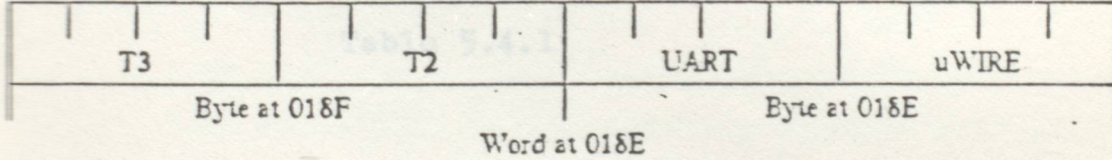
Şekil 5.3.2 PWM Zamanlayıcıları (T4-T7)
Blok Diyagramları

lan kenardan tetiklenerek TO'dan yükleme yapılabilir.TOCON yazmacının C4F biti ile kontrol edilir.

I3CR/T1 16 bitlik Capture yazmacının adresi 0182 dir.I3 bacağını kullanır.TOCON yazmacının TO ORG biti "1" ise T1 yazmacı olarak görev yapar.

I2CR/R1 16 bitlik Capture yazmacının adresi 0184 dür.I2 bacağını kullanır.TOCON yazmacının TO ORG biti "1" yapıldığında R1 yazmacı olarak görev yapar.

EICR	16 bitlik Capture yazmacının adresi 015E dir.EI bacağı sayesinde T8 sayıcısından yükleme yapılabilir.Yalnızca okunabilen bir yazmaçtır.
R2	T2 için giriş yazmacıdır.Bellek harita -sında 0186 adresinde yer alır.
T2	T2 zamanlayıcısı yazmacıdır.Bellek harita-sında 0188 adresinde yer alır.
R3	T3 için giriş yazmacıdır.018A adresinde bulunmaktadır.
T3	T3 zamanlayıcısı yazmacıdır.Bellek harita-sında 018C adresinde yer alır.
DIVBY	Divide-By yazmacıdır.T2,T3,UART ve MIC-ROWIRE arabirimi için saat işareti giriş leri seçilebilir.



DIVBY yazmacının içeriği :

T3	T3 zamanlayıcısının saat işareti DIVBY yazmacının 12-15 bitlerinden aşağıdaki tabloda gösterildiği gibi seçilebilir. Tablo 5.4.1
T2	T2 zamanlayıcısının saat işareti DIVBY yazmacının 8-11 bitlerinden Tablo5.4.2 deki gibi seçilebilir.
UART	DIVBY yazmacının 4-7 bitlerinden UART saat işareti seçilebilir.Tablo 5.4.3
uWIRE	MICROWIRE seri saat işareti girişi bu yazmacın 0-3 bitlerinden seçilebilir. Tablo 5.4.4

BIT 15	BIT 14	BIT 13	BIT 12	CLOCK INPUT TO T3
0	0	0	0	External (pin B4)
0	0	0	1	T3 Output (stops T3)
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

Tablo 5.4.1

BIT 11	BIT 10	BIT 9	BIT 8	CLOCK INPUT TO T2
0	0	0	0	External (pin B3)
0	0	0	1	T3 Output
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

Tablo 5.4.2

BIT 7	BIT 6	BIT 5	BIT 4
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

Tablo 5

BIT 3	BIT 2	BIT 1	BIT 0
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

Tablo 5

TOCON Timer TO Konfigürasyon Yazmacı

*	*	*	*	TO ORG	TO C4F	*	*
				X	X		

Byte at 0192

- X Reset'ten sonra durumu belirsiz
- * Herhangibir görevi olmayan bit
- TOC4F I4CR Capture yazmacının özel fonksiyonu için kullanılır.
- TOC4F=1 TO sayıcısından sürekli olarak I4CR'ye yükleme yapılır.
- TOC4F=0 I4 bacağıının durumuna göre I4CR'ye yükleme yapılır.
- TO ORG TO sayıcısının organizasyonu için kullanılır.
- TO ORG=1 I2CR,R1 ve I3CR,T1 olarak görev yapar.
- TO ORG=0 I2CR ve I3CR Capture yazmacı olarak I2 ve I3 bacakları ile birlikte çalışırlar.
- TMMODE TO-T3 için Timer-Mode yazmacıdır.

Word at 0190

T3 ACK	T3 STP	T3 TIP	T3 TIE	T2 ACK	T2 STP	T2 TIP	T2 TIE	T1 ACK	T1 STP	T1 TIP	T1 TIE	T0 ACK	*	T0 TIP	T0 TIE
OW	X	XR	X	OW	X	XR	X	OW	X	XR	X	OW		XR	X

Byte at 0191 | Byte at 0190

PWMODE T4-T7 için Pulse Width Timer Mode yazmacıdır.

Word at 0150

T7 ACK	T4 STP	T7 TIP	T7 TIE	T6 ACK	T6 STP	T6 TIP	T6 TIE	T5 ACK	T5 STP	T5 TIP	T5 TIE	T4 ACK	T4 STP	T4 TIP	T4 TIE
OW	X	XR	X	OW	X	XR	X	OW	X	XR	X	OW	X	XR	X

Byte at 0151 | Byte at 0150

- 0 Reset'ten sonra "0" yapılır.
- X Reset'ten sonra konumu belirsiz.
- W Yalnızca yazılabilir.
- R Yalnızca okunabilir.
- * Görevlendirilmemiş bit

- TIE** Zamanlayıcılardan ayrı ayrı interrupt gelmesine izin verir yada vermeyebilir. Bu bit "1" yapılırsa ilgili zamanlayıcıdan gelen interrupt'a izin verilmiş olur.
- TIP** Bir interrupt pending flag'idir. Bir interrupt isteği için TIE ile birlikte "1" konumunda olmaları gerekir. TIP yalnızca okunabilen bir bit'tir. Herhangi bir zamanlayıcı overflow/underflow olduğunda TIP bit'i "1" olur. Bu bit'i "0" yapmak için ACK bit'ine "1" yazılmalıdır.
- STP** Ayrı ayrı sayıcı/zamanlayıcıların çalıştırılması ve durdurulması için kullanılır
- ACK** Timer Interrupt Acknowledge kontrol bit'idir. Bu bit yalnızca yazılabilir.

ACK=1 TIP biti "0" yapılır.
ACK=0 Bir fonksiyonu yok

VEKTÖR ADRESİ	VEKTÖR FONKSİYONU	VEKTÖR NO
FFFE	Reset reset logic, while low, triggers interrupt on rising edge.	0 (High- $\bar{0}$)
FFFC	Non-Maskable external, on rising edge of 11 pin	1
FFFA	External, on rising/falling edge of 12 pin	2
FFF8	External, on rising/falling edge of 13 pin	3
FFF6	External, on rising/falling edge of 14 pin	4
FFF4	Internal, from Timers	5
FFF2	Internal, from the UART, or external, on 15V pin low	6
FFF0	External, on rising/falling edge or high/low level on 16 pin	7 (Low- $\bar{0}$)

Tablo 5.1.1 Interrupt Vektörlerinin Birleşmesi

6. KESMELER (INTERRUPTS)

6.1 GİRİŞ

HPC 46003 sekiz kaynaktan kesme vektörlerini işler. Bu kaynaklar $\overline{\text{RESET}}$, I1(NMI), I2, I3, I4 ve EI bacakları, Timer-bölümü, UART için ise EXUI bacağıdır.

İki yada daha fazla kesme isteğinin birarada olması durumu için HPC bir öncelik sırası kullanmaktadır. Buna göre, $\overline{\text{RESET}}$ bacağından gelen kesme öncelikte birinci sırada yer alır. Onu izleyen kesmeler sırası ile I1, I2, I3, I4 bacaklarından gelen kesmelerdir. Dahasonra Timer'lardan gelen kesmeler, UART'tan yada dışarıdan $\overline{\text{EXUI}}$ bacağından gelen kesmeler sıralanırlar. En son sırada ise EI bacağından gelen kesme isteği işlenir. Tablo 6.1.1'de daha ayrıntılı şekilde görülmektedir.

VECTOR ADDRESS	INTERRUPT SOURCE	ARBITRATION RANKING
FFFE	Reset: resets logic while low, triggers interrupt on rising edge.	0 (Highest)
FFFC	Non-Maskable: external, on rising edge of I1 pin	1
FFFA	External, on rising/falling edge of I2 pin	2
FFF8	External, on rising/falling edge of I3 pin	3
FFF6	External, on rising/falling edge of I4 pin	4
FFF4	Internal, from Timers	5
FFF2	Internal, from the UART, or external, on $\overline{\text{EXUI}}$ pin low	6
FFF0	External, on rising/falling edge or high/low level on EI pin.	7 (Lowest)

Tablo 6.1.1 Interrupt Vektörlerinin Sıralanması

6.2 RESET ve NMI engellenemeyen kesmelerdir. Engellenebilen kesmelere ayrı ayrı yada global olarak izin verilebilir yada verilmeyebilir. ENIR kontrol yazmacı herbir engellenebilir kesme kaynağına karşılık düşecek bitler içerir.

Tüm engellenebilir kesmelere ENIR yazmacı içindeki Global Interrupt Enable (GIE) biti sayesinde izin verilebilir yada yasaklanabilir. GIE bitine "0" yazıldığında bütün engellenebilir kesmeler yasaklanır. Ters olarak "1" yazıldığında ise tümüne izin verilmiş olur. Reset'ten sonra GIE biti sıfırlanır.

RESET aktif-low seviyeye duyarlıklı bir kesmedir. NMI I2, I3 ve I4'den gelen kesmeler ise kenar duyarlıklı kesmelerdir. Bunlardan NMI bacak üzerinden çıkan kenar duyarlıklılıdır. Dışarıdan gelen engellenebilir kesmeler olan I2, I3 ve I4 ise IRCD kontrol yazmacının ilgili bitlerinden programlanarak inen yada çıkan kenarları algılamaları sağlanabilir. EI (External Interrupt) ise EICOM yazmacı ile programlanarak inen-çıkan kenarlara yada lojik "1" - lojik "0" seviyelerine duyarlıklı hale getirilebilir. Entegre devre üzerindeki çevre birimlerinden (Timers, UART) gelen kesmeler ise seviye duyarlıklılıdır. EXUI bacağı ise seviye duyarlıklılıdır ve aktif-low seviyede kesme gönderir.

HPC 46003, belleğin son kısmına yerleştirilmiş sekiz kesme vektörünü tanır. Herbir vektör 16 bit uzunluğundadır. Bu vektörler programcı tarafından kesme servis döngüsünün başlangıç adresi ile doldurulabilir. Tüm kesme servis döngüleri 64 kbyte'lık alanın herhangi bir yerine yerleştirilebilir. Ancak RESET ve NMI döngüleri on-chip adres bölgesi içerisinde yer almalıdır. Bunun nedeni HPC resetlendiğinde kendi başına çalışıyormuş gibi algılar. Daha sonra şartlamalar ile dışarıda bir ROM bellek bağlı olduğunu anlar ve işleyişini buna göre düzenler. Böylece sistemin çalışması garanti edilmiş olur.

6.2 KESMELERİN (INTERRUPTS) İŞLEYİŞİ

RESET dışındaki bütün kesmeler HPC işlemekte olduğu komutu tamamladıktan sonra devreye girer.

Bir kesme alındığında HPC, ENIR yazmacının Global Interrupt Enable (GIE) bitini Processor Status Word (PSW) yazmacının CGIE bitine kopyalar. Daha sonra tüm engellenebilir kesmeler GIE bitine "0" yazılarak yasaklanır. Dönüş adresi stack'e yüklenerek stack pointer iki arttırılır ve ilgili kesme vektörünün içeriği program counter'a yüklenir.

Bir kesme işlemi için servis döngüsüne gidildiğinde kesme isteklerine izin verilmesi isteniyorsa GIE bitiprogramcı tarafından "1" yapılabilir. Eğer bu yapılmamış ise RETI komutu işlendikten sonra HPC otomatik olarak GIE bitini set eder ve kesmeye izin verir. Bu komut ile (RETI) aynı zamanda Program Counter'a dönüş adresi Stack'ten yüklenir.

PSW yazmacının CGIE biti engellenemeyen kesmeden dönüşte (NMI) kullanmak için düşünülmüştür. NMI servis döngüsünden dönerken PSW yazmacının CGIE biti kontrol edilmeli ve eğer bu bitin içeriği "1" ise RETI, "0" ise RET komutu kullanılmalıdır.

6.3 KESME KONTROL YAZMAÇLARI

HPC 46003 kesme kontrolü için dört adet kesme kontrol yazmacı kullanmaktadır. Bunlar :

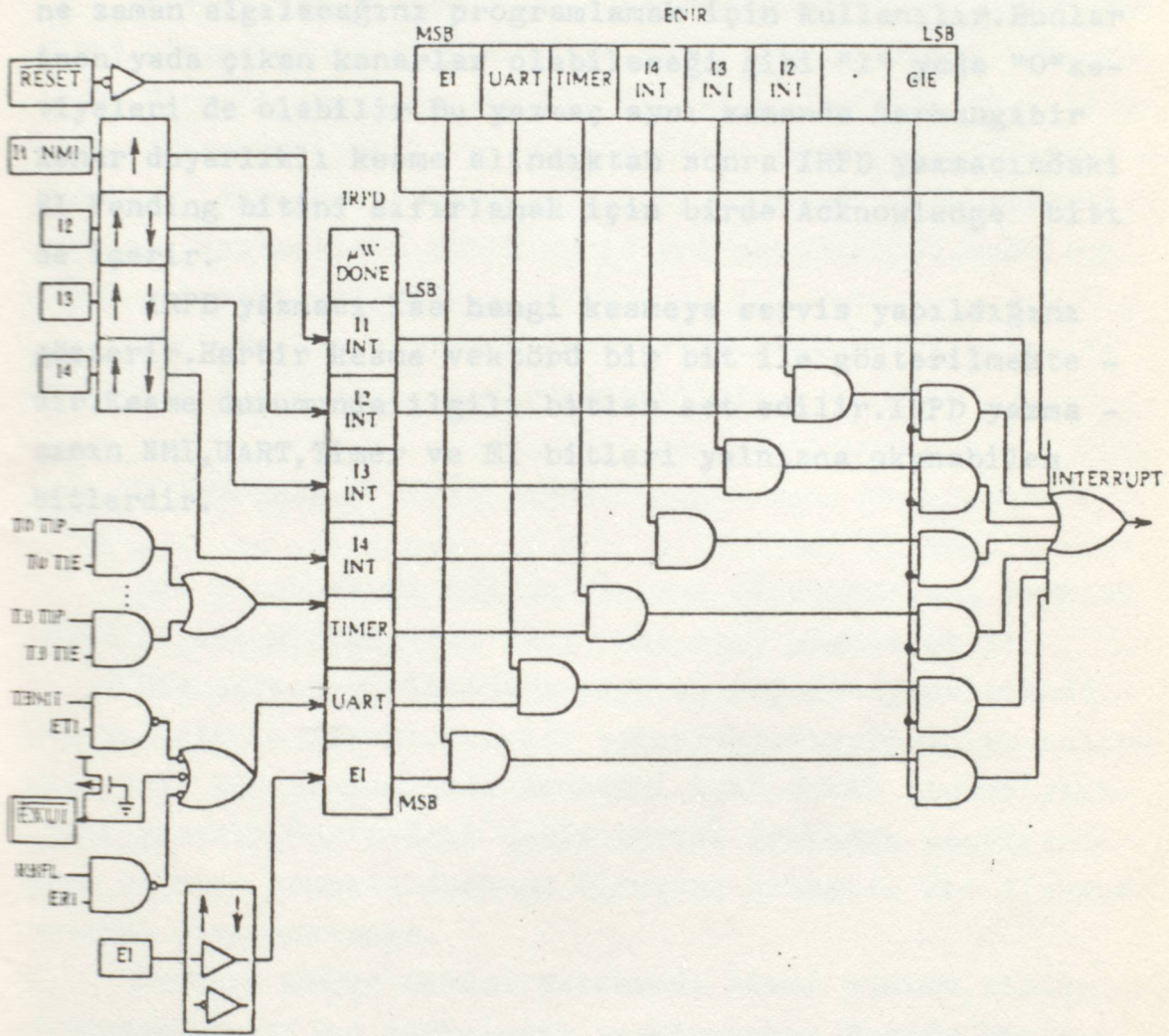
ENIR	Interrupt Enable
IRCD	Interrupt Condition
EICON	EI Configuration
IRPD	Interrupts Pending

yazmaçlarıdır.

ENIR yazmacı, tüm engellenebilir kesmeler için ayrı ayrı Enable (izin verme) bitleri ve kesme servis döngüleri yürütülürken tüm engellenebilir kesmeleri yasaklamak için kullanılan GIE (Global Interrupt Enable) bitini içerir.

IRCD yazması, I2, I3 ve I4 kesmelerinin janta yazıl-
kan kenarda gerçekleştirilmesi sağlanarak ilgili kesmeler, bu
yazmaç kesme ile ilgili olmayan konfigürasyon bitleri de
içerir.

EICON yazması, EI başından oluşur ve bu kesmenin
ne zaman algılanacağı programlama için kullanılır. Kesme



Şekil 6.1 Kesme Lojigi Blok Diyagramı

IRCD yazmacı, I2, I3 ve I4 kesmelerinin inen yada çıkan kenarda gerçekleşmesini sağlamak için kullanılır. Bu yazmaç kesme ile ilgili olmayan konfigürasyon bitleri de içerir.

EICON yazmacı, EI bacağından oluşturulacak kesmenin ne zaman algılacağını programlamak için kullanılır. Bunlar inen yada çıkan kenarlar olabileceği gibi "1" yada "0" seviyeleri de olabilir. Bu yazmaç aynı zamanda herhangi bir kenar duyarlıkları kesme alındıktan sonra IRPD yazmacındaki EI Pending bitini sıfırlamak için birde Acknowledge biti de içerir.

IRPD yazmacı ise hangi kesmeye servis yapıldığını gösterir. Herbir kesme vektörü bir bit ile gösterilmektedir. Kesme durumunda ilgili bitler set edilir. IRPD yazmacının NMI, UART, Timer ve EI bitleri yalnızca okunabilen bitlerdir.

7. BİR ELEKTRONİK ÖLÇME VE DEĞERLENDİRME SİSTEMİ YAPISINDA HPC MİKRODENETLEYİCİSİNİN YERİ VE ÖNEMİ

7.1 GİRİŞ

Komple bir sistem olan elektronik ölçme ve değerlendirme sistemi, öncelikle ölçtüğü büyüklüğü maksimum doğrulukla ölçmeli, sonra ölçtüğü bu değeri en yararlı bir biçimde değerlendirmeli ve değerlendirme sonucunda gerekli komutları gereken yerlere ulaştırıp, otomasyonu en verimli şekilde yürütmelidir. Bütün bu işleri yaparken de maksimum hızda çalışabilmelidir.

Yani özetle, sistemin kalitesi, doğruluğu ve hızı ile direkt ve doğru orantılıdır diyebiliriz.

7.2 BU BAĞLAMDA HPC'NİN ÖNEMİ

Bir ölçme olayı olarak frekans ölçümünü yani FREKANS METRE'yi ele aldığımızda olay daha açık görülecektir.

Bir otomasyon ihtiyacı duyulan ortamda genellikle dönen ve salınım yapan cihazlar çoğunluktadır. Dönen ve salınım yapan tüm sistemlerin denetimi için devir ölçümü yapılması gerekir. Saniyedeki devir sayısı frekansı verdiğine göre bu olay sonuçta frekans ölçümüne dolayısı ile frekans metreyle dayanmaktadır.

Frekans ölçüm cihazı yapısında temel yöntem, birim zamandaki üretilen darbelerin sayılmasıdır. Burada birim zaman için bir sayıcıya (timer) ve geçen darbelerin sayılması için de bir sayıcıya (counter) gereksinim duyulur. Buradan da bir sayıcı / zamanlayıcı birimi gereksinimi ortaya çıkar. İşte HPC mikrodeneleyicisi bu bağlamda olaya girer. Çünkü HPC sözü edilen sayıcı / zamanlayıcı biriminden dokuz tane birden kullanıcıya sunan sayılı hatta tek mikrodeneleyicidir. Buna ek olarak 30 MHz. hızında çalışma olanağı da getirir. Yani sonuç olarak en doğruya en hızlı ulaşım HPC ile sağlanır.

Buraya kadar sözü edilenler ölçüm sistemi içindi; şimdi ölçülen bilgilerin değerlendirilmesi açısından olayayaklaşırırsak bu yönden de HPC'nin oldukça güçlü bir mikrodenetleyici olduğu görülecektir. Kullanıcıya zengin yazılım özellikleri sunmaktadır. 16 bitlik komutlar ile çalışabilme yeteneği, birçok komutun tek opcode ile gösterilebilmesi dolayısı ile son derece hızlı komut işleme özelliği, if condition ve skip komutları sayesinde kolay ve hızlı program yazımı özelliği, tek komut ile 16 bitlik çarpma ve bölme işlemlerinin gerçekleştirilebilirliği, IBM üzerinde dönen Assembler programı sayesinde makro komutlar ile çalışabilme özelliği gibi daha birçok olanak sayılabilir. (Bakınız sayfa 2, konu 2.2)

Daha sonra değerlendirilen bu ölçüm sonucunda verilen kararın emir olarak gerekli yerlere ulaştırılması problemi gündeme gelir. Burada da HPC'nin zengin Port olanakları ve haberleşme olanakları devreye girer. Darbe-genişlik modülasyonu çıkışı sayesinde yukarıda sayılan bütün bu işlerin yanı sıra uzak mesafeler ile haberleşme, arada başka bir eleman olmaksızın yalnız HPC ile mümkündür.

Sonuç olarak HPC, yalnız başına bir ölçümü yapıp, sonucunu değerlendirmek, en doğru kararı vermek ve gerekli yerlere doğru olarak ileterek otomasyonu en verimli şekilde sağlamak için ideal bir mikrodenetleyicidir.

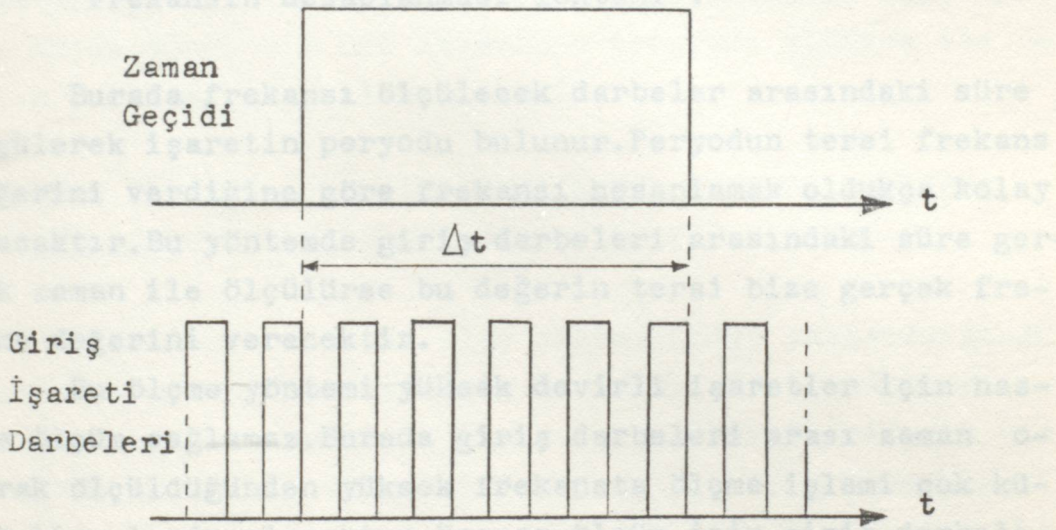
7.3 FREKANS ÖLÇME YÖNTEMLERİ

Yapılan çalışmalarda frekans ölçümü için iki temel yöntem kullanılmıştır. Kullanılan diğer yöntemler bu iki temel yöntemin birarada kullanılmasından ortaya çıkmışlardır. Bu yöntemler : Sabit bir zaman aralığı içerisinde giriş işaretinin darbelerinin sayılması ile frekans ölçümü ve giriş işaretinin darbeleri arasındaki zamanın ölçülmesi ile frekansın hesaplanması yöntemleridir.

7.3.1 Sabit Zaman Aralığında Giriş Darbeleri Sayılarak Frekansın Ölçülmesi :

Bu yöntemde önce sabit bir zaman aralığı elde edilir. Bu zaman aralığı içerisinde frekansı ölçülmek istenen işaretin darbeleri sayılır. Sabit zaman aralığı değerinin (Δt) lsn. olması durumunda elde edilecek sayım sonucu bize gerçek frekans değerini verir.

7.3.2 Giriş İşareti Darbeleri Arasındaki Zaman Ölçülerek Frekansın Hassaslaşması Yöntemi



Şekil 7.3.1.1

Bu yöntemde ölçme, yüksek devirli işaretlerin frekansının ölçümü için kullanışlıdır. Alçak devirli işaretlerde lsn.'lik süre içerisinde sayılacak darbe sayısı az olacağından hassas bir ölçme yapılacağı söylenemez. Hassas ölçme yapmak için zaman aralığını büyütmek gerekir. Bu durum ise ölçme süresini uzatacağından düşük frekanslı işaretlerin ölçümü için bu yöntem kullanışlı değildir.

Giriş darbelerinin frekansının çok büyük olması du-

rumunda Δt zaman geçidi saniyenin alt katları olarak, ölçülecek frekansın çok küçük olması halinde ise saniyenin üst katları olarak düzenlenebilir.

HPC'nin sayıcı / zamanlayıcı birimleri kullanılarak hem zaman geçidi üretilebilir, hemde giriş darbeleri sayılabilir.

HPC'nin geri sayıcısı set edilen değerden t süresi içerisinde geriye doğru sayacaktır. Bu sayım değeri frekansı verir.

7.3.2 Giriş İşareti Darbeleri Arasındaki Zaman Ölçülerek Frekansın Hesaplanması Yöntemi :

Burada frekansı ölçülecek darbeler arasındaki süre ölçülerek işaretin periyodu bulunur. Periyodun tersi frekans değerini verdiği göre frekansı hesaplamak oldukça kolay olacaktır. Bu yöntemde giriş darbeleri arasındaki süre gerçek zaman ile ölçülürse bu değer tersi bize gerçek frekans değerini verecektir.

Bu ölçme yöntemi yüksek devirli işaretler için hassas ölçüm sağlamaz. Burada giriş darbeleri arası zaman olarak ölçüldüğünden yüksek frekansta ölçme işlemi çok küçük bir alanda olacaktır. Hassas ölçüm için giriş darbeleri sayısı arttırılarak birden çok darbenin arasındaki zaman ölçülür. Frekans hesabında ölçülen değer darbe sayısına bölünerek tersi alınır. Birden fazla darbe alınması durumunda istenmeyen hal olarak ölçme süresinin artması söylenebilir. Bu yöntem ölçme süresinin önemli olmadığı yüksek devirli işaretlerin ölçümünde kullanılabilir.

Eğer Auto-Range Frekansmetre tasarlanmak istenirse yüksek frekanslar için birinci yöntem, alçak frekanslar içinse ikinci yöntem kullanılarak doğru ölçüm yapan bir frekansmetre tasarlanmış olacaktır.

8. HPC 46003 İLE TASARLANAN ELEKTRONİK ÖLÇME VE DEĞERLENDİRME SİSTEMİ

8.1 GİRİŞ

Bu mikrodenetleyici entegresi ile bir dizayn yapıla-
cağı zaman herhangi bir hardware düzen kurmaya gerek olmak-
sızın, üretici firma (National Semiconductor) tarafından ü-
retilmiş olan PC'ye direkt olarak bağlanabilen Emülatörki-
tine sahip olunamadı. Bu türden bir olanağa sahip olunabil-
seydi direkt olarak entegre devreyi kitin üzerindeki özel
soketine yerleştirip eprom programlama problemi bile olma-
dan PC'de dönen bir HPC Assembler programı yardımı ile ya-
zılım problemi gerçekleştirilebilirdi.

8.2 HPC İLE EMÜLATÖR KİTİ OLMASIZIN DENEYSEL ÇALIŞMA VE ARAŞTIRMA YAPMANIN GETİRDİĞİ BİR GÜÇLÜK

Eldeki olanaklarla olay çözümlenmeye çalışıldığında
öncelikle mikrodenetleyicinin bacakları ile protoboard a-
rasında bağlantı problemi ile karşılaşıldı. Bu nedenle bir
arabirim düşünüldü ve gerçekleştirildi. Bu arabirim protoboard'
un üzerine oturan ve entegre devrenin dört bir yanına iki
sıra olarak karışık dağılmış bacakların tümünü tek bir i-
kili hat halinde numara sırası ile biraraya toplamak dü-
şüncesinden kaynaklandı. Oluşturulan kartın baskı devreşe-
ması şekil 8.2.1'de verilmiştir.

8.3 ADRES ÇÖZÜMLEME

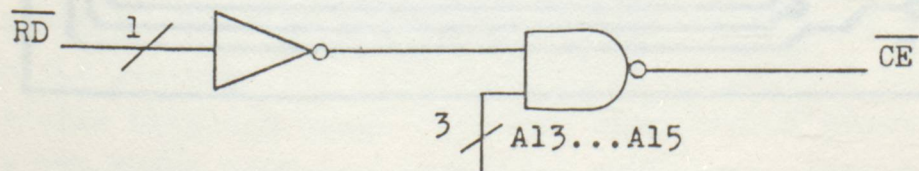
Bellek haritasında dışarıdan bağlanacak olan Eprom
için E000-FFFF adresleri ayrılmıştır. Yani Eprom bu adres
aralığında seçilecek ve yalnız bu adreslerde aktif duru-
ma geçecektir. Bunun için okuma (\overline{RD}) sinyalinin de aktif
olması yani lojik "0" olması gerek şarttır. Buna göre a-
şağıdaki bilgiler ışığında şekil 8.3.1'deki mantık dev -

resi oluşturuldu.

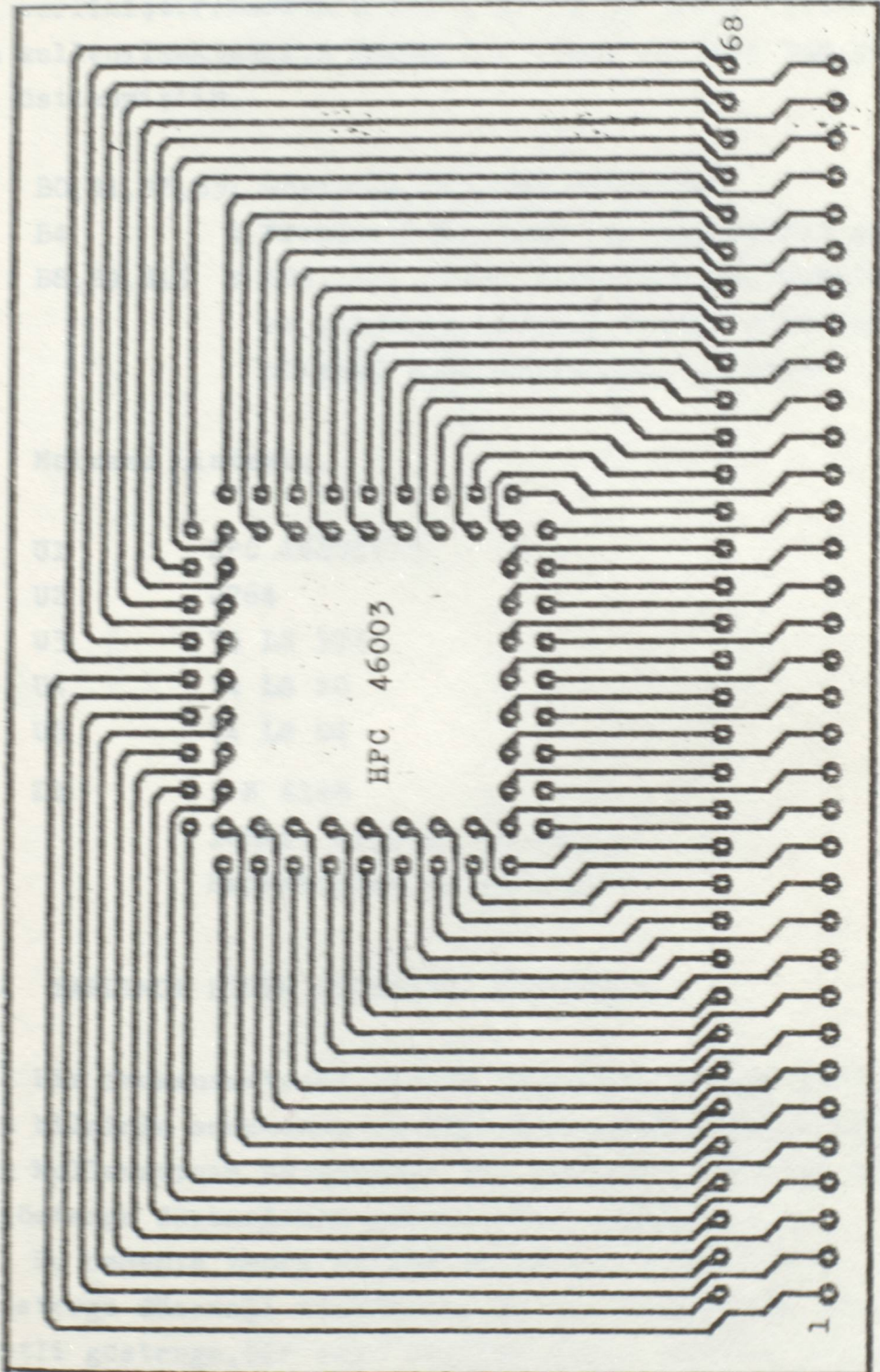
	A15	A14	A13	A12	A11
FFFF	1	1	1	1	1
E000	1	1	1	0	0

Buradan anlaşıldığı gibi adres çözümleyici için 3 bitlik üç bitin varlığı önemlidir. E000-FFFF adres aralığını bu üç bitle farketmek mümkündür. Aşağıdaki doğruluk tablosu yardımı ile adres çözümleyici devresini oluşturabiliriz.

A15	A14	A13	\overline{RD}	\overline{CE}
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0 → Yalnız bu kor
1	1	1	1	1 Eprom aktif



Şekil 8.3.1



8.4 HPC 46003 İLE TASARIMI YAPILAN DEVRE 8.4.1 HPC 46003 İLE GERÇEKLENEN TEMEL BİRİM

Şekil 8.4.1.1'de HPC 46003 ile tasarlanan devre şeması verilmiştir. Burada B Portu giriş ve çıkış işlemleri için kullanılmaktadır. A Portu ise adres ve data bus görevini üstlenmiştir.

B0,B1,B2,B3: Gösterge bilgisi çıkışları
B4 : Frekansı ölçülmek istenen işaret girişi
B8,B9,B13 : 10s.,1s.,10ms. time-base göstergelerine ve gösterge bilgisi tutucu adreslerine ulaşmak için kullanılan çıkışlar

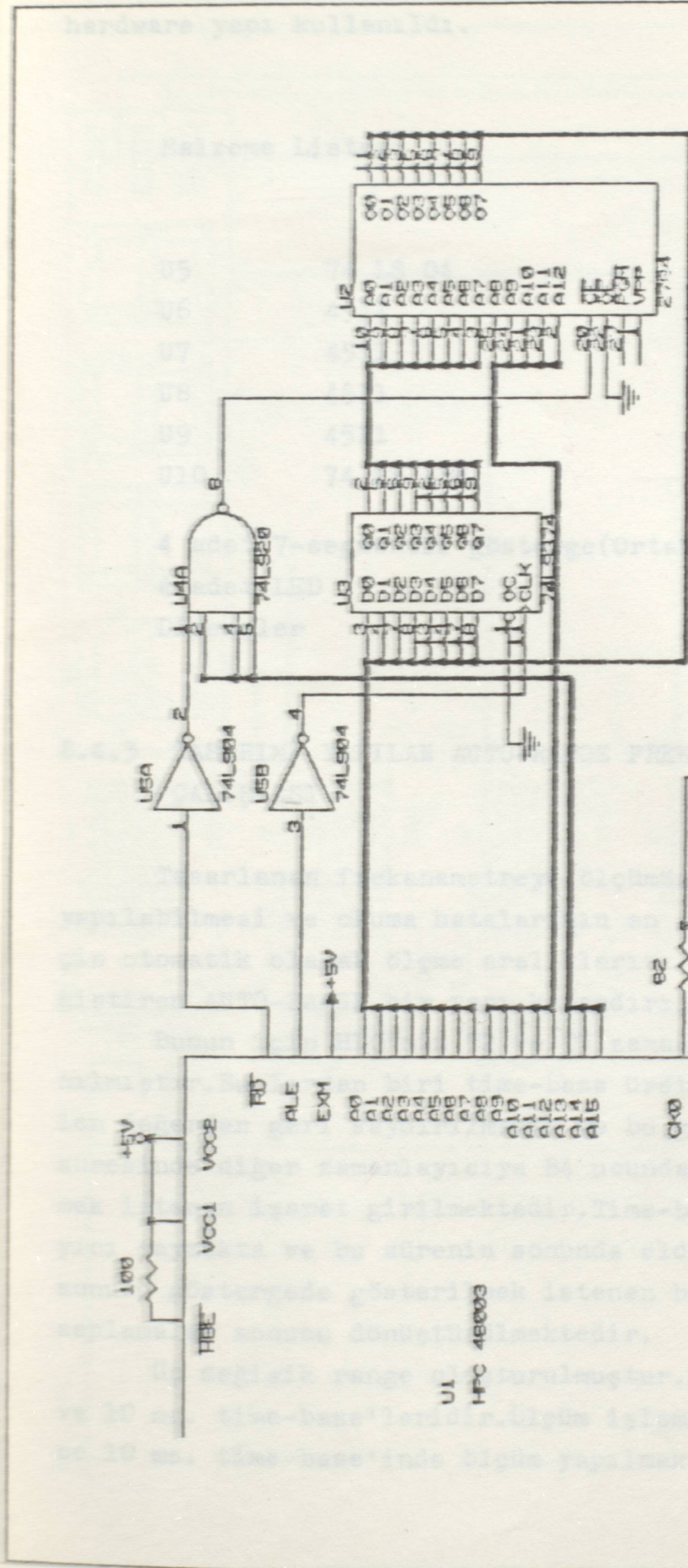
Malzeme Listesi:

U1	HPC 46003V17
U2	2764
U3	74 LS 374
U4	74 LS 20
U5	74 LS 04
D1	1 N 4148 10MHz. kristal osilatör Kapasiteler ve dirençler

8.4.2 YARDIMCI BİRİM (GÖSTERGE DÜZENEGİ)

Bir frekansmetrede birçok düzenekte olduğu gibi, işlenen bilginin sonucunun ve birtakım gerek duyulan bilgilerin kullanıcının anlayacağı bir şekilde sunulması için bir gösterge düzeneğinin gerekliliği açıktır.

Bu nedenle temel birime ek olarak şekil 8.4.2.1'deki gösterge düzeneği tasarlandı. Bu düzenekte dört adet 7-segmetli gösterge, bir adet desimal point ledi ve göstergede oluşan bilginin hangi birimden okunacağını gösteren üç adet LED, bütün bunların gerisinde yazılımdan kontrollü bir



hardware yapı kullanıldı.

Malzeme Listesi :

U5	←	74 LS 04
U6		4511
U7		4511
U8	←	4511
U9		4511
U10	→	74 LS 138

4 adet 7-segmentli gösterge(Ortak katot)

4 adet LED

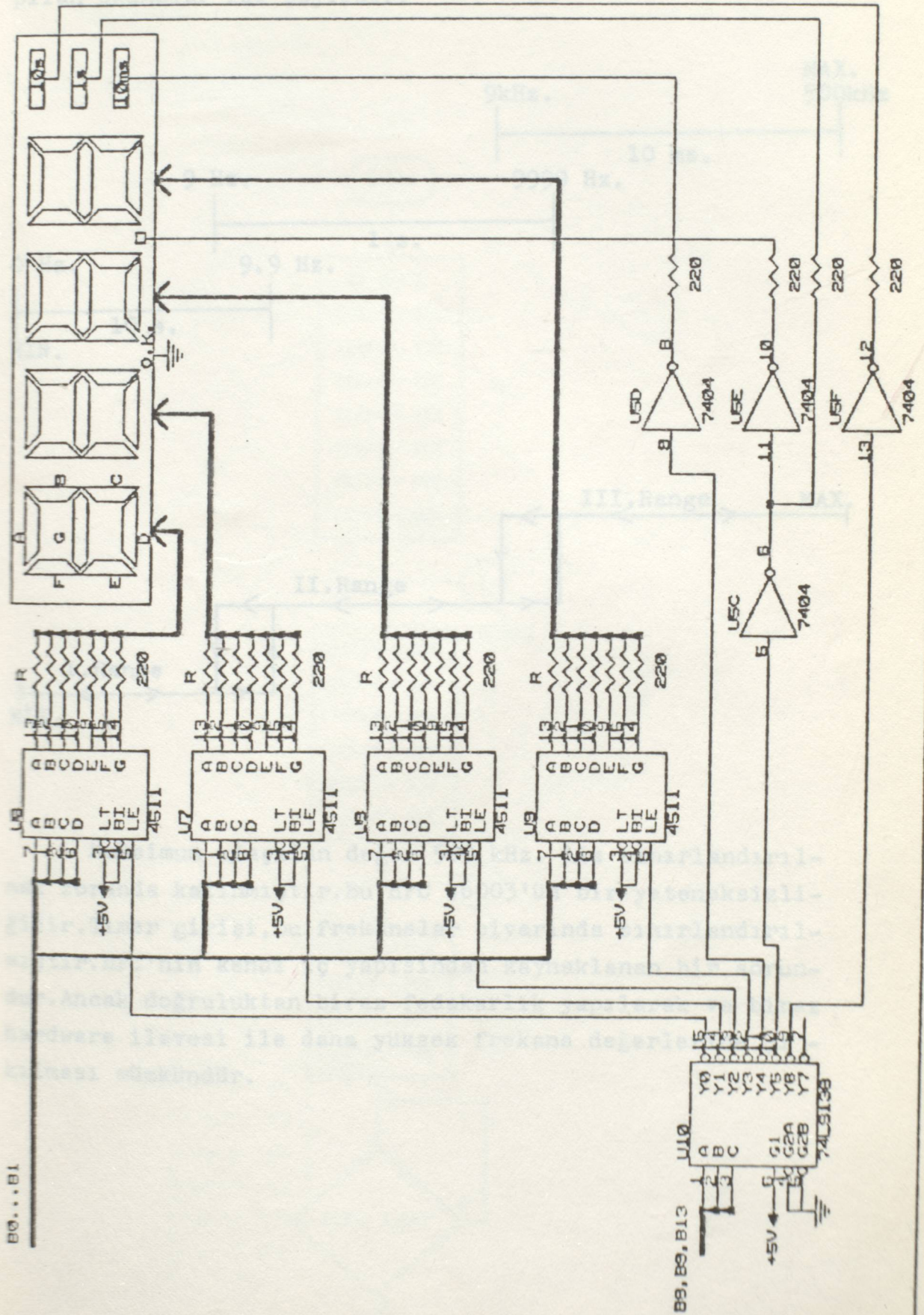
Dirençler

8.4.3 TASARIMI YAPILAN AUTO-RANGE FREKANSMETRENİN ÇALIŞMASI

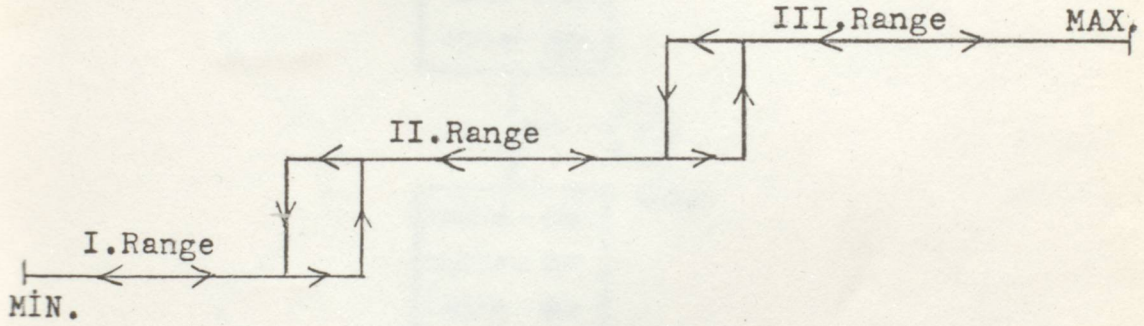
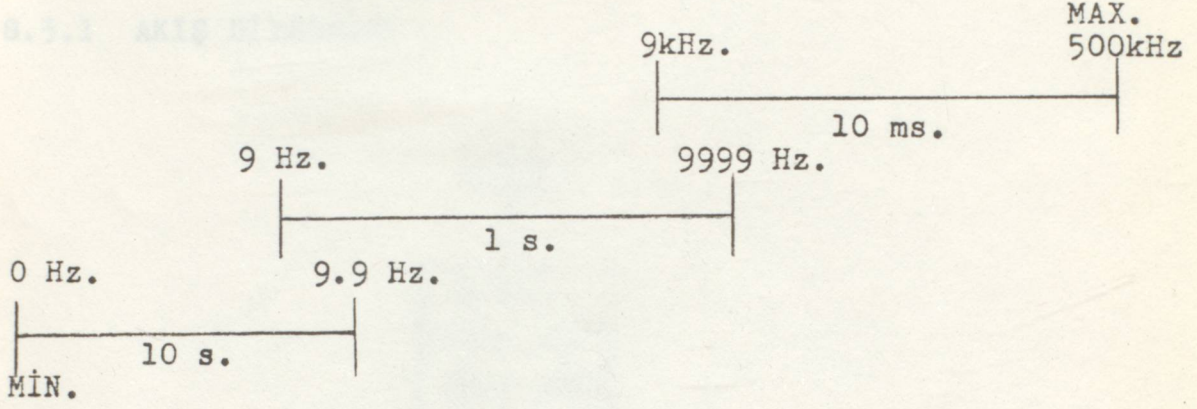
Tasarlanan frekansmetreye, ölçümün en doğru biçimde yapılabilmesi ve okuma hatalarının en aza indirgenmesi için otomatik olarak ölçme aralıklarını kendiliğinden değiştiren AUTO-RANGE bir yapı kazandırılmıştır.

Bunun için HPC'nin T2 ve T3 zamanlayıcıları kullanılmıştır. Bunlardan biri time-base üretimi için set edilen değerden geri saydırılmakta ve bu geri sayma işlemi süresinde diğer zamanlayıcıya B4 ucundan frekansı ölçülerek istenen işaret girilmektedir. Time-base süresince sayıcı saymakta ve bu sürenin sonunda elde edilen sayıcı sonucu göstergede gösterilmek istenen birime çeşitli hesaplamalar sonucu dönüştürülmektedir.

Üç değişik range oluşturulmuştur. Bunlar 10 s., 1 s. ve 10 ms. time-base'leridir. Ölçüm işlemi başladığında önce 10 ms. time-base'inde ölçüm yapılmakta ve gerek görül-



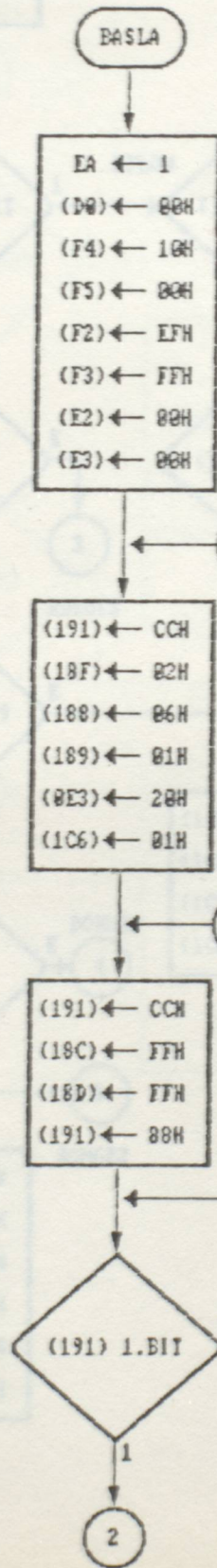
düğünde diğer range'lere geçilmektedir. Bu range'lerde yapılan okumalar ise şöyledir.

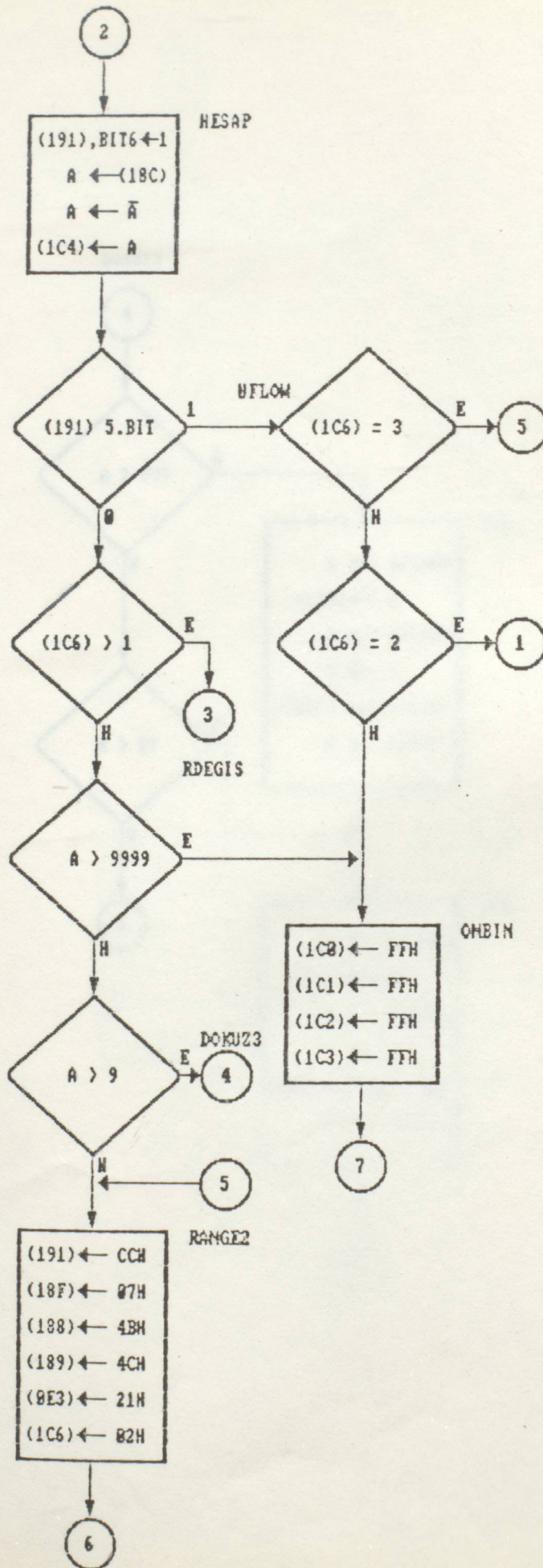


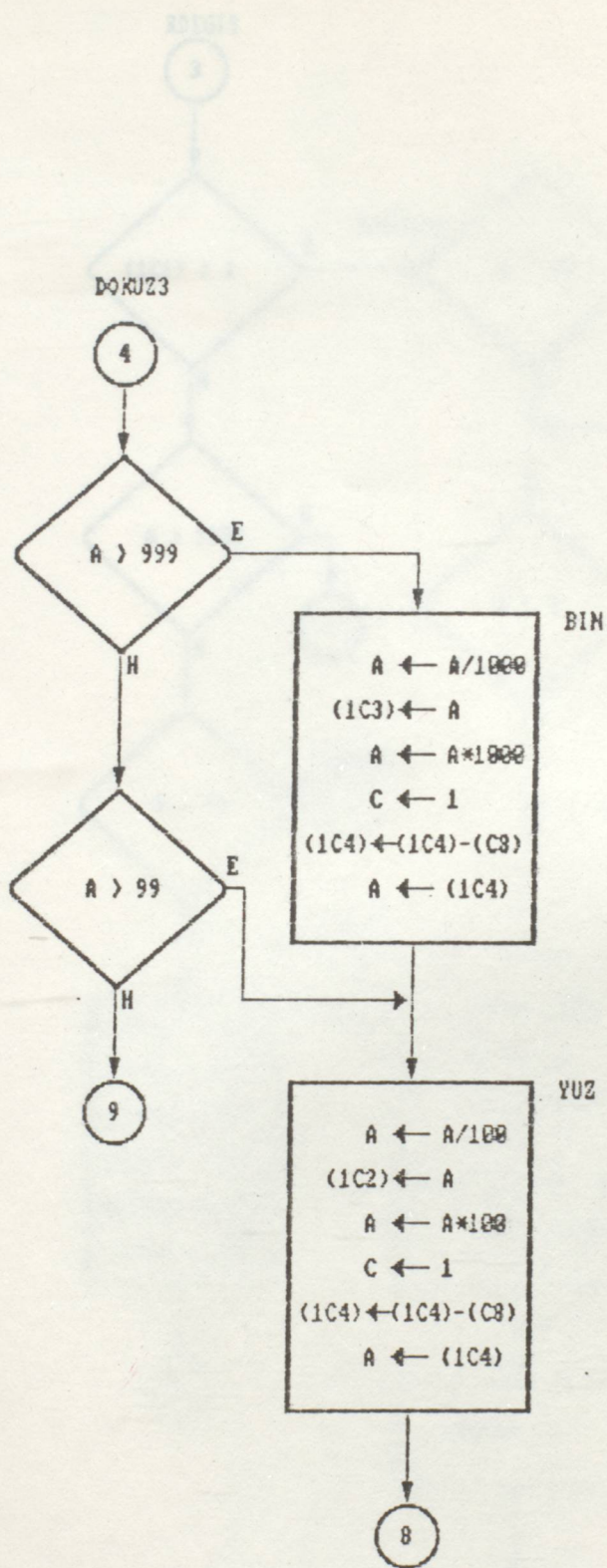
Maksimum ulaşılan değer 500 kHz. ile sınırlandırılmak zorunda kalmıştır. Bu HPC 46003'ün bir yeteneksizliğidir. Timer girişi, bu frekanslar civarında sınırlandırılmıştır. HPC'nin kendi iç yapısından kaynaklanan bir sorundur. Ancak doğruluktan biraz fedakarlık yapılarak ve biraz hardware ilavesi ile daha yüksek frekans değerlerine çıkılması mümkündür.

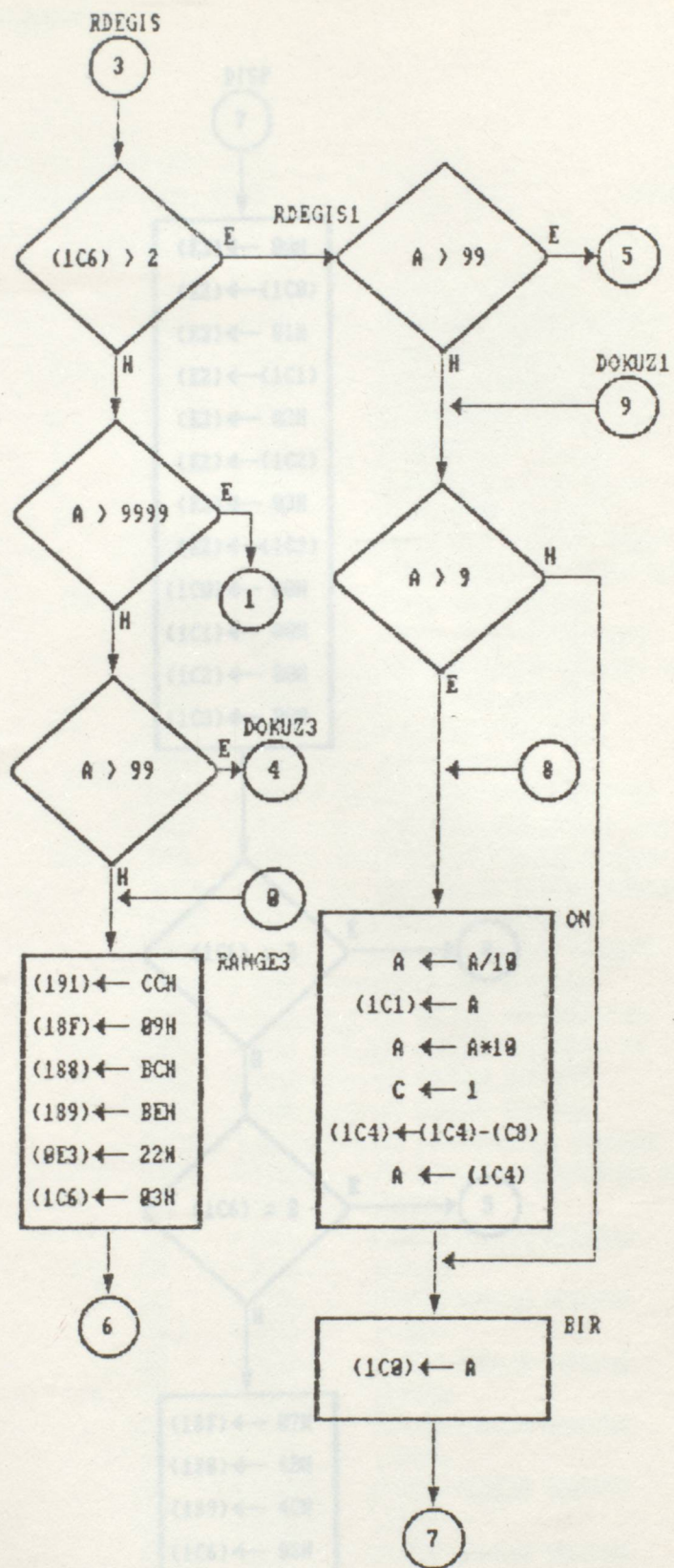
8.5 HPC 46003 İLE TASARLANAN AY YAZILIMI

8.5.1 AKIŞ DİYAGRAMI

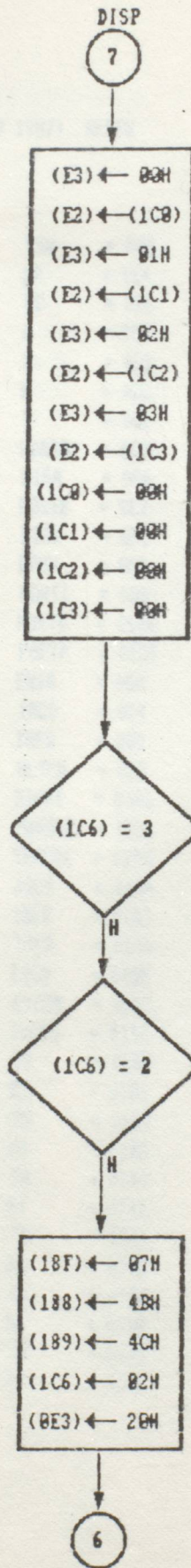








6.5.2 PROGRAM DÖRÜMÜ



8.5.2 PROGRAM DÖKÜMÜ

NSC ASMHPC, Evaluation E2 (Nov 02 17:49 1987) HPCFM

29-May-89 14:36

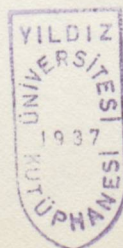
PAGE 1

1 00C0		PSW = 0C0	;PROCESSOR STATUS REGISTER
2	;	SP = 0C4	;STACK PDINTER
3 00C6		PC = 0C6	;PROGRAM COUNTER
4	;	A = 0CB	;ACCUMULATOR
5	;	K = 0CA	;K REGISTER
6	;	B = 0CC	;B REGISTER
7	;	X = 0CE	;X REGISTER
8 00E0		PORTA = 0E0	;PORTA DATA / OUTPUT BUFFER
9 00F0		DIRA = 0F0	;PORTA DIRECTION / INPUT BUFFER
10 00E2		PORTB = 0E2	;PORTB DATA REGISTER
11 00F2		DIRB = 0F2	;PORTB DIRECTION REGISTER
12 00F4		BFUN = 0F4	;PORTB ALTERNATE FUNCTION REG
13 00DB		PORTI = 0DB	;PORTI DATA REGISTER
14 0104		PORTD = 0104	;PORTD DATA REGISTER
15 0152		PORTP = 0152	;PORTP REGISTER
16 00D0		ENIR = 0D0	;INTERRUPT ENABLE REGISTER
17 00D4		IRCD = 0D4	;INTERRUPT AND CAPTURE CONDITION REG
18 00D2		IRPD = 0D2	;INTERRUPT PENDING REGISTER
19 00DC		HLTEN = 0DC	;HALT ENABLE CONTROL CIRCUIT
20 01BE		DIVBY = 01BE	;DIVIDE BY REGISTER
21 0150		PWMODE = 0150	;PULSE WIDTH MODE REGISTER
22 0190		TMMODE = 0190	;TIMER MODE REGISTER
23 0184		I2CR = 0184	;I2 CAPTURE REGISTER / R1
24 0182		I3CR = 0182	;I3 CAPTURE REGISTER / T1
25 0180		I4CR = 0180	;I4 CAPTURE REGISTER
26 015E		E1CR = 015E	;E1 CAPTURE REGISTER
27 015C		E1CON = 015C	;E1 CNFIGURATION REGISTER
28 0192		TOCON = 0192	;T0 CAPTURE CONFIGURATION REG
29 0188		T2 = 0188	;TIMER2
30 0186		R2 = 0186	;TIMER2 MODULUS REGISTER
31 018C		T3 = 018C	;TIMER3
32 018A		R3 = 018A	;TIMER3 MODULUS REGISTER
33 0140		T4 = 0140	;TIMER4
34 0142		R4 = 0142	;TIMER4 MODULUS REGISTER
35 0144		T5 = 0144	;TIMER5
36 0146		R5 = 0146	;TIMER5 MODULUS REGISTER
37 0148		T6 = 0148	;TIMER6
38 014A		R6 = 014A	;TIMER6 MODULUS REGISTER
39 014C		T7 = 014C	;TIMER7
40 014E		R7 = 014E	;TIMER7 MODULUS REGISTER

```

41 0194          WD      = 0194      ;WATCHDOG REGISTER
42 00D6          SI0     = 0D6       ;SERIAL INPUT OUTPUT SHIFT REG
43 0120          ENU     = 0120      ;UART CONTROL AND STATUS REGISTER
44 0122          ENUI    = 0122      ;UART INTERRUPT AND CLOCK SOURCE REG
45 0124          RBUF    = 0124      ;UART RECEIVE BUFFER
46 0126          TBUF    = 0126      ;UART TRANSMIT BUFFER
47 0128          ENUR    = 0128      ;UART RECEIVE CONTROL AND STATUS REG
48 00E6          UPIC    = 0E6       ;UPI CONTROL REGISTER
49 0000          .SECT   CODE,ROMB
50 FE00          .ORB    0FE00
51 FE00 96C00C   RESET: SBIT    4,00C0.B
52 FE03 9700D0   LD      00D0.B,#00
53 FE06 9710F4   LD      00F4.B,#010
54 FE09 9700F5   LD      00F5.B,#00
55 FE0C 97EFF2   LD      00F2.B,#0EF
56 FE0F 97FFF3   LD      00F3.B,#0FF
57 FE12 9700E2   LD      00E2.B,#00
58 FE15 9700E3   LD      00E3.B,#00
59 FE18 B3CC01918B RANGE1: LD      0191.B,#0CC
60 FE1D B302018FB8 LD      018F.B,#02
61 FE22 B36A01888B LD      0188.B,#06A
62 FE27 B31801898B LD      0189.B,#018
63 FE2C 9720E3   LD      00E3.B,#020
64 FE2F B30101C68B LD      01C6.B,#01
65 FE34 B3CC01918B START: LD      0191.B,#0CC
66 FE39 B3FF018C8B LD      018C.B,#0FF
67 FE3E B3FF018D8B LD      018D.B,#0FF
68 FE43 B38801918B LD      0191.B,#08B
69 FE48 B6019111 DLCME: IFBIT   1,0191.B
70 FE4C 41       JP      HESAP
71 FE4D 65       JP      DLCME
72 FE4E B601910E HESAP: SBIT    6,0191.B
73 FE52 B601BCAB LD      A,018C.W
74 FE56 01       COMP   A
75 FE57 B601C4AB ST      A,01C4.W
76 FE5B B6019115 AUTOB: IFBIT   5,0191.B
77 FE5F 9461     JP      UFLOW
78 FE61 B30101C6DD IFGT   01C6.B,#01
79 FE66 9427     JP      RDEGIS
80 FE6B BD1388   IFGT   A,#5000

```



81 FE6B 9472		JP	DNBIN
82 FE6D 9D09		IFGT	A,#9
83 FE6F 9460		JP	DDKUZ3
84 FE71 83CC0191BB	RANGE2:	LD	0191.B,#0CC
85 FE76 8307018F8B		LD	018F.B,#07
86 FE7B 834B01888B		LD	018B.B,#04B
87 FE80 834C01898B		LD	0189.B,#04C
88 FE85 9721E3		LD	00E3.B,#021
89 FE88 830201C68B		LD	01C6.B,#02
90 FE8D 9559		JP	START
91 FEBF 830201C6DD	RDEGIS:	IFGT	01C6.B,#02
92 FE94 9427		JP	RDEGIS1
93 FE96 8D270F		IFGT	A,#9999
94 FE99 9581		JP	RANGE1
95 FE9B 9D09		IFGT	A,#9
96 FE9D 9432		JP	DDKUZ3
97 FE9F 83CC0191BB	RANGE3:	LD	0191.B,#0CC
98 FEA4 8309018F8B		LD	018F.B,#09
99 FEA9 83BC01888B		LD	018B.B,#08C
100 FEAE 83BE01898B		LD	0189.B,#08E
101 FEB3 9722E3		LD	00E3.B,#022
102 FEB6 830301C68B		LD	01C6.B,#03
103 FEBB 9587		JP	START
104 FEBD 9D63	RDEGIS1:	IFGT	A,#99
105 FEBF 954E		JP	RANGE2
106 FEC1 57		JP	DDKUZ1
107 FEC2 830301C6DC	UFLOW:	IFEQ	01C6.B,#03
108 FEC7 9556		JP	RANGE2
109 FEC9 830201C6DC		IFEQ	01C6.B,#02
110 FECE 95B6		JP	RANGE1
111 FED0 4E	AUTOS:	JP	DNBIN
112 FED1 8D03E7	DDKUZ3:	IFGT	A,#999
113 FED4 58		JP	BIN
114 FED5 9D63		IFGT	A,#99
115 FED7 942B		JP	YUZ
116 FED9 9D09	DDKUZ1:	IFGT	A,#9
117 FEDB 9436		JP	DN
118 FEDD 9446		JP	BIR
119 FEDF 87FFF01C0AB	DNBIN:	LD	01C0.W,#0FFFF
120 FEES 87FFF01C2AB		LD	01C2.W,#0FFFF

```

121 FEEB 943C          JP      DISP
122 FEED BF03EB      BIN: DIV  A,#1000
123 FEF0 B601C38B    ST      A,01C3.B
124 FEF4 BE03EB      MULT   A,#1000
125 FEF7 02          SC
126 FEFB A1C801C4EB  SUBC   01C4.W,0CB.W
127 FEFD B601C4AB    LD      A,01C4.W
128 FF01 9F64        YUZ: DIV  A,#100
129 FF03 B601C28B    ST      A,01C2.B
130 FF07 9E64        MULT   A,#100
131 FF09 02          SC
132 FF0A A1C801C4EB  SUBC   01C4.W,0CB.W
133 FF0F B601C4AB    LD      A,01C4.W
134 FF13 9F0A        DN: DIV  A,#10
135 FF15 B601C18B    ST      A,01C1.B
136 FF19 9E0A        MULT   A,#10
137 FF1B 02          SC
138 FF1C A1C801C4EB  SUBC   01C4.W,0CB.W
139 FF21 B601C4AB    LD      A,01C4.W
140 FF25 B601C08B    BIR: ST  A,01C0.B
141 FF29 9700E3      DISP: LD  0E3.B,#00
142 FF2C B401C0E28B LD      0E2.B,01C0.B
143 FF31 9701E3      LD      0E3.B,#01
144 FF34 B401C1E28B LD      0E2.B,01C1.B
145 FF39 9702E3      LD      0E3.B,#02
146 FF3C B401C2E28B LD      0E2.B,01C2.B
147 FF41 9703E3      LD      0E3.B,#03
148 FF44 B401C3E28B LD      0E2.B,01C3.B
149 FF49 B30001C0AB LD      01C0.W,#0000
150 FF4E B30001C2AB LD      01C2.W,#0000
151 FF53 B30301C6DC  IFEQ   01C6.B,#03
152 FF5B 95B9        JP      RANGE3
153 FF5A B30201C6DC  IFEQ   01C6.B,#02
154 FF5F 95EE        JP      RANGE2
155 FF61 B307018F8B LD      018F.B,#07
156 FF66 B34B01B88B LD      018B.B,#04B
157 FF6B B34C01B98B LD      0189.B,#04C
158 FF70 B30201C68B LD      01C6.B,#02
159 FF75 9720E3      LD      00E3.B,#020
160 FF7B B4FEB9      JP      START
161 FF7B          .END

```

9. SONUÇ

Emülatör olmaksızın böyle bir mikrodenetleyicinin çalıştırılması için öncelikle eldeki dökümanlardan bu malzemenin ne zaman, hangi işlemleri, nasıl yaptığı araştırıldı. Çoğu zaman dökümanlar yetersiz kaldı. Çünkü her şeyi kendi içerisinde yapan bu malzeme ile devre kurulup yazılım Eprom'a aktarılıp, Eprom devreye bağlanır ve devreye enerji verildiğinde herhangi bir problem ile karşılaşılırsa, problemin nereden kaynaklandığını anlamak hemen hemen mümkün olmayacaktı.

Bu problem board üzerindeki herhangi bir iletim yolunun açık devre yada herhangi iki iletim yolunun kısa devre olmasından başlayıp CMOS yapının getirdiği gürültü problemlerinden, yazılım yada dizayn edilen devredeki çok küçük bir mantık hatasından, çok büyük bir hataya kadar her şey olabilirdi. Bu da tekrar başa dönmek gibi bir şeydi. Öncelikle hardware yapı iyice hazmedildi. Ancak bu da yetmiyordu.

Hardware yapıda herşeyin tamam olmasına rağmen yazılımdan doğabilecek en küçük bir hata devrenin çalışmaması demektir. Hatanın algılanabilmesi için herhangi bir yazımcının içeriğinin gözlenebilmesi olanağı bile yoktu. Çünkü yazılım bir Eprom'da sabitti. En küçük bir değişiklik için Eprom'un silinip tekrar programlanması gerekiyordu.

Özetle eldeki olanaklar hiç araştırma yapmaya uygun değildi. Bu yüzden çalışmanın sonuçlanması uzunca bir süre aldı.

Bütün bunlara rağmen ulaşılan sonuç oldukça olumludur ve kurulan düzenek son derece sağlıklı çalışmaktadır.

KAYNAKÇA

Bu tez çalışması sırasında, National Semiconductor Corporation firmasının kendi ürünleri olan HPC mikrodenetleyicisi için hazırlamış oldukları dökümanlardan yararlanıldı.

Bu dökümanlar :

- HPC 16083, HPC 16043, HPC 16003 USER'S MANUAL
- HPC ASSEMBLER/LINKER/LIBRARIAN USER'S MANUAL
- HPC C COMPILER USER'S MANUAL
- DIAL-A-HELPER USER'S MANUAL

ÖZGEÇMİŞ

1964 yılında Giresun-Bulancak'ta doğdum. İlk ve orta öğrenimimi Bulancak'ta tamamladım. Öğrenimime 1978-81 yılları arasında İstanbul Kabataş Erkek Lisesi'nde yatılı öğrenci olarak devam ettim. 1982 yılında mühendislik eğitimine başladığım ,Yıldız Üniversitesi Elektronik ve Haberleşme Mühendisliği Bölümünden 1986 yılında iyi derece ile mezun oldum. Aynı yıl Yıldız Üniversitesi Fen Bilimleri Enstitüsünün açmış olduğu Yüksek Lisans Programı sınavını kazanarak Elektronik bölümünde Yüksek Lisans eğitimime başladım. Aynı dönemde Yıldız Üniversitesi Mühendislik Fakültesi'nin açmış olduğu Araştırma Görevliliği sınavını da başararak 25.03.1987 tarihinde Elektronik ve Haberleşme Mühendisliği Bölümü Devreler ve Sistemler Anabilim Dalında Araştırma Görevlisi olarak çalışmaya başladım. Halen bu görevimi sürdürmekteyim.

