

**YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**ÜÇ FAZLI EVİRİCİNİN BOZUCU GÖZLEMCİ TABANLI
KONTROL UYGULAMASI**

Elektrik Mühendisi Sinan UNAN

**FBE Elektik Mühendisliği Anabilim Dalı Kontrol ve Otomasyon Programında
Hazırlanan**

YUKSEK LİSANS TEZİ

Tez Danışmanı : Doç. Dr. Haluk GÖRGÜN
İkinci Tez Danışmanı : Yrd. Doç. Dr. Faruk BAKAN

İSTANBUL, 2009

İÇİNDEKİLER

	Sayfa
SİMGE LİSTESİ	iv
KISALTMA LİSTESİ	vii
ŞEKİL LİSTESİ	viii
ÇİZELGE LİSTESİ	x
ÖNSÖZ	xi
ÖZET	xii
ABSTRACT	xiii
1. GİRİŞ	1
2. KGK EVİRİCİLERİ	5
2.1 Üç Fazlı KGK Eviricileri	5
2.2 Üç Fazlı Evirici için Anahtarlama Yöntemleri	12
2.2.1 Tek Yönlü Anahtarlama PWM	12
2.2.2 Çift Yönlü Anahtarlama PWM	14
2.2.3 Optimal PWM	15
2.2.4 Uzay Vektör Anahtarlama Yöntemi	16
3. ÜÇ FAZLI YARIM DALGA EVİRİCİNİN DONANIMSAL TASARIMI	18
3.1 Güç Değerleri	18
3.2 IGBT Anahtarlama Elemanı	18
3.3 DA Barası Kondansatörü	20
3.4 Çıkış Filtre Bobini	22
3.5 Çıkış Filtre Kapasitörü	25
3.6 Mikro Kontrolör	27
4. ÜÇ FAZLI YARIM DALGA EVİRİCİ KONTROLÜ	29
4.1 Üç Fazlı Yarım Dalga Eviricinin Modellenmesi	29
4.2 Evirici Birimi Analizleri ve Kontrol Sisteminin Tasarımı	35
5. BENZETİM ÇALIŞMALARI	59
6. DONANIMSAL ÇALIŞMALAR	69
7. SONUÇLAR	75
KAYNAKLAR	76
EKLER	78
EK 1 Tustin yaklaşımı PID anti-windup döngüsü	79
EK 2 Backward yaklaşımı PID anti-windup döngüsü	80

EK 3 Evirici durum uzayı denklemi ile MATLAB analiz programı	81
EK 4 Evirici tasarım süreci aşamaları	82
ÖZGEÇMİŞ.....	83

SİMGE LİSTESİ

I	Akım
I_{ref}	Akım kontrol referans sinyali
I_{hata}	Akım kontrol hatası sinyali
f_s	Anahtarlama frekansı
D	Anahtarlama oranı
K_c	Anti-windup düzeltme faktörü
d	Bozucu sinyali
$C/C++$	C ve C++ tabanlı programlama
I_o	Çıkış akımı
I_{rms}	Çıkış akımı RMS değeri
f_r	Çıkış alçak geçiren filtresi rezonans frekansı
L	Çıkış filtre bobini
Z_L	Çıkış filtre bobini empedansı
Z_C	Çıkış filtre kapasitörü empedansı
C	Çıkış filtre kondansatörü
V_L	Çıkış filtre bobin gerilimi
I_L	Çıkış filtre bobin akımı
C_{tf}	Çıkış filtre kapasitörü transfer fonksiyonu
L_{tf}	Çıkış filtre bobini transfer fonksiyonu
V_{in}	Çıkış filtresi giriş gerilimi
$LC(s)$	Çıkış filtre devresi transfer fonksiyonu
V_o	Çıkış gerilimi değeri
y	Çıkış sinyali
V_{dc}	DA barası gerilimi
ΔV_{dc}	DA barası gerilimi dalgalanım miktarı
dB	Desibel
z	Dijital domeni
P_{faz}	Evirici faz başına düşen güç miktarı
K_{dc}	Evirici katı DA barası kazancı
ϕ	Faz açısı
P_{faz}	Faz başına güç
μ	Geçirgenlik
V_{ref}	Gerilim kontrol referans sinyali
$Q(s)$	Gözlemci filtresi

d_o	Gözlemlenmiş bozucu sinyali
μ_o	Hava geçirgenliği
e	Hata sinyali
V_{ce}	IGBT kolektör – emiter gerilimi
$V_{ce(sat)}$	IGBT kolektör – emiter saturasyon gerilimi
I_c	IGBT kolektör akımı
t_{on}	IGBT iletme girme süresi
t_{off}	IGBT kesim süresi
$P_{kayıp}$	IGBT toplam kayıp gücü
P_{iletim}	IGBT iletim kayıp gücü
$P_{anahtarlama}$	IGBT anahtarlama kayıp gücü
u	Kontrol sinyali
$V_{kontrol}$	Kontrolör sinyali çıkışı
$G_c(z)$	Kontrolör sistemi transfer fonksiyonu
s	Laplace domeni
B	Manyetik alan
H	Manyetik alan gücü
A	Manyetik nüve alan kesiti
l_e	Manyetik yüzey uzunluğu
μs	mikro saniye
C_n	Negatif DA barası kapasitörü
T_s	Örnekleme zamanı
C_p	Pozitif DA barası kapasitörü
r	Referans sinyali
V_R	R fazı çıkış gerilimi
f_r	Rezonans frekansı
N	Sarım sayısı
V_S	S fazı çıkış gerilimi
$P(s)$	Sistem modeli
$P(s)^{-1}$	Sistem nominal ters modeli
ω	Şebeke açısal frekansı
V_T	T fazı çıkış gerilimi
V_{tr}	Taşıyıcı üçgen sinyali
I_{pk}	Tepe akımı
ΔY	Üçgen – yıldız trafo bağlantısı

α	Uzay vektör koordinatı
β	Uzay vektör koordinatı
Δ	Üç fazlı üçgen bağlantı
Y	Üç fazlı yıldız bağlantı
Z_y	Yük empedansı
Δt	Zaman değişimi

KISALTMA LİSTESİ

AA	Alternatif Akım
AC	Alternative Current
ADC	Analog Digital Converter
COS	Kosinüs
DA	Doğru Akım
DC	Direct Current
Hz	Hertz
IEEE	Institute of Electrical and Electronics Engineers
IGBT	Insulated Gate Bipolar Transistor
KGK	Kesintisiz Güç Kaynağı
kVA	Kilo Volt – Amper
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
mH	Mili Henry
PWM	Pulse Width Modulation
RMS	Root Mean Square
SİN	Sinüs
THD	Toplam Harmonik Distorsiyon
UPS	Uninterruptible Power Supply
VA	Volt - Amper
ms	mili saniye
ZOH	Zero Order Hold
PI	Proportional – Integral
PID	Proportional – Integral – Derivative
MOD	Modülasyon

ŞEKİL LİSTESİ

Şekil 2.1 Üç fazlı tam dalga evirici.	5
Şekil 2.2 Dengesiz yüklenmiş üç fazlı tam dalga evirici.....	6
Şekil 2.3 Dengesiz yüklenmiş üç fazlı tam dalga evirici çıkışı.	7
Şekil 2.4 Δ/Y trafo çıkışlı üç fazlı tam dalga evirici.	8
Şekil 2.5 Dengesiz yük altında Δ/Y trafo çıkışı.	8
Şekil 2.6 Üç fazlı yarım dalga evirici	9
Şekil 2.7 Dengesiz yüklenmiş üç fazlı yarım dalga evirici.	10
Şekil 2.8 Üç fazlı yarım dalga eviricinin dengesiz yük altında çıkışı.	11
Şekil 2.9 Dört kollu üç fazlı evirici (Zhang, 1998).	11
Şekil 2.10 Unipolar PWM örnek evirici devresi.	13
Şekil 2.11 Unipolar PWM çıkışı.	13
Şekil 2.12 Bipolar PWM örnek evirici devresi.	14
Şekil 2.13 Çift Yönlü (Bipolar) PWM çıkışı.....	15
Şekil 2.14 Uzay Vektör diyagramı (Zhang, 1998).	16
Şekil 3.1 Üç kollu IGBT modülü	19
Şekil 3.2 Kolektör akımı - $V_{ce(sat)}$ gerilimi	20
Şekil 3.3 DA bara kapasitörü örneği	21
Şekil 3.4 B-H Eğrisi	23
Şekil 3.5 Bobin değerinin akıma göre değişimi	25
Şekil 3.6 Yük giriş anında çıkış gerilimindeki düşüş	26
Şekil 3.7 TMS320F2812 içyapısı.	28
Şekil 4.1 Belirlenen evirici yapısı ve değerleri.....	29
Şekil 4.2 Üç fazlı yarım dalga eviricinin tek fazlı eşdeğer devresi.	30
Şekil 4.3 Evirici ortalama modeli.	31
Şekil 4.4 Üç fazlı yarım dalga evirici matematiksel modeli.....	33
Şekil 4.5 Evirici matematiksel modeli.....	33
Şekil 4.6 Evirici birim basamak cevabı.	36
Şekil 4.8 Evirici biriminin frekans cevabı.	38
Şekil 4.9 Kutupların z domeninde davranışları (İrfan, 1997).....	39
Şekil 4.10 Kaskad PI evirici kontrol modeli.	41
Şekil 4.11 Kaskad PI lineer olmayan yük çıkışı.....	44
Şekil 4.12 Kaskad PI kontrolörüne yük akımı bilgisinin eklenmesi.	45
Şekil 4.13 Akım kontrol bölümü	46
Şekil 4.14 Bobin değerinin akım kontrol birimi bant genişliğine etkisi.....	47

Şekil 4.15 Lineer olmayan yük altında çıkış geriliminde ve akımında meydana gelen parazit.	48
Şekil 4.16 Akım kontrolörün K_p değerinin parazit oluşumuna etkisi.	49
Şekil 4.17 İdeal bobin (IL1) ve Saturasyonlu bobin (ILsat) akımı karşılaştırması.	50
Şekil 4.18 Gerilim kontrolörü K_p değerinin hata sinyaline bağlı olarak değişimi.	51
Şekil 4.19 DA motor modeli	52
Şekil 4.20 Bozucu gözlemci yapısı	54
Şekil 4.21 Sadeleştirilmiş gerilim kontrol sistemi.	55
Şekil 4.22 Bozucu gözlemci tabanlı gerilim kontrol sistemi.	56
Şekil 4.23 Bozucu gözlemci test benzeşim uygulaması.	57
Şekil 4.24 Gözlemci test simülasyonu çıktıları.	58
Şekil 5.1 DSP PWM metodunun çalışması ve açık çevrim testleri.	59
Şekil 5.2 Üç faz yarım dalga evirici benzetim sistemi.	60
Şekil 5.3 Üç fazlı yarım dalga eviricinin lineer yük altındaki açık çevrim cevabı.	61
Şekil 5.4 Üç fazlı yarım dalga eviricinin lineer yük altındaki kapalı çevrim cevabı.	61
Şekil 5.5 Kaskad PI kontrolörün lineer olmayan yükteki performansı, $THD = \%13$	62
Şekil 5.6 Lineer olmayan yükte Kaskad PI + yük akımı eklentisi performansı, $THD = \%5.3$	62
Şekil 5.7 Lineer olmayan yükte Kaskad PI + yük akımı + akım kestirimi, $THD = \%4.3$	63
Şekil 5.8 Bozucu gözlemci analog ve ayrık zamanda test modeli.	64
Şekil 5.9 Bozucu gözlemci çıkışları	64
Şekil 5.10 Bozucu gözlemci çalışması için düzenlemiş yapı.	65
Şekil 5.11 Lineer yükte $\%100$ yüklü bozucu gözlemcili eviricinin performansı $THD = \%0.466$	
Şekil 5.12 Bozucu gözlemci yük akımı ($R1y_obs$) ve gerçek ölçülen yük akımı (I_{ry})	66
Şekil 5.13 Lineer olmayan yükte bozucu gözlemcili evirici performansı $THD = \%5.6$	67
Şekil 5.14 Bobin Akımı (IL_{fr}) ile gözlemciden elde edilen yük akımı ($R1y_obs$)	67
Şekil 6.1 1.7kW tek fazlı lineer olmayan yükte açık çevrim performansı.	69
Şekil 6.2 Üç fazlı dengeli lineer olmayan yükte açık çevrim cevabı.	70
Şekil 6.3 Lineer olmayan yükte üç fazlı eviricinin kapalı çevrim cevabı	71
Şekil 6.4 Soft Start başlangıcı	72
Şekil 6.5 Ani yük girişi ve DA barası dalgalanması.	72
Şekil 6.6 Lineer olmayan yük giriş anı.	73
Şekil 6.7 Deneysel çalışma seti	73
Şekil 6.8 Deneysel çalışma seti kontrol birimi	74
Şekil 6.9 Deneysel çalışma seti güç katı.	74

ÇİZELGE LİSTESİ

Çizelge 3.1 Üç fazlı yarım dalga evirici güç hesabı	18
---	----

ÖNSÖZ

Bu çalışmamda üç fazlı KGK' nın evirici kısmı incelenmiştir. Güç elektroniği uygulamaları bünyesinde birçok tasarım zorluğu barındıran ve birçok disipline ait deneyim gerektiren çalışmalardır. Bu uygulamalar sistematik ve disiplinli bir çalışma gerektirir. Özellikle KGK eviricilerinin çıkışındaki yüklerin karakteristiğinin bilinmemesi, her türlü koşul ve yük altında belirlenen standartlarda çıkış sağlaması zorunluluğundan dolayı bu alandaki en zorlu uygulamalardan biridir. KGK'ların kullanım alanları incelendiğinde özellikle bilgisayar, ağ sistemleri, hastaneler, askeri sistemler, hassas laboratuvar ölçüm sistemleri, yangın, güvenlik sistemleri vb. gibi birçok kritik uygulama ön plana çıkmaktadır. Bu nedenle KGK sistemleri gürültü oranı düşük, belirlenen genlik ve frekans toleranslarında çıkış sağlaması için gelişmiş kontrolör yapıları kullanılmalıdır. Son yıllarda gelişen DSP teknolojisi gelişmiş kontrol sistemlerinin bu alanda uygulanmasına olanak sağlamıştır.

Güç elektroniği ve kontrol gibi zorlu iki konunun yer adlıği çalışmamda bana yol gösteren ve destek olan Doç. Dr. Haluk GÖRGÜN ve Yrd. Doç. Dr. Faruk BAKAN hocalarıma, deneyimlerini ve bilgi birikimini benle paylaşan Uğur SEVGİN' e, bu tez çalışması süresince bana moral ve her türlü desteği sağlayan aileme ve özel insana teşekkür ederim.

Bu çalışmamda bir kez daha bir ürün ortaya çıkarmanın ne kadar zorlu bir süreç olduğunu, ne kadar çok çalışması gerektiğini bir kez daha anladım. Bu çalışma sonucunda mükemmel bir sonuca ulaşılmasa da KGK evirici kontrolleri üzerine önemli bilgi birikimi ve deneyim elde edildiğini belirtebilirim. Zorlu çalışmalar sonucunda ortaya çıkan başarılı sonuçlar ile duyulan mutluluğun ileri çalışmalar için büyük bir şevk sağlamaktadır.

ÖZET

Bu çalışmada üç fazlı kesintisiz güç kaynaklarında uygulanmak üzere gözlemci tabanlı kaskat PI kontrolörü geliştirilmiştir. KGK evirici birimleri için yükler sabit değildir. Evirici birimlerine bilgisayarlar, elektrikli sobalar gibi direnç yükleri, motor yükleri, güç faktörü düşük ve tepe faktörü yüksek lineer olmayan yükler çok çeşitli yükler bağlanabilir. Bu sebeple yükler evirici birimi için bilinmeyendir. Bu yükler ancak evirici biriminin güç değerine bağlı olarak sınırlandırılabilir. Belirlenen güç değerlerine bağlı olarak evirici kontrol sistemi değişken yükler altında belirlenen toleranslar dahilinde ve düşük THD değeri ile çıkış gerilimi oluşturmalıdır. Evirici sistemleri için bozucu etki gösteren yük akımının değerinin kontrolör sistemine dahil edilmesi kontrolörün değişken yüklere tepkisini daha etkin kılmaktadır. Bu çalışmada yük akımı bozucu gözlemci tabanlı kontrol yaklaşımı ile kontrol edilmiş ve zaman gecikme problemlerini çözmek üzere tahmin yöntemi kullanılmıştır. Gerçekleştirilen kaskad PI ve yük akımı ileri beslemeli sistem, kararlı ve dinamik cevaplar açısından başarılı şekilde gözlemlenmiştir. Bozucu gözlemci kullanılarak klasik gözlemcilerin neden olduğu aşırı hesaplama yükü azaltılmıştır. Ayrıca bozucu gözlemci kullanımı ile yük akımını ölçmede kullanılan akım sensörleri ve uygunlaştırma devrelerinden bağımsızdır. Parametre değişimleri dikkate alınarak düzenlenen kontrol sistemi ile ani yük değişimlerinde başarılı bir performans gösterdiği tespit edilmiştir. Lineer olmayan yükler için eviricinin THD performansı için optimize edilmesi gerekliliği de görülmüştür.

Anahtar kelimeler: DA/AA dönüştürücü, Üç fazlı evirici, bozucu gözlemci, PI kontrol

ABSTRACT

In this thesis control of three phase UPS inverter with observer based double loop PI controller is studied. In general, loads are not constant for the inverter unit of the UPS. Many load types like computers, resistive loads, motor loads, nonlinear loads may be connected to UPS inverter. Hence the loads are unknown for the UPS inverter. The power rate is the main limitation for the loads that would be connected to Inverter unit. The aim of the controller is to supply low THD rate sinusoidal output under any load conditions. Including the load current to the control system improves the performance dramatically. In this study load current of the inverter is calculated via disturbance observer and added as a feedforward loop to the Voltage PI controller. And a prediction method is used to improve dynamic response of the inverter. Calculating the load current via disturbance observer improves another advantage by reducing load current measurement circuits and current sensors. Also simple parameter adaptation is applied to the voltage PI controller for compensating parameter variations of the output filter inductor. It is seen that core control system has to be optimized to improve THD performance of the inverter while operating under nonlinear loads.

Keywords: DC/AC Converter, Three Phase Inverter, Disturbance Observer, PI controller

1. GİRİŞ

KGK'ları kritik yükleri şebekenin olumsuz etkilerinden ve şebeke kesintilerinden korumak amacı ile yaygın olarak kullanılmaktadır. Kesintisiz güç kaynaklarının yaygınlığı günümüzde bilgisayarların, tıbbi cihazların, haberleşme sistemlerinin, akıllı binaların, bazı aydınlatma sistemlerinin, alarm sistemlerinin ve hassas elektronik cihazların kullanımında gerçekleşen artışla beraber her geçen gün artmaktadır. Elektronik sistemlerin daha hassas ve daha kritik uygulamalarda kullanılması ile birlikte KGK'ların da verimli ve temiz enerji sağlaması konusunda gelişmiştir. KGK'ların çıkışları zaman içinde kare dalga çıkışından ideal sinüse yaklaşmıştır.

KGK'ların kapasiteleri ve verimi güç elektroniğinde gelişen yarı iletken teknolojisi ve işlemci teknolojisi ile hızla gelişmiştir. Özellikle gelişen IGBT ve MOSFET teknolojisi güç elektroniği sistemlerine büyük katkıda bulunurken, gelişen işlemci teknolojisi ise güç elektroniği kontrol sistemlerinde karmaşık kontrol algoritmalarının kolayca uygulanmasını sağlamış, bu sayede güç elektroniği donanımlarının fonksiyonelliği ve dayanıklılığı artmıştır.

KGK'ları çalışma tiplerine göre üç çeşide ayrılır. Bunlardan birincisi sadece elektrik kesilmelerinde devreye giren Kesintili KGK'dır. Bu tip KGK'lar elektrik kesintisi durumunda anında devreye girerek, içersinde yer alan batarya biriminden DA gerilimi elde ederek bunu AA'a çevirir. Diğer bir KGK tipi ise hat etkileşimli tipidir. Bu yapıdaki KGK'lar şebekeyi sürekli takip ederek, şebekeden gelen gerilimi çıkışında ideal sinüse yaklaşıtırlar. Enerji kesintisi durumunda ise kesintili KGK olarak çalışır. Sürekli KGK'lar ise sürekli olarak girişinde yer alan doğrultucu ile şebeke gerilimini DA çevirir ve bu DA geriliminden tekrar AA akıma çevirerek şebeke gerilime ile eş değerde ideal sinüs çıkışı sağlar. Sürekli KGK'ların teknolojisi çift çevrim (Double Conversion) tekniğine bağlıdır. Bu tip KGK'da üretilen çıkış gerilimi tamamen şebekeden bağımsızdır. Bu sayede şebeke geriliminde meydana gelen bozulmalar yüke hiçbir şekilde yansımamaktadır.

KGK'lar ayrıca güçlerine ve kullanım alanlarına bağlı olarak tek ve üç fazlı olarak üretilir. Genellikle 10kVA gücünden itibaren KGK'larının üretimi üç fazlı olarak gerçekleştirilir. Ayrıca KGK topolojileri trafolu ve trafosuz olarak ayrılabilir. Günümüzde üretilen KGK'lar genel olarak maliyetleri düşürülmesi, ağırlıkların ve boyutların azaltılması ve verimliliğin artırılması amacı ile trafosuz olarak üretilmektedir. Bu kapsamda KGK'lar trafolu veya trafosuz olmalarına bağlı olarak topolojileri farklılık göstermektedir. Diğer bir sınıflandırma açısından KGK'lar statik ve dinamik olmak üzere ayrılırlar. Bu tez çalışmasında statik KGK evirici birimleri incelenecektir.

KGK eviricilerinin karşılaştığı en önemli problemler aşırı yüklenme, kısa devre, crest faktörü yüksek ve güç faktörü düşük yükler, ani yük girişleri ve dengesiz yük dağılımı gibi unsurlardır.

Evirici tasarım ve kontrol çalışmalarında karşılaşılan bu problemlere karşı çeşitli kontrol yöntemleri uygulanmıştır. Evirici kontrolörü tasarımında anahtarlama elemanları DA barası ile beraber kazanç olarak varsayılır ve modelin ana yapısını evirici katında yer alan L-C filtresi ve yük karakteristikleri ele alınarak evirici katının ortalama modeli elde edilir. Üç fazlı evirici modelleri ise fazların eşnelliği açısından tek faza indirgenerek, tek faz modeli üzerinden tasarım gerçekleştirilebilir. Kontrolör tasarımlarının en temellerinden biri LC filtresine bağlı olarak kutup eleme yöntemidir. Bu yöntem geçici hal cevabı ve THD açısından iyi sonuçlar elde edilse de, bu cevaplar dar bir yük aralığı için geçerlidir (Mihalache, 2002). Periyodik bozucuları yok etmesi nedeni ile tekrarlayıcı kontrolör yöntemi büyük bir ilgi görmüştür (Haneyoshy vd., 1986). Ancak tekrarlayıcı kontrolörler, kararlılığı sağlamak amacı ile karmaşık kompensasyon sistemlerine ve yük ile ilgili sürekli bilgiye veya otomatik algılamaya ihtiyaç duyar (Zhou vd., 2001). Yapılan diğer çalışmalardan biri ise sonlu zaman kontrolleri üzerindir. Teorik olarak dijital kontrol uygulamalarında sonlu zaman kontrolü en hızlı geçici hal cevabını sağlamasına karşın sahip olduğu yüksek kazanç değeri ile sistem gürültülerine ayrıca parametre değişimlerine çok hassastır. Yapılan ilk çalışmalarda lineer yüklerle uygun olarak sonlu zaman kontrolörü türevleri denenmiş; ancak bu kontrolörlerin lineer olmayan yüklerde performanslarının çok düştüğü görülmüştür (Mihalache, 2002). Bu yönde etkilerini arttırmak üzere yük akımlarının kontrolör sistemine ileri besleme döngüleri ile eklenmiştir. Yük akımının kontrolör sistemine dahile edilmesi, her yük tipine ve bu yüklerde meydana gelen değişimlere bağlı olarak kontrolörün daha geniş yük aralığında etkin çalışabilmesini sağlamaktadır. Kontrol sisteminin bozucu dayanımı artmaktadır. Yapılan diğer çalışmalar ise kaskad kontrol sistemleri üzerine sürdürülmüştür. Kaskad kontrol sistemleri iç kısımda yer alan bir akım kontrolör ve onun dış kısmında yer alan bir gerilim kontrolöründen meydana gelmektedir. Akım kontrolörü sistemin dinamik cevabının ve ileri besleme karakteristiklerinin performansını yükseltmektedir. Akım kontrolör bölümü gerilim kontrolöründen gelen akım referans değerini, bobin akım ile karşılaştırarak çıkış filtresi bobinin akımının kontrolörünü sağlar (Jiang vd., 1998). Akım kontrolörünün dış kısmında ise gerilim kontrolörü yer almaktadır. Gerilim kontrolörü, bu yapıda sistemin daha çok kararlı hal cevabının performansını belirler ve çıkışı akım referansı olarak akım kontrolörüne uygulanır. İç kısımda yer alan akım kontrolörü gerilim kontrolörün yapısını oldukça basitleştirmektedir. Kaskad kontrolör yapılarında daha çok yük akımı ve benzeri ileri besleme kolları ile beraber

sonlu zaman kontrolörleri üzerine çalışmalar yapılmıştır; ancak sistem dinamiklerini ve performansını belirleyen karakteristik denklemine göre gerçekleştirilen kutup yerleştirme yönteminin kararsızlığa sürüklenme eğilimi vardır (Cho vd., 1999). Kontrolör çalışmalarında göz önünde bulundurulması gereken diğer bir nokta ise parametre değişimleridir. Özellikle evirici çıkış filtresi katında yer alan bobinin kullanılan nüve yapısına ve üzerinden geçen akıma bağlı olarak değerinde değişimler görülebilir. Kontrolör sisteminin optimizasyonu açısından önemlidir. Evirici birimi kaskad kontrolü için yapılan çalışmalarda yapısının basitliği, gürültülere karşı hassas olmaması ve parametre değişimlerine karşı katsayılarının kolayca güncellenebilmesi yönü ile PI kontrolör de dikkate alınmıştır (Rech vd., 2001). Kaskad PI kontrolörlerin yük akımı gibi ileri besleme kolları ile desteklenmesi ile olumlu ve dayanıklı kontrol performansı sağladıkları görülmüştür. Bu çalışmalarda ayrıca kontrolörün entegral kısmının zamanla hata değerine bağlı olarak sınır değerlere ulaşması ile sistemin dinamik performansını düşürmesini engellemek için anti-windup yöntemi kullanılmıştır. Böylelikle entegral kısmın doyuma ulaşması engellenip, sistemin dinamik etkilerine karşın kontrolörün körleşmesi engellenmiştir.

Yükler evirici için bozucu etki oluşturmaktadırlar. Gerilim ve akım kontrol bölümleri sistemin dayanıklılığını sağlarken, kontrol sistemi bozucu etkileri kompanze etmek için yük akımı bilgisine ihtiyaç duyar (Cho vd., 1999). Yük akımının kontrol sisteme dahil edilmesi ile kontrol sistemi meydana gelen bozucu etkileri giderir. Kontrolörün bozucu dayanımı bant genişliği yükseldikçe artar. Evirici çıkış filtresi model yapısı itibari ile DA akım motor yapılarına benzer. Filtre kondansatörü, rotor ataletine karşılık gelmektedir (Ryan vd. 1997). DA akım motorları için kullanılan kontrol yöntemleri evirici kontrol sistemleri için de geçerliliği bulunmaktadır (Ryan vd. 1997). DA motorları ile yapılan çalışmalarda da bozucu etkiler kontrol sistemine evirici sistemlerinde de olduğu gibi ileri besleme olarak dahil edilir. DA motorları yönelik olarak yapılan çalışmalarda bozucu etkiler gözlemciler ile algılanması yoluna gidilmiştir. Bu sayede sistem içinde kullanılan sensör ve sensör okuma devrelerinden tasarrufa gidilmesini sağlamıştır. Ayrıca ölçüm devrelerinin oluşturduğu gürültü ve meydana getirdikleri faz gecikmesi etkilerinin giderilmesi sağlamıştır. Evirici sistemleri için akım sensörleri ve uygunlaştırma devrelerinin maliyetleri özellikle üç fazlı yapılar için güç değerleri yükseldikçe önemli bir maliyet olarak eklenmektedir. Yük akımı gözlemelemlerinde tam dereceli gözlemciler, indirgenmiş Luenberger gözlemcileri kullanılmıştır; ancak bu tip gözlemcilerin dereceleri ve hesaplama süreleri sistemi aşırı yüklemektedir. Bu nedenle çalışmamızda tam dereceli ve Luenberger gözlemcilerine nazaran işlem yükü daha az ve işlem hızı daha yüksek olan bozucu gözlemci yapısı kullanılacaktır (Jang vd., 2001).

Bu tez çalışmasında üç fazlı yarım dalga evirici sistemi ayrıntıları olarak incelenmiş, ayrıntılı simülasyon çalışması ve deneysel donanım çalışması gerçekleştirilmiştir. Ayrıca bozucu gözlemci etkisini gözlemlemek amacı ile ilk aşamada tasarlanan kontrolör ve bu kontrolör sistemine eklenen ileri besleme kollarının performansı incelenecektir. Bu aşamada kontrolörün performansı sensörler ile elde edilen yük akımı değeri ile ölçülecektir. Sonraki aşamada ise bozucu gözlemci elde edilen yük akımı değeri ile elde edilen performans bir önceki durum ile karşılaştırılacaktır.

Bölüm 2’de KGK eviricileri ve anahtarlama teknikleri hakkında genel bilgi verilmiş, bölüm 3 de ise evirici sisteminin donanımsal tasarımı hakkında ayrıntılı bilgiler sunulmuştur. Özellikle çıkış filtre bobinin tasarımı ve bobin üzerinden geçen akımın bobin karakteristiğine etkisi üzerine bilgiler sunulmuştur.

Bölüm 4’de ise üç fazlı evirici biriminin kontrolü üzerine ayrıntılı çalışmalar sunulmuştur. Bu bölümde tasarlanan kontrolör sisteminin tasarım aşamaları ve kontrol sisteminden bahsedilecektir. Tasarım aşamasında kullanılan ortalama model benzetim çalışmaları ve çıktıları sunularak, kontrol sisteminin etkinliği analizleri sunulacaktır. Bölüm 5’de ise bilgisayar ortamında gerçekleştirilen ve evirici katının birebir benzetimlerinin yer aldığı çalışma üzerinde sistemin kontrolör performansı ölçülecektir.

Bölüm 6’da ise laboratuvar ortamında gerçekleştirilen, 5kVA gücünde 0,8 güç faktörü bulunan üç fazlı evirici sisteminden alınan deneysel sonuçlara yer verilmiştir.

Yapılan çalışmalarda kontrolör sistemin lineer yüklerde başarılı sonuçlar aldığı görülmüştür. Ancak çekirdek bölümde yer alan kaskad kontrolörlerin lineer olmayan yükler için daha da optimize edilebileceği görülmüştür.

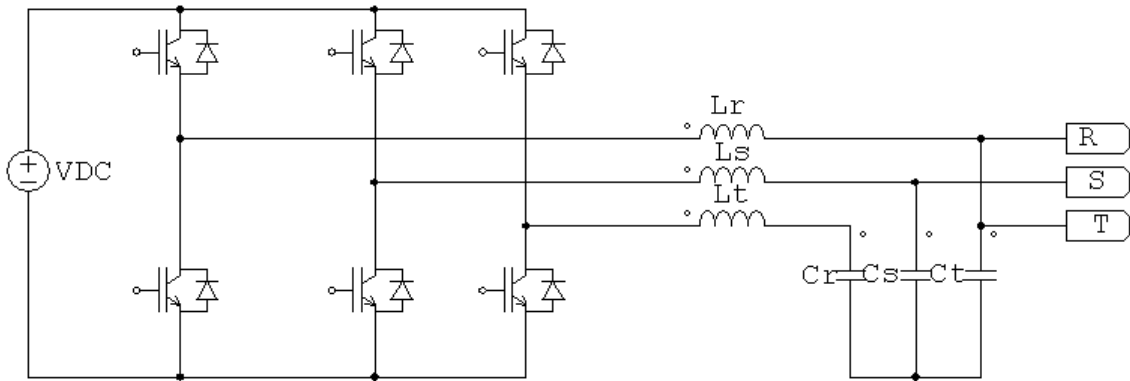
Son bölümde ise tez çalışmasında varılan sonuçlar belirtilmiştir.

2. KGK EVİRİCİLERİ

2.1 Üç Fazlı KGK Eviricileri

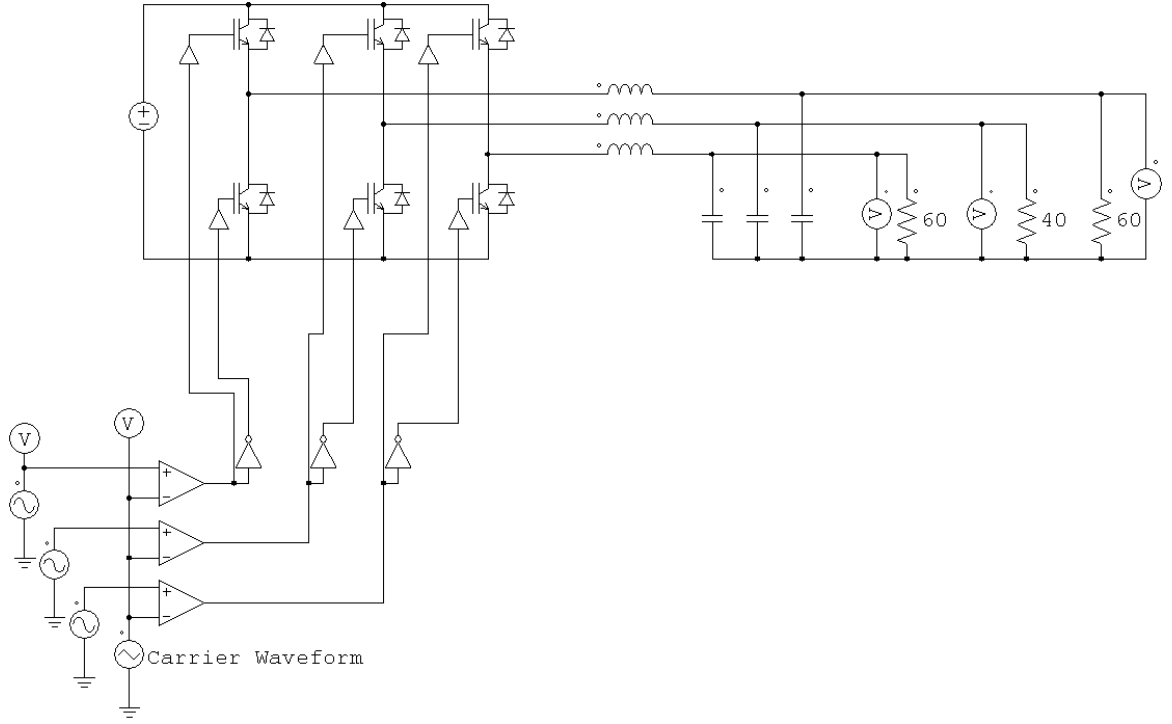
Bu bölümde üç fazlı KGK evirici yapılarını ve bu yapıların KGK sistemlerinde kullanılabilirliği incelenmiştir. Üç fazlı KGK evirici birimlerinin topolojisi temel olarak üç modele dayanır. Üç fazlı tam dalga eviriciler, üç fazlı yarım dalga eviriciler ve üç fazlı dört kollu evirici yapıları yaygın olarak kullanılmaktadır. Kullanım alanlarına göre bu yapılar avantajlar ve dezavantajlar taşımaktadır. KGK'ları açısından üç fazlı eviricilerde yaşanan en büyük zorun fazlar arasında meydana gelen dengesiz yük dağılımıdır. KGK'lar kullanım alanlarına bağlı olarak yüklerin fazlara eşit dağılımı garanti altına alınamaz. Örneğin bir fabrikada üç fazlı yüklerin eviricileri dengeli yüklediği düşünülebilir; ancak tüm bilgi işlem sisteminin tek faza bağlanması durumunda kullanılan bu faz evirici sistemi dengesiz olarak yüklemesi söz konusudur. Bunlara ek olarak evirici fazlarına dengeli olarak dağıtılmış tek fazlı yüklerin beslenmesi sırasında tek bir faz üzerinde oluşacak olan kısa devre veya sigorta atması durumunda üç fazlı KGK eviricisi dengesiz yüklenme durumuna girecektir. Dengesiz yük durumları, fazlarda yer alan farklı yük akım RMS değerleri veya aynı RMS değerinde fakat farklı faz değerlerindeki akımlar olarak da görülebilir.

Üç fazlı tam dalga evirici sistemleri en yaygın olarak motor sürme devrelerinde ve trafo çıkışlı KGK eviricilerinde kullanılır. Şekil 2.1'de gösterilen bu evirici yapısında altı adet anahtarlama elemanı bulunur. Bu evirici yapısında DA bağlantı noktasında artı – eksi bağlantıları, AA bağlantı tarafında ise R, S ve T faz bağlantıları bulunur. Artı – eksi bağlantı noktasına DA kaynağı bağlanırken, AA akım bağlantılarına ise eşdeğerde LC filtreleri bağlanmıştır. Bu tip eviriciler için yüklerin dengeli olduğu varsayılır. Yapısal sınırlamalardan dolayı üç faz akımlarının toplamı sıfırdır.

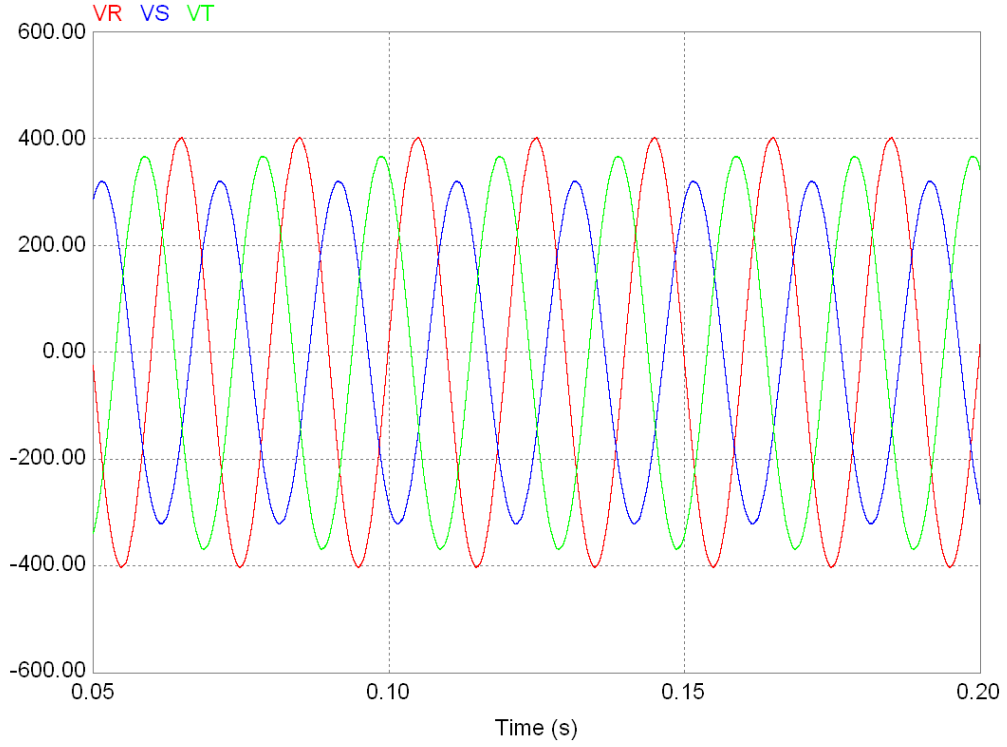


Şekil 2.1 Üç fazlı tam dalga evirici.

Şekil 2.2'deki örnekte üç fazlı tam dalga eviricilerin dengesiz yüklemesi durumu görülmektedir. S fazındaki yükün diğer fazlardaki yüklerden farklı olması durumunda çıkış faz gerilimlerindeki sıfır noktasında meydana gelen kayma şekil 2.3'de görülmektedir.

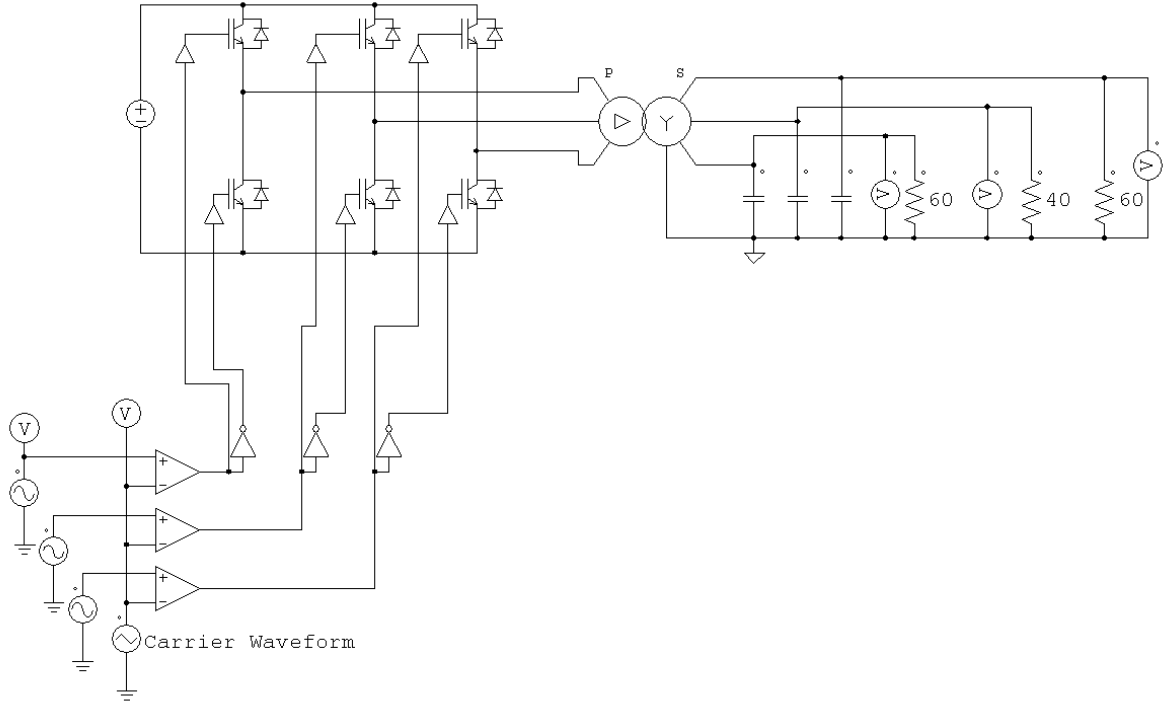


Şekil 2.2 Dengesiz yüklenmiş üç fazlı tam dalga evirici.

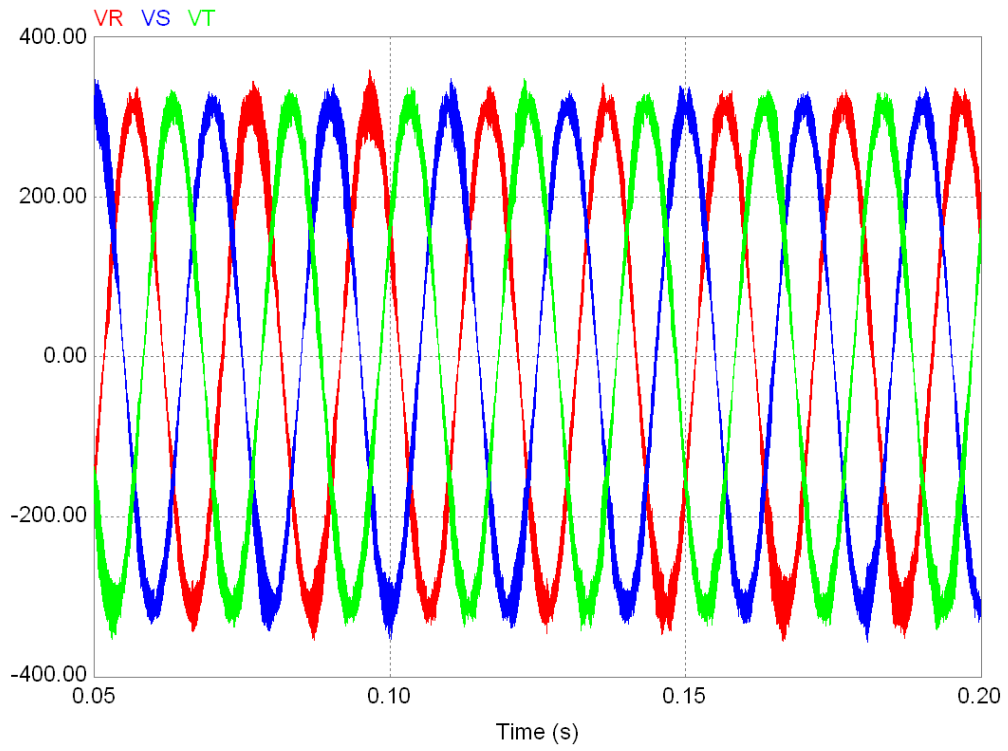


Şekil 2.3 Dengesiz yüklenmiş üç fazlı tam dalga evirici çıkışı.

Bu problemi gidermek ve sıfır noktası oluşturmak için Şekil 2.4’de görüldüğü gibi Δ/Y trafo bağlantısı kullanılır. Trafonun Δ tarafı eviriciye bağlanırken, Y tarafı ise yüklerle bağlanır. Dengesiz yük akımı trafonun Δ sargılarında döngüsünü tamamlarken, eviriciye ve DA barısına geri basılması engellenmiş olur. Y tarafında oluşturulan nötr noktası ile faz gerilimlerinin sıfır noktasının kaymaması sağlanmış olur. Bu yöntem ile sistemde dengesiz yüklerle karşı pasif önlemler alınmış ve yük izolasyonu sağlanmıştır. Ancak Şekil 2.1’deki yapının dezavantajı, yüklerin bağlanabileceği bir nötr noktası yoktur. Özellikle KGK sistemlerinde dengesiz yüklenme koşulları göz önünde bulundurulduğunda yüklerin bağlanması için bir nötr noktası oluşturulması gerekmektedir. Motor sürücüsü gibi dengeli yükün mevcut olduğu uygulamalarda trafo birimine ihtiyaç yoktur. KGK sistemleri için üç fazlı tam dalga evirici yapısına bir Δ/Y trafo eklenerek dengesiz yükler altında çalışmaya yönelik olarak bir çözüm oluşturulmuştur. Ancak trafo eklenmesi sistemde reaktif etki yaratması ile birlikte üzerindeki kayıplar nedeni ile evirici verimliliğini de olumsuz etkilemektedir. Bunun yanı sıra trafo ağırlıkları ve kapladığı hacim KGK boyutlarını oldukça arttırmaktadır. Şekil 2.5’de ise Δ/Y trafosu ile Şekil 2.2’deki aynı yük değerleri yüklenmiş eviricinin sıfır noktası dengelenmiş üç faz çıkış gerilimleri gösterilmiştir.

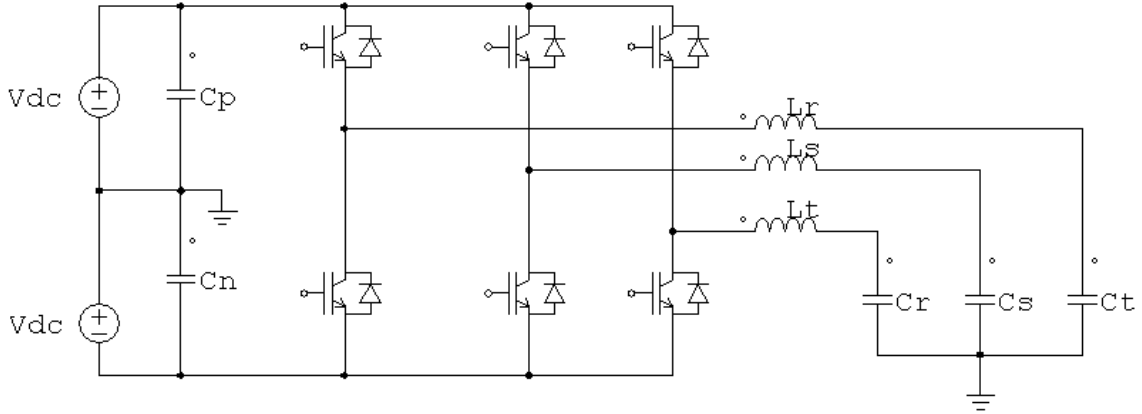


Şekil 2.4 Δ/Y trafo çıkışlı üç fazlı tam dalga evirici.



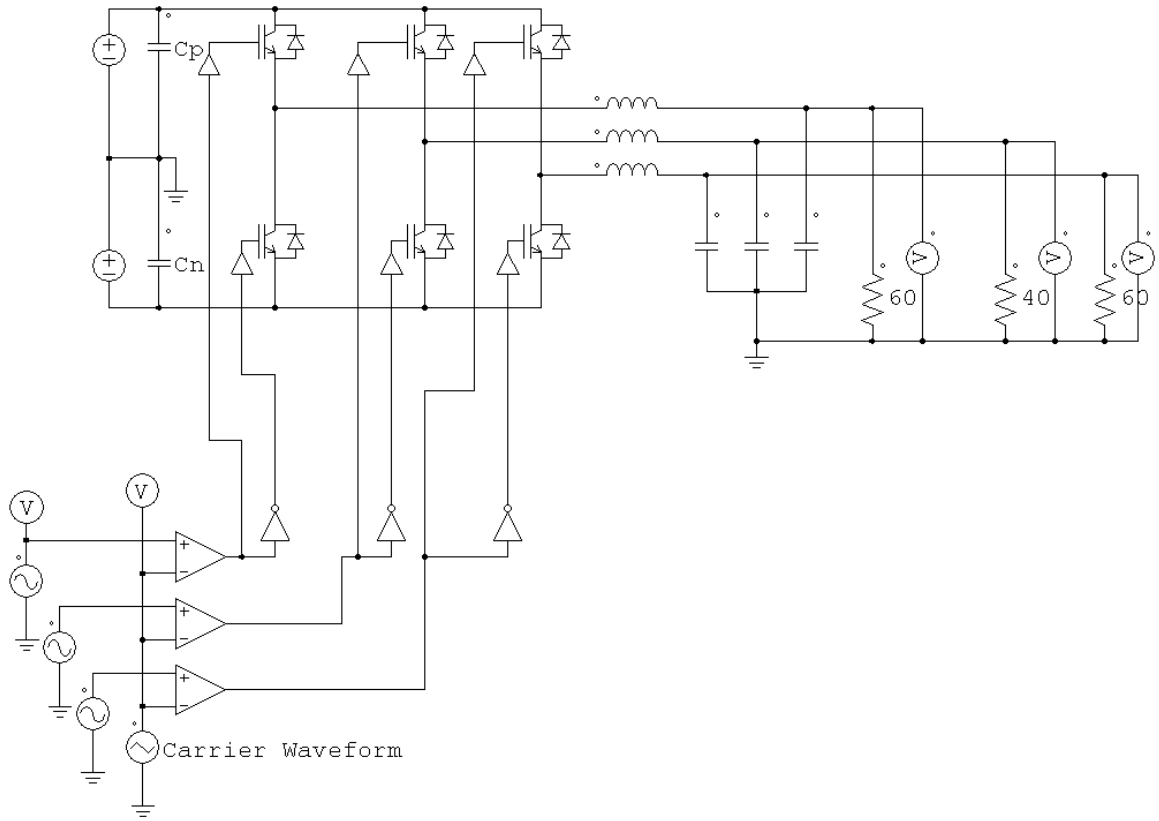
Şekil 2.5 Dengesiz yük altında Δ/Y trafo çıkışı.

Üç fazlı tam dalga eviricide Δ/Y trafo ile sağlanan dengesiz yük altında çalışma durumunu trafosuz olarak sağlamak amacı ile DA barası arasına iki seri kondansatör eklenerek, orta noktaları nötr noktası olarak kabul edilir. Şekil 2.6'da üç fazlı yarım dalga evirici görülmektedir.



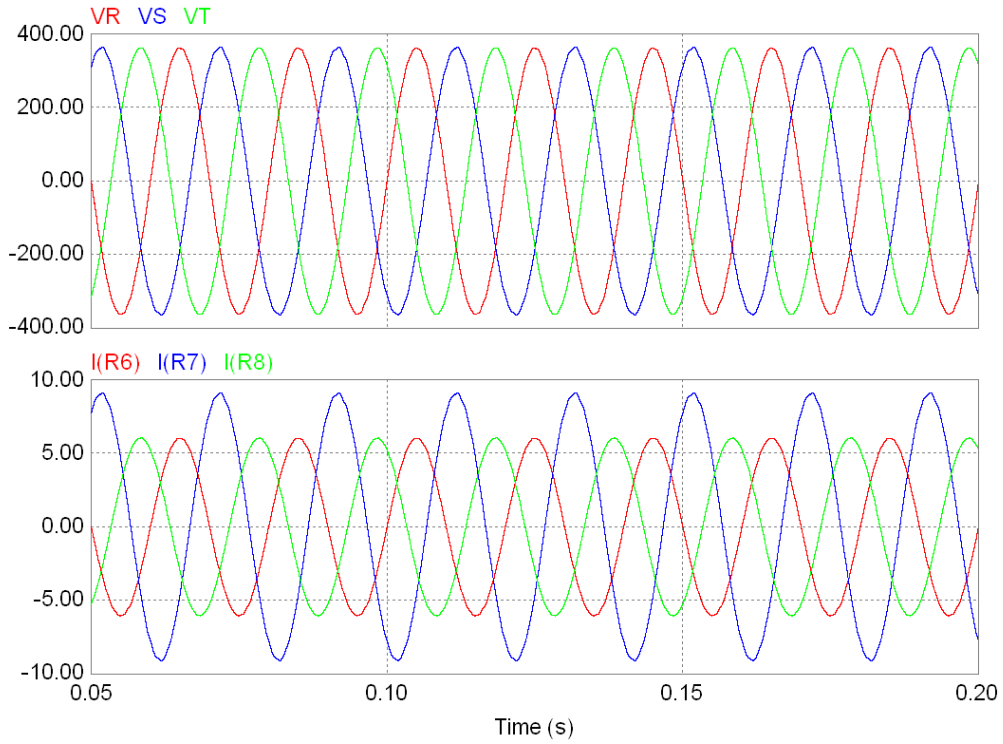
Şekil 2.6 Üç fazlı yarım dalga evirici

DA barası ortasında oluşturulan nötr noktası sayesinde üç fazlı yarım dalga evirici üç adet ayrı tek fazlı yarım dalga evirici gibi kontrol edilebilir. Bu sayede fazlar birbirinden tamamen bağımsız yüklenebilir. C_p ve C_n kapasitörleri çıkış akımını eşit olarak paylaşırlar. C_p ve C_n kapasitörlerinin değeri çok büyüktür ve birbirine eşittir. Bu kapasitörlerin değerlerinin büyük olmasının nedeni DA akım barasında 2ω frekansında gelen salınımları gidermek ve çıkış akımının kararlı halde DA bileşeninin bulunmamasını sağlamaktır (Zhang, 1998). Burada kapasitör DA engelleme kapasitörü olarak da çalışmaktadırlar. Bu sayede galvanik izolasyon gereksinimi ile eklenecek trafoların saturasyondan etkilenmesi söz konusu olmayacaktır (Mohan vd., 1995). Ayrıca trafo kaçak endüktans enerjisi anahtarlama elemanları için bir sorun oluşturmayacaktır. Evirici kollarının bağımsız kontrolünün diğer bir avantajı ise herhangi bir fazda meydana gelen yük girişinin etkisi diğer fazlara yansımamaktadır. Bu topolojinin dezavantajı ise DA barasından faydalanma faktörü nispeten düşüktür. DA kapasitörlerinin 0 noktasında dengenin sağlanması ve salınının engellenmesi amacı ile büyük değerlerde seçilmelidir.



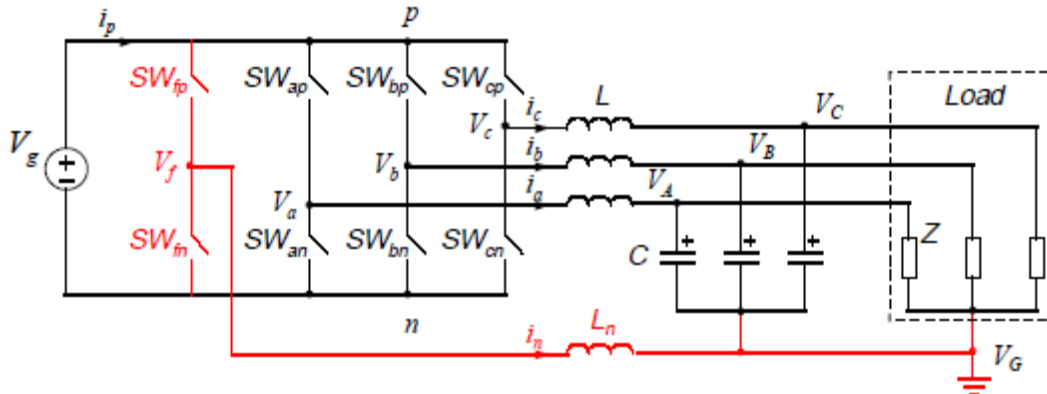
Şekil 2.7 Dengesiz yüklenmiş üç fazlı yarım dalga evirici.

Şekil 2.7’de dengesiz yük altında çalışan üç fazlı yarım dalga evirici görülmektedir. Yüklerin nötr birleşim noktaları DA kapasitörlerinin ortasına bağlanmıştır. Bu bağlantı aynı zamanda KGK uygulamalarında sağladığı diğer bir avantaj aynı şekilde giriş tarafında kullanılan doğrultucu devresinde de şebeke nötr noktası DA barası kapasitörlerinin oluşturduğu orta noktaya bağlanarak, şebeke nötrü ile yük nötrünün birleştirilmesi sağlanır. Bu sayede yükler için sıfır noktası oluşturmak amacıyla ayrı bir trafo kullanılmasına gerek kalmamaktadır. Şekil 2.8’de ise dengesiz yük altında çalışan üç fazlı yarım dalga eviricinin çıkış gerilimleri ve yük akımları gösterilmiştir. Son dönemlerde trafosuz üç fazlı yarım dalga evirici sistemleri pratik ve daha küçük alanda uygulanması nedeni ile yaygın olarak kullanılmaktadır.



Şekil 2.8 Üç fazlı yarım dalga eviricinin dengesiz yük altında çıkışı.

Bu üç faz yapılarına ek olarak çalışmaları daha önceden havacılık sektörü güç elektroniği uygulamalarına kullanılan üç fazlı dört kollu evirici birimleri yer almaktadır. Bu topolojide nötrden geçen akım dördüncü kol üzerinde yer alan anahtarlama elemanları ile sağlanmaktadır. Prensip olarak üç fazlı yarım dalga eviricide yer alan DA akım barası kapasitörleri yerine anahtarlama elemanları kullanılması ile sağlanmıştır. Şekil 2.9’da dört kollu üç fazlı evirici yapısı gösterilmiştir.



Şekil 2.9 Dört kollu üç fazlı evirici (Zhang, 1998).

Bu evirici tiplerinin kontrolüne yönelik olarak son zamanlarda üç boyutlu uzay vektör kontrol sistemleri üzerinde çalışmalar sürdürülmektedir. Genel kontrol amacı ile uzay vektör kullanılması DA barasından faydalanmayı yükseltirken, kullanılan ekstra iki anahtarlama elemanı ve bobin kullanımının, maliyetler ve verim açısından olumsuz etkileri yer almaktadır.

2.2 Üç Fazlı Evirici için Anahtarlama Yöntemleri

Güç elektroniği sistemlerinde kontrolörden elde edilen kontrol sinyalinin anahtarlama elemanlarına aktarılacak üzere kullanılan en yaygın teknik darbe genişlik modülasyonu ya da en yaygın adıyla bilinen PWM tekniğidir. PWM teknikleri evirici yapılarına göre çeşitlilik gösterir. PWM tekniğinde kontrol sinyali anahtarlama frekansında üretilen üçgen sinyali ile karşılaştırılır ve lojik çıktı anahtarlama elemanlarına aktarılır. KGK evirici birimlerinde PWM sinyali ile elde edilen darbe dizileri tasarlanan bir LC alçak geçiren filtresi ile süzülerek, temel frekans olan 50Hz’de bir sinüs sinyali elde edilir. Bu yöntem ilk olarak haberleşme sistemlerinde kullanılmıştır. PWM teknikleri evirici sistemlerini anahtarlama kayıpları, EMI ve harmonik spektrum, güç kayıpları ve karmaşıklık durumuna göre incelenir.

2.2.1 Tek Yönlü Anahtarlama PWM

Tek yönlü (Unipolar) anahtarlama yöntemi genellikle tam dalga evirici birimlerinde kullanılır. Bu modülasyon tekniğinde aynı kol üzerindeki anahtarlama elemanları aynı anda anahtarlama yapmazlar. Özellikle bu yöntem tam dalga evirici birimlerinde kullanılır. DA akım barasında kısa devre oluşturmamak için aynı kol üzerindeki anahtarların devreye girmesi engellenmiştir. Şekil 2.10’ da tek fazlı tam dalga evirici üzerinde unipolar PWM tekniğinin uygulama devresi görülmektedir. (2.1) eşitliğinde birinci kolda yer alan IGBT’lerin anahtarlama lojikleri görülmektedir.

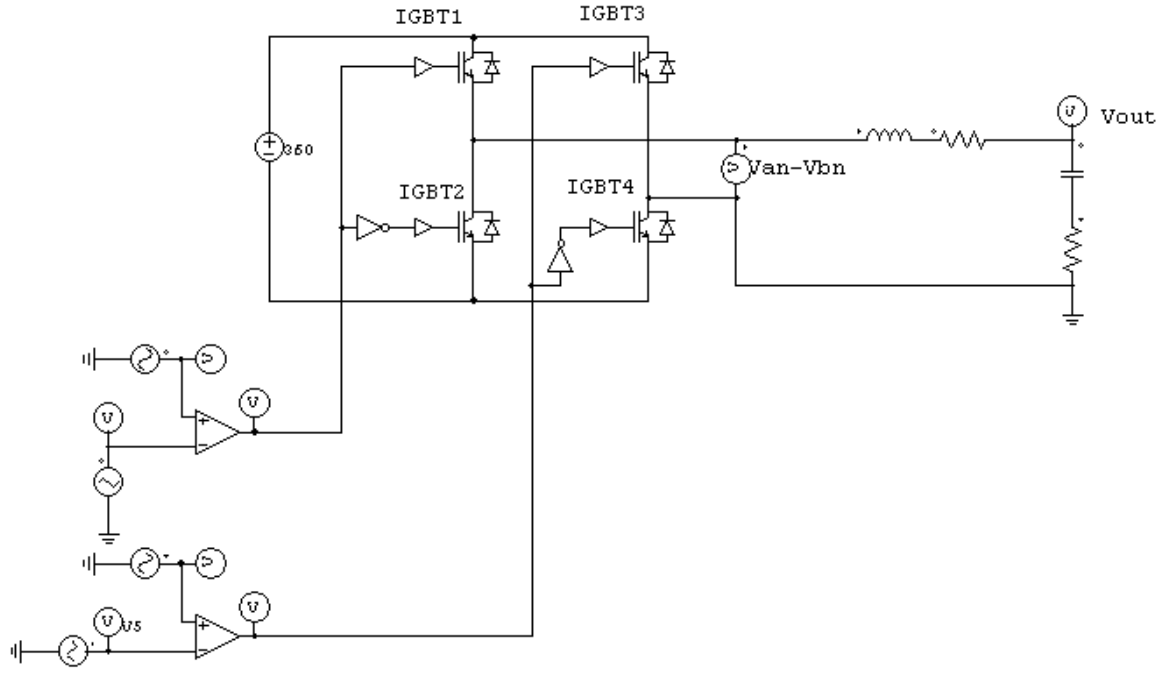
$$V_{kontrol} > V_{tri} : IGBT1 \text{ iletimde}, IGBT2 \text{ kesimde} \quad (2.1)$$

$$V_{kontrol} < V_{tri} : IGBT1 \text{ kesimde}, IGBT2 \text{ iletimde}$$

Eşitlik (2.2) de ise aynı üçgen sinyaline karşılaştırma için gönderilen eksi işaretleri kontrol sinyalinin anahtarlama lojiği gösterilmektedir.

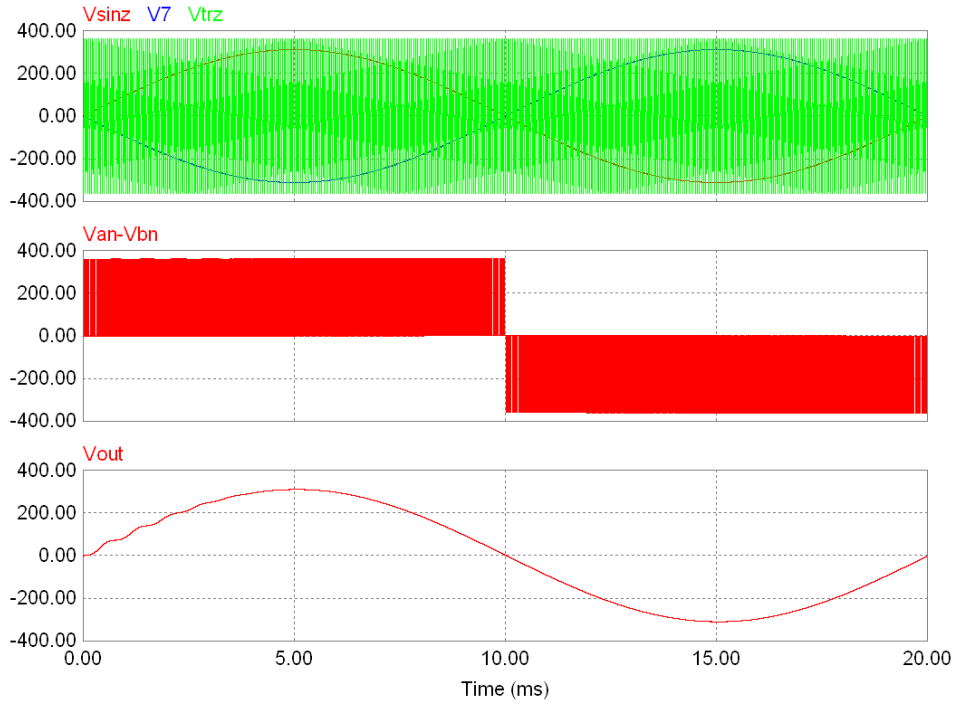
$$(-V_{kontrol}) > V_{tri} : IGBT1 \text{ iletimde}, IGBT2 \text{ kesimde} \quad (2.2)$$

$$(-V_{kontrol}) < V_{tri} : IGBT1 \text{ kesimde}, IGBT2 \text{ iletimde}$$



Şekil 2.10 Unipolar PWM örnek evirici devresi.

Şekil 2.11’de üçgen taşıyıcı sinyal ile kontrol sinyalinin karşılaştırılması ve PWM, sinyal çıkışları gösterilmiştir.



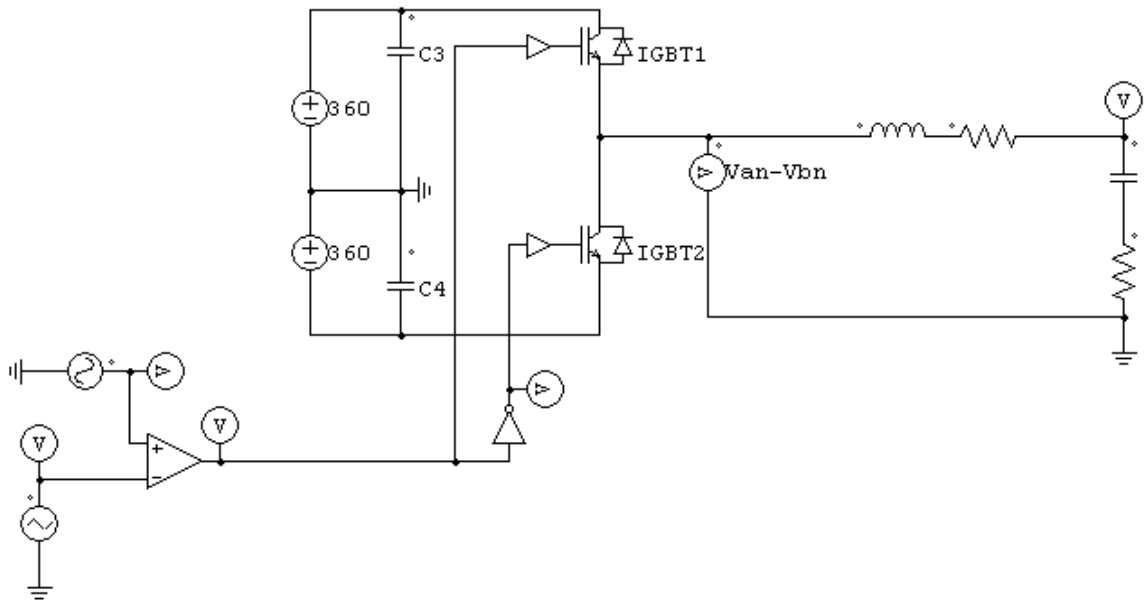
Şekil 2.11 Unipolar PWM çıkışı.

2.2.2 Çift Yönlü Anahtarlama PWM

Çift yönlü anahtarlama (bipolar) tekniği genel olarak yarım dalga evirici uygulamalarında kullanılır. Anahtarlama işlemleri sonucunda evirici çıkış terminaleri arasında +Vdc, -Vdc arasında gerilim değişimi meydana gelmektedir. Bu yöntemde PWM çiftleri bir faz koluna bağlanmasından dolayı her bir faz bağımsız olarak kontrol edilebilir (Rashid, 2001). Şekil 2.12’de bipolar PWM devresi görülmektedir. Bu yapıya göre (2.3) eşitliğinde bipolar anahtarlama yöntemine ait lojik çıktı yer almaktadır.

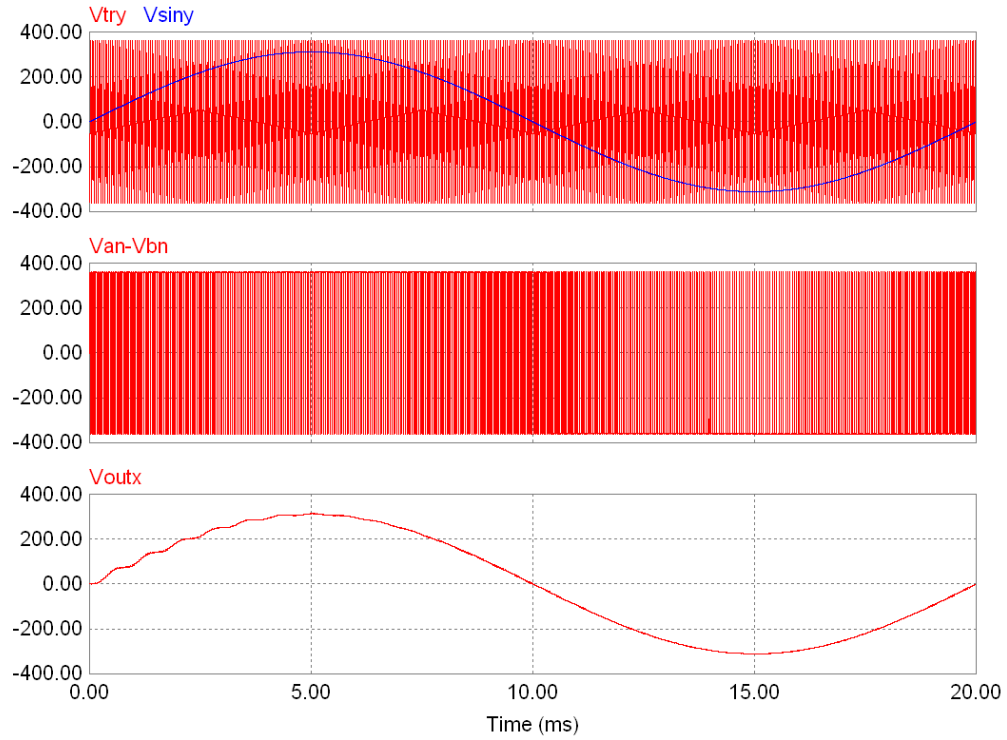
$$V_{kontrol} > V_{tri} : IGBT1 \text{ iletimde, } IGBT2 \text{ kesimde} \quad (2.3)$$

$$V_{kontrol} < V_{tri} : IGBT1 \text{ kesimde, } IGBT2 \text{ iletimde}$$



Şekil 2.12 Bipolar PWM örnek evirici devresi.

Şekil 2.13 de bipolar PWM örnek devresine ait çıktılar yer almaktadır.



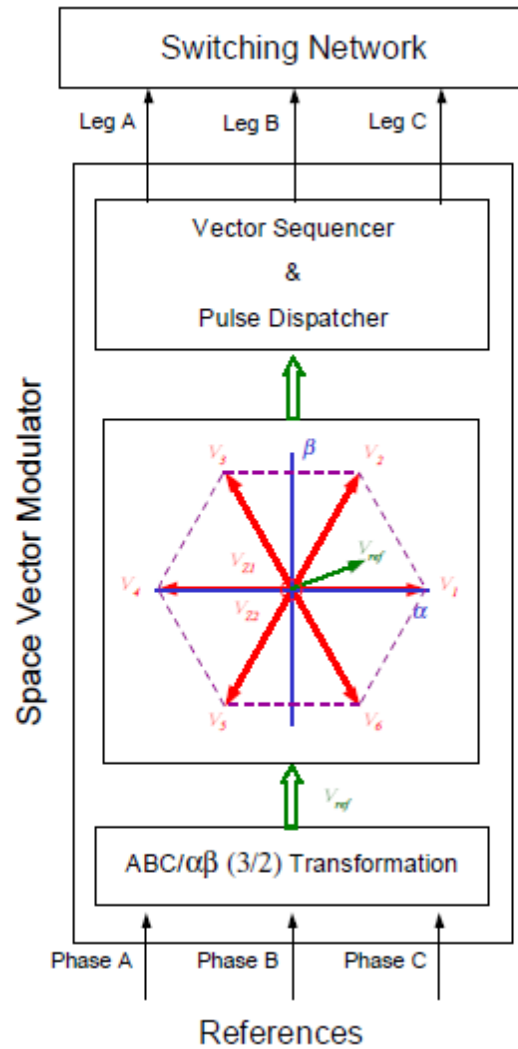
Şekil 2.13 Çift Yönlü (Bipolar) PWM çıkışı

2.2.3 Optimal PWM

Bu yöntem optimum PWM yada spesifik PWM olarak da adlandırılır. Genellikle frekans indeksi düşük uygulamalarda kullanılır. Bu yöntemde anahtarlama açıları ayarlanarak çıkışta yer alan 5. ve 7. dereceden harmonikler elenir. Bu uygulama ayrık Fourier transformasyonu ve optimizasyon ile elde edilir. Bu yüzden harmonik eleme şeması olarak da anılır. Bu uygulamadaki optimizasyon hedefleri minimum THD, minimum tork dalgalanması gibi kriterlere göre belirlenir. Bu yöntemin dezavantajı PWM şeması daha önceden kontrolöre bir tablo vasıtası ile önceden yüklenmiş olmasından dolayı dinamik cevaplarda performansı düşüktür. Yöntemin bu dezavantajını gidermek üzere kararlı hal ve dinamik durum cevapları için ayrı şemaların uygulanması yoluna gidilmiştir; ancak bu yöntem kontrolörlerin işlem yükünü arttırmaktadır.

2.2.4 Uzay Vektör Anahtarlama Yöntemi

Uzay vektör yönetimi motor kontrol sistemlerinde yaygın olarak kullanılan, dengeli üç fazlı sistemler için kullanılan bir anahtarlama yöntemidir. Sekiz olası anahtarlama kombinasyonu α - β ortogonal sıralanarak anahtarlama elemanlarına uygulanır. Sekiz anahtarlama vektöründen iki tanesi 0 anahtarlama durumunu göstermektedir. Uzay vektör anahtarlamasını gerçekleştirmek için dört adım uygulanır. İlk adımda R, S ve T faz referansları α - β kordinat eksenine aktarılır. İkinci aşamada ise altı anahtarlama vektörü ve iki sıfır vektörü, kontrol sırasına göre seçilir. Üçüncü aşamada ise tüm anahtarlama vektörleri trigonometrik olarak hesaplanır. Burada amaç anahtarlama konumuna göre ortalama darbe genişliğinin hesaplanmasıdır. Dördüncü aşamada ise hesaplanan genliklere bağlı olarak anahtarlama elemanlarına aktarılır. Şekil 2.14 uzay vektörü diyagramı gösterilmiştir.



Şekil 2.14 Uzay Vektör diyagramı (Zhang, 1998).

Uzay vektör anahtarlama yöntemi bazı uygulamalar için en çok tercih edilen yöntemdir. Uzay vektör yöntemi diğer anahtarlama yöntemlerine göre daha düşük bozulmaya (distorsiyon) neden olmaktadır. Ayrıca harmonik spektrum, anahtarlama kayıpları ve EMI minimize edilebilmektedir. Sinüs tabanlı bipolar ve unipolar anahtarlama yöntemlerine göre %15 modülasyon indeksi yüksektir. Modülasyon indeksinin yüksek olması evirici biriminin DA barasından dinamik olarak daha çok faydalanmasını sağlamaktadır. Ancak KGK uygulamaları açısından vektör anahtarlama yönteminin dengeli yükler altında çalışabilmesi, kullanımını trafosuz sistemler için mümkün kılmamaktadır.

Bu yöntemlere ek olarak üç boyutlu uzay vektör kontrol algoritmaları üzerinde çalışmalar sürdürülmektedir. Bu yöntem dört kollu üç fazlı evirici yapıları için dengesiz yüklenmelere yönelik olarak geliştirilmiştir. Ancak ek dördüncü kol için eklenen anahtarlama elemanları ve bobin maliyetleri nedeni ile uygulamalarda yaygın olarak tercih edilmemektedir.

Bu tez çalışmasında üç fazlı yarım dalga eviriciler ve bunların kontrolüne yönelik olarak, çift yönlü anahtarlama yöntemi üzerinde durulacaktır.

3. ÜÇ FAZLI YARIM DALGA EVİRİCİNİN DONANIMSAL TASARIMI

3.1 Güç Değerleri

Tez çalışmasında 5kVA gücünde üç fazlı yarım dalga evirici üzerinden yürütülecektir. Şekil 2.6’da görüldüğü gibi üç fazlı yarım dalga eviriciler DA barası kondansatörleri, çıkış filtresi kondansatörü, altı adet IGBT ve çıkış bobininden meydana gelmektedir. IGBT anahtarlama elemanları evirici güç çevrimi ve evirici verimliliği açısından kritik elemanlardır. DA barası kondansatörleri çıkış gerilim ve dengesiz yüklemeleri düzenlemesi açısından önemli rol oynamaktadır. Çıkış filtre bobini ve kondansatörleri evirici biriminin IGBT çıkışların oluşturulan darbe geriliminin harmonik bileşenlerini filtreleyerek, 50 Hz temel frekansında sinüs elde edilmesini sağlar. Düşük harmonikli sinüs elde etmek açısından ve sistemin kontrol performansı açısından önemli elemanlardır. Kontrolörün dinamik performansı açısından çıkış filtre bobinin büyüklüğü önem arz eder. Çizelge 3.1’de üç fazlı yarım dalga evirici için yapılan güç hesabı yer almaktadır. Bu çizelgede hesaplanan güç ve akım değerlerine bağlı olarak üç fazlı yarım dalga evirici elemanları boyutlandırılacaktır.

Çizelge 3.1 Üç fazlı yarım dalga evirici güç hesabı

Evirici Gücü	5 kVA
Faz Başına Evirici Gücü	1,666 kVA
Vrms	220 V
Irms	7,6 A
Tepe (Crest) Faktörü	3
Ip _k	22,8 A
V _{dc}	± 400V

3.2 IGBT Anahtarlama Elemanı

IGBT elemanlarının seçiminde en önemli kriterler DA barası gerilimi, nominal çıkış akımına ve anahtarlama frekansına bağlı olarak belirlenir. IGBT’lerin belirlenmesinde diğer bir unsur ise anahtarlama zamanlarıdır. Çizelge 3.1’de görülen V_{dc} bara gerilimine bağlı olarak incelendiğinde, IGBT’ler standart olarak 600V ve 1200V’luk olarak üretilirler. Anahtarlama durumunda meydana gelen dalgalanmalar ve DA barası gerilimi göz önünde bulundurulduğunda 1200V’luk IGBT’ler tercih edilir. KGK uygulamaları için, aşırı yük akımlarına bağlı olarak IGBT güç değeri belirlenebilir. KGK evirici sistemleri sürekli olarak % 110 aşırı yük altında çalışacak şekilde tasarlanır. (3.1) eşitliğinde % 110 yük altındaki akım değeri hesaplanmıştır.

$$I_{aşırıyük} = 1.1 * I_{rms} \quad (3.1)$$

(3.1) eşitliğinde hesaplandığı üzere evirici birimi sürekli olarak %110 aşırı yük altında 8.36 A ile çalışması gerektiği görülmektedir. Bu değerler kapsamında 1200V, 15A değerindeki IGBT modülleri seçilebilir. Bu aşamadan sonra üretici kataloglarında yer iletime girme ve kesme zamanlarına bakılarak uygun elemanlar seçilebilir.



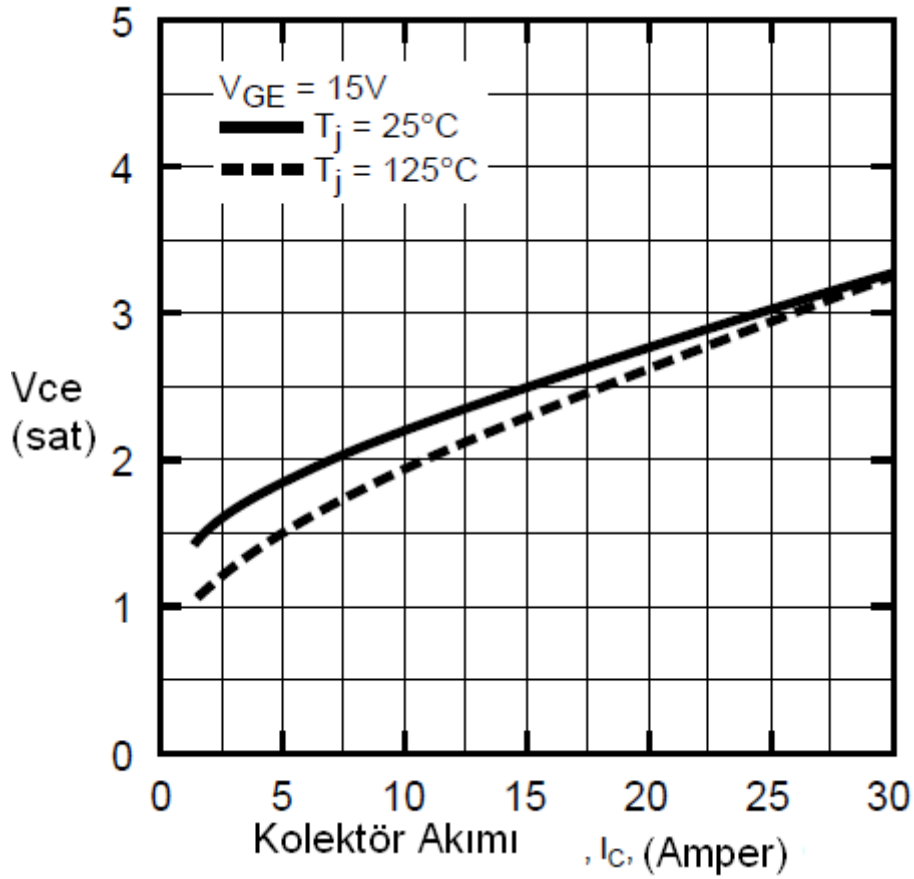
Şekil 3.1 Üç kollu IGBT modülü

IGBT blokları evirici sistemlerin verimliliği üzerinde önemli etkileri vardır. IGBT kayıpları iki unsurdan meydana gelir. (3.2) eşitliğinde görüldüğü üzere IGBT toplam kaybı, anahtarlama kaybı ve iletim kaybının toplamından oluşmaktadır. İletim kaybı (3.3) eşitliğinde görüldüğü üzere IGBT elemanı iletimdeyken, kolektör ve emiter arasındaki gerilim ve üzerinden geçen akıma bağlı olarak meydana gelir. Şekil 3.2’de bir IGBT elemanına ait kolektör – emitör geriliminin kolektör akımına bağlı olarak değişimi gösterilmiştir. Anahtarlama kayıpları ise IGBT, iletime girme ve çıkma sürelerine göre oluşur. Bir IGBT elemanın anahtarlama frekansı ne kadar yüksek olursa, anahtarlama kayıpları da o kadar yüksektir (Pathak, 2003).

$$P_{kayıp} = P_{iletim} + P_{anahtarlama} \quad (3.2)$$

$$P_{iletim} = V_{ce(sat)} * I_c \quad (3.3)$$

$$P_{anahtarlama} = \frac{1}{2} * V_{ce} * I_c * f_s * (t_{on} + t_{off}) \quad (3.4)$$



Şekil 3.2 Kolektör akımı - $V_{ce(sat)}$ gerilimi

Yeni nesil IGBT'lerin anahtarlama zamanları ve miller pilotosu etkileri optimize edilerek, verimlilikleri arttırılmıştır. Ayrıca son zamanlar büyük güçlere için geliştirilen IPM tipi 6'lı IGBT yapıları bünyelerinde kendilerine ait sürme devrelerini de içermesi tasarım sürecini oldukça kolaylaştırmaktadır.

3.3 DA Barası Kondansatörü

DA barası kondansatörleri evirici biriminin +/- baraları arasına bağlanır ve orta noktaları nötr noktası olarak kabul edilir ve yüklerin nötr noktaları bu noktaya bağlanır. Bu kondansatörlerinin amacı DA barası dalgalanmasını gidermek ve dengesiz yüklenmelerde çıkış geriliminin sıfır noktasını dengesini sağlamaktır. DA barası kondansatörlerinin değerleri barada meydana gelecek dalgalanma yüzdesine ve üzerinden geçecek akıma bağlı olarak belirlenebilir. (3.5) eşitliğinde DA barası kondansatörlerinin bara dalgalanmasına göre hesaplanması sunulmuştur.

$$C_{dcmin} = \frac{3I_c}{2\omega_s \Delta V_{dc}} \quad (3.5)$$

Buna bağılı olarak DA barasında %5'lik bir salınım öngörölmüştür. 800V'luk bir DA barasında dalgalanma değeri 40V'tur. Aşırı yüklenme göz önünde bulundurulduğunda DA barası kondasatör akımı I_c 8.76A olarak alınabilir. Bu değere bağılı olarak yapılan hesaplamada yaklaşık olarak 1.2mF değeri elde edilir. DA barasında %2'lik bir dalgalanmaya izin verildiğinde ise 3mF'lık DA akım barası kapasitörü bağlanmalıdır. Bara kapasitörleri açısından seçimde önemli olan diğeri bir unsur ise ESR'si düşük olanlarının tercih edilmesidir.



Şekil 3.3 DA bara kapasitörü örneğı

DA kapasitörleri ayrıca DA barasının gerilim değeri bağılı olarak seçilmesi gerekmektedir. 800V'luk DA barası ele alındığında, orta nokta bağlantısı sayesinde baranın herhangi polarite taradınan bağlanan kapasitör üzerine 400V'luk DA gerilimi düşmektedir. Eviricide meydana gelecek anahtarlama işlemleri nedeni ile DA barası üzerinde salınımlar meydana gelecektir. DA bara kapasitörü seçilirken bu salınımlara dayanabilmesi için %10 ila %20 arasında salınım payı hesaba katılmalıdır. Buna göre DA bara kapasitörü gerilim değeri olarak standart üretimlerde yer alan 440V veya 480V değerinde kapasitörler seçilebilir.

DA barası kapasitörlerin elektro-likit yapıda olmasından dolayı sıcak ortamlarda çalışmalarına dikkat edilmelidir. Özellikle KGK uygulamaları açısından elektro-likit kondansatörler sıcaklıktan ömürlerinin etkilenmesi nedeni ile soğutma uygulanmasının yararı vardır. Tasarlanan KGK sistemine ait soğutma yapısına ve cihaz içi ortam sıcaklığı dikkate alınarak 85°C ila 100°C arasında seçilebilir.

3.4 Çıkış Filtre Bobini

Çıkış filtre bobini, evirici IGBT bloğu çıkış terminalleri ucunda oluşan anahtarlama darbelerinden oluşan sinyalin filtrelenerek, temiz sinüse dönüştürülmesi işlemini gerçekleştirir. Çıkış bobinin diğer bir önemli bir işlevi de üzerinden geçen akımın dalgalanmasını sınırlamaktır. Akımdaki bu dalgalanma anahtarlama frekansına ve bobinin giriş tarafında uygulanan anahtarlama darbelerine bağlı olarak oluşur. Çıkış filtre bobini diğer önemli bir etkisi de kontrol sistemini dinamik cevabını etkilemesidir. Bobin değerinin büyük olması sistemin bant genişliğini düşürmesi, sistemin dinamik cevabını etkilemektedir. Bobin değerinin büyümesi sistemin bant genişliğini düşürmektedir. Bobin üzerinde meydana gelen gecikme sistem dinamik cevabını düşürmektedir.

Bobin değerinin hesaplanmasında bobin akım dalgalanması kriteri göz önünde bulundurularak hesaplanabilir. Elde edilen bu değer ileri aşamalarda kontrol çalışmaları ile kontrol dinamiklerine bağlı olarak revize edilmektedir.

$$V_L = L * \frac{dI}{dt} \quad (3.6)$$

(3.6) eşitliğinde temel bobin akım gerilim denklemi görülmektedir. Bu denklemde akım dalgalanma faktörünün belirlenmesi ve ortalama bobin geriliminin belirlenmesi ile birlikte bobin değeri belirlenebilir. (3.7) eşitliğinde ise (3.6) eşitliğinden L değerinin hesaplanması görülmektedir.

$$L = \frac{V_L * \Delta t}{\Delta I_L} \quad (3.7)$$

$$V_L = D * V_{DC} - V_o \quad (3.8)$$

(3.7) eşitliğinde V_L bobin gerilimini, birim zamanda izin verilen akım değişim oranına ile bobin değeri elde edilebilir. Bu kapsamda bobin gerilimi (3.8) eşitliğinde hesaplanmıştır. Buna göre 400V DA bara gerilimi, 0.5 anahtarlama oranı ve çıkış gerilimin 220V olarak kabul edersek. Bobin gerilimi 90V olarak hesaplanır. V_L bobin geriliminin hesaplanmasından sonraki aşamada öngörülen akım dalgalanma faktörüne bağlı olarak birim zamandaki değişimin hesaplanması gerekmektedir. Bu değişimin hesaplanmasında çıkış filtre bobinin üzerinden geçen tepe akım değeri göz önünde bulundurulur. Bobin üzerinden geçen maksimum akım lineer olmayan yükler altında görülmektedir. Bobin akımını yaklaşık olarak çıkış akımına eşit kabul edilirse, (3.9) eşitliği kapsamında 5kVA gücündeki eviricinin güç faktörü 1 kabul edildiğinde faz başına 1667W güç düştüğü ve çıkış geriliminin 220V RMS değerinde olduğu kabul edilerek, bobin akımı olarak 7.58A hesaplanmıştır. Buna göre lineer yük altında tepe akımı I_{pk} 10.7A olarak belirlenmiştir. (3.10) eşitliğinde %30 dalgalanma

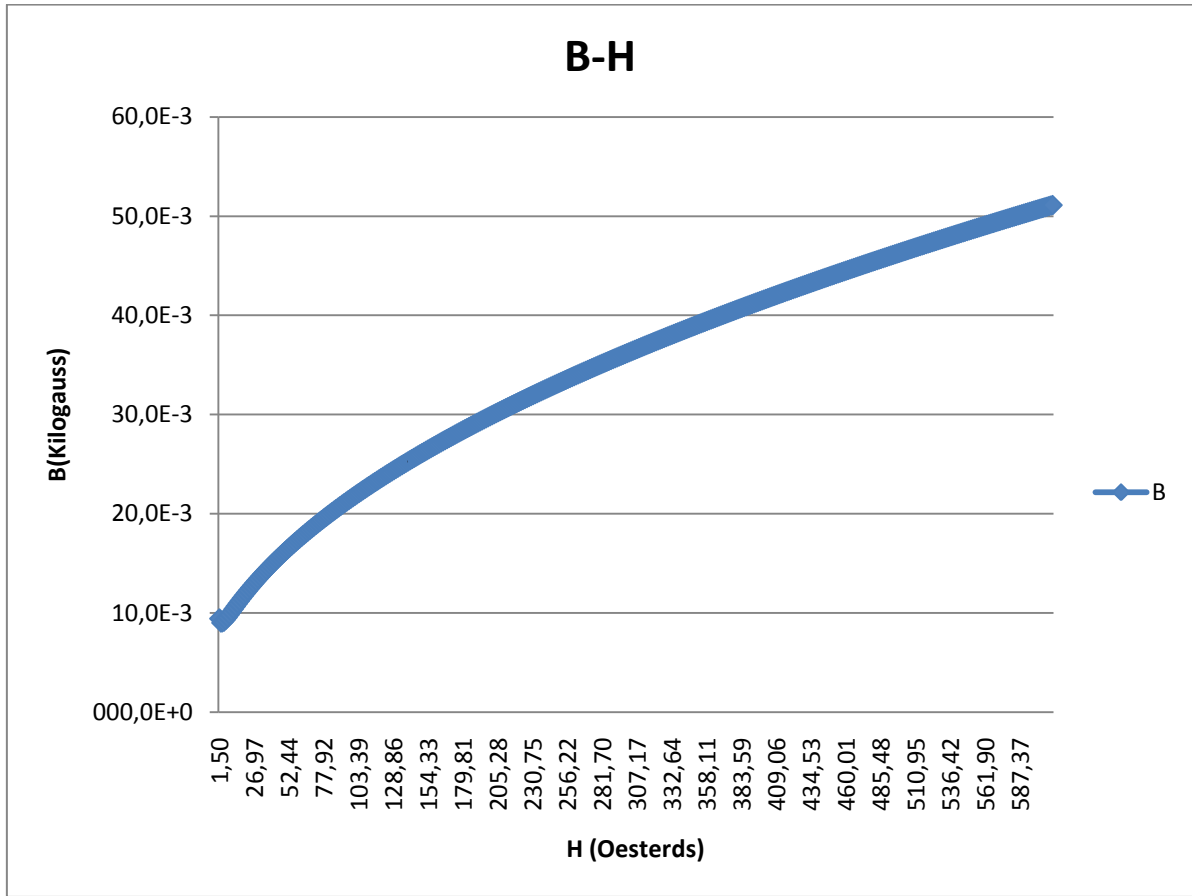
faktörü göz önünde bulundurulduğunda 3.2A'lık bir salınım değeri elde edilmiştir.

$$I_L = \frac{P_{faz}}{V_o} \quad (3.9)$$

$$\Delta I_L = I_{pk} * \% \text{ dalgalanma} \quad (3.10)$$

(3.7) eşitliğinden yararlanarak Δt süresi olarak anahtarlama frekansı f_s göz önünde bulundurulduğunda L çıkış filtre bobin değeri olarak 1.3mH hesaplanmıştır. Bu değer kontrol parametrelerine bağlı olarak optimizasyon yapılacaktır.

Bobin değerinin belirlenmesi ardından diğer bir önemli işlem ise bobin nüvesinin belirlenmesidir. Nüvenin belirlenmesi bobinin her akım değeri altında doyuma gitmeden iyi bir performans sunmasını sağlar. Bobin nüvesi ne kadar yüksek akımda doyuma giderse sistem performansı açısından o kadar olumludur. Bobin nüvesinin performansını sıcaklık, doluluk oranı, düşüm yüzdesi ve geçirgenlik (permeability) etkiler. Bobinlerin geçirgenliği üzerlerinden geçen akıma göre değişir. Bobin üzerinden geçen akıma bağlı olarak geçirgenliği değişmektedir. Şekil 3.1'de toz E tipi bir nüve için hesaplanmış bir B-H eğrisi sunulmuştur.



Şekil 3.4 B-H Eğrisi

(3.9) eşitliğinde geçirgenlik ve manyetik alan arasındaki bağıntı görülmektedir. (3.10) eşitliğinde nüve geçirgenliğinin manyetik ve manyetik alan gücüne bağlı olarak değişim gösterilmiştir. Şekil 3.1’de gösterilen B-H eğrisinin lineer olmaması nedeni ile akım arttıkça artan manyetik alan kuvveti geçirgenliğin azalmasına neden olacaktır. Diğer bir değiş ile manyetik materyalin yapısına bağlı olarak, akım değiştikçe manyetik materyalin geçirgenliğinin düşmesine neden olacaktır. (3.13) eşitliğinde manyetik alan gücünün, akan akıma bağlı olarak değişimi gösterilmiştir. l_e ile gösterilen toplam manyetik yüzey uzunluğu belirtmektedir. Bu değer seçilen nüvenin geometrik yapısına göre değişkenlik göstermektedir.

$$B = \mu * H \quad (3.11)$$

$$\mu = B / H \quad (3.12)$$

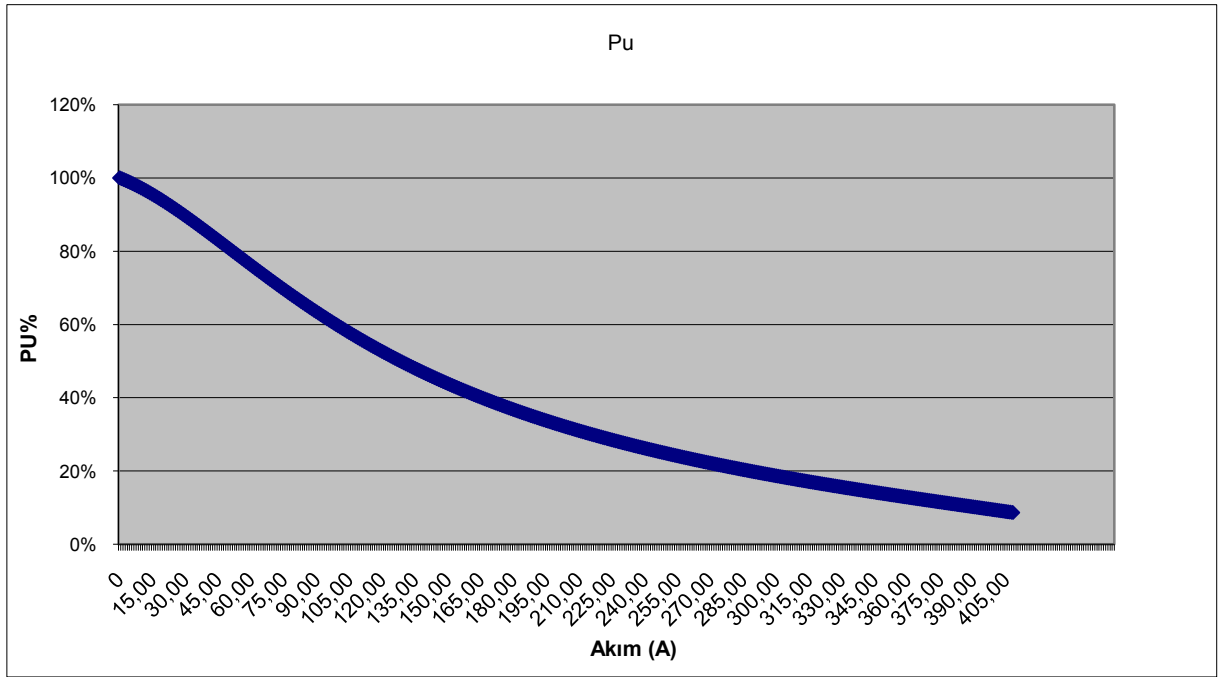
$$H = N * I / l_e \quad (3.13)$$

Manyetik geçirgenliğin değişmesi tasarlanan bobin değeri açısından önem taşımaktadır. Bazı büyük güçlü uygulamalar için nüvesiz bobin sarımı gerçekleştirilebilir. Bu durumda havanın sabit manyetik geçirgenliği μ_0 bulunduğu için bobin değeri değişmeyecektir; ancak istenen bobin değerinin elde edilmesi için sarım miktarının yüksek tutulması gerekmektedir. Bu durum nüveli sistemlere kıyasla daha çok alan kaplamalarına sebep olmaktadır.

$$L = \frac{\mu * N^2 * A}{l_e} \quad (3.14)$$

(3.14) eşitliğinde bobin değeri ile geçirgenlik arasındaki bağıntı gösterilmiştir. Geçirgenlik ile bobin değeri doğru orantılı olması nedeniyle geçirgenlikte akım artışı ile beraber meydana gelen düşüş aynı zamanda bobin değerinin düşmesine de neden olacaktır. Bu duruma bobinin düşüş oranı da denmektedir. Şekil 3.2’de akan akım değerine bağlı olarak bobin değerinin düşüşü görülmektedir. Uygulamalarda bobin değerinin darbe girişlerinde veya yüksek tepe faktörlü yükler için %30’una kadar düşmesine izin verilmektedir. Ayrıca sarım sayıları hesaplanandan yüksek tutularak bu düşüş etkisi azaltılabilmektedir.

Bobin tasarımında göz önünde bulundurulması gereken diğer unsurlar ise sarım doluluk oranı ve kayıplardır. Bu iki unsur nüvenin ısınmasını etkilemektedir. Nüve geçirgenliği sıcaklığa bağlı olarak da değişmektedir. Sarım doluluk oranı yüksek tutulan bir nüve üzerinden geçen akımın miktarına bağlı olarak daha çabuk ısınabilir ve bu duruma bağlı olarak geçirgenliği de önemli oranda düşebilir. Tasarım aşamaları bakımından bobin özellikle KGK uygulamaları gibi çeşitli yükler altında çalışan sistemler için ayrıntılı optimizasyon çalışması yapılması gereken bir çalışmadır.



Şekil 3.5 Bobin değeri akıma göre değişimi

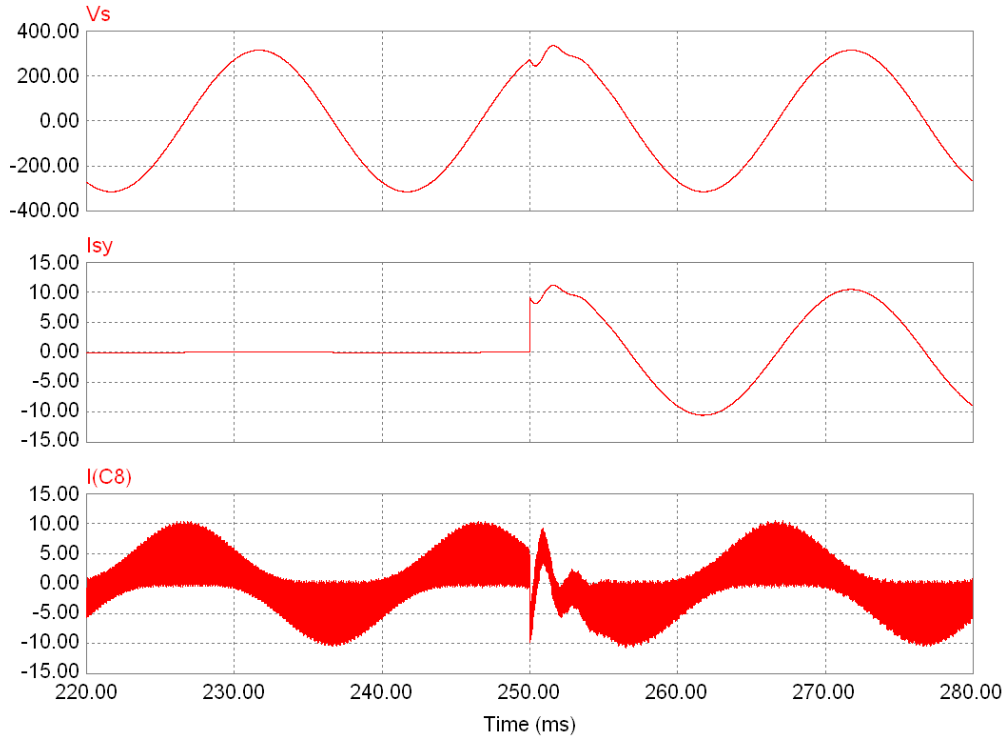
Çıkış filtre bobini, aynı zamanda 4. Bölüm’de daha ayrıntılı inceleneceği üzere evirici karakteristikleri açısından önemli bir unsurdur. Bobin değeri değişimi aynı zamanda kontrolör sistemi açısından ele alındığında sistem parametrelerinin ve bant genişliğini değişmesi anlamında gelmektedir.

Bu amaçla genelde sistemlerde üzerlerinden geçecek akım şekline göre bobinler için nüve seçimi ve boyutlandırma yapılmaktadır. Ancak KGK sistemlerinde lineer olmayan yükler ve tepe faktörü çok yüksek yükler için nüve seçilmesini zorlaştırmaktadır. Özellikle tepe faktörü çok yüksek yükler için yapılacak nüve seçimi, aşırı boyutlandırmaya neden olarak maliyetleri yükseltmektedir. Bu neden nüve ve bobin için boyutlandırmalarda sistemin efektif değerleri göz önünde bulundurulmalıdır. Bu nedenle sarım sayısı ve nüve seçim çalışmalarında bobinin yüksek tepe akımlarında performansı hesaplanabilir. Bu hesaplamalar sonucu geçirgenliğin % düşüş kaybı yüksek tepe akımlarındaki performansa yönelik olarak fikir vermektedir.

3.5 Çıkış Filtre Kapasitörü

Çıkış filtre kapasitörü, evirici çıkışında yer alan ve sistem karakteristiğinde önemli etkisi bulunan LC filtresinin önemli parçasıdır. Filtreleme işleminin yanı sıra ani yük girişlerinde geçici olarak yüke akım basmaktadırlar. Yük akımının bobin akımından büyük olması durumunda kondansatör akımı geçiş anında kısa süreli olarak destek olur. Bu kısa sürede ters yönde akan kapasitör akımı nedeni ile çıkış geriliminde düşme görülür. Diğer bir yandan çıkış

filtre kapasitörü, üzerine düşen gerilim evirici çıkış gerilimidir. Bu kapasitör üzerinde meydana gelen dalgalanma aynı şekilde çıkış gerilimine de yansımaktadır. Diğer bir değiş ile çıkış kapasitörü üzerinden geçen akımın kontrolü ile çıkışta ideal 220V, 50 Hz ideal sinüs elde edilebilir; ancak yük akımı burada çıkış filtre kapasitör gerilimi yani çıkış gerilimi üzerinde bozucu etki yaratmaktadır.



Şekil 3.6 Yük giriş anında çıkış gerilimindeki düşüş

Çıkış filtre bobinin tamamlanması ardından tasarımı öngörülen filtrenin rezonans frekansına bağlı olarak, çıkış filtre kapasitörün değeri belirlenebilir. Filtre kullanım amacı ile çıkış geriliminde anahtarlama frekansında meydana gelen bileşenleri filtrelemek ve çıkış temel frekansı olan 50 Hz'in etkilenmeden geçmesini sağlamaktır. Bu tasarım hedefini sağlamak amacı ile çıkış gerilim frekansının on katı ile anahtarlama frekansının 1/10 'u arasında bir rezonans frekansı belirlenebilir. Bu kapsamda anahtarlama frekansının 20kHz ve çıkış gerilimi frekansının 50Hz veya 60Hz olduğu düşünülürse rezonans frekansının 600Hz ile 2kHz arasında düşünülebilir.

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (3.15)$$

(3.15) eşitliğinde rezonans frekansının ve bobin değerinin bilindiği kabul edilirse ve C değerini çekersek.

$$C = \frac{1}{4 * \pi^2 * L * f_r^2} \quad (3.16)$$

(3.16) eşitliğinde bobin değeri 1.3mH ve rezonans frekansı f_r 800Hz seçildiğinde çıkış filtre bobin değeri için yaklaşık olarak 30 μ F değeri elde edilmiştir. Bu değer çalışma ve performans testleri sürecinde güncelleştirilebilir.

3.6 Mikro Kontrolör

Mikro kontrolör, eviricinin kontrol algoritmasının çalıştırıldığı, çevresel birimler ile haberleşmesini sağlayan ve bazı fonksiyonların yönetimini sağlayan en önemli birimdir. Bu tez çalışmasında mikro kontrolör birimi olarak Texas Instruments firmasına ait TMS320F2812 mikro kontrolörü kullanılmıştır. İşlemcinin seçimi, PWM, ADC, haberleşme birimleri gibi çevresel birimlerine, maksimum osilatör frekansı ve hafıza birimleri gibi özelliklere bağlı olarak seçilebilir.

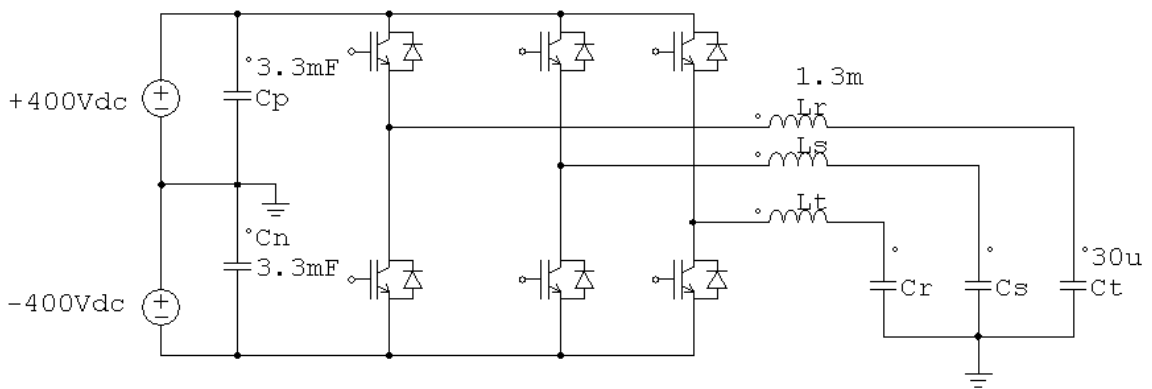
TMS320F2812 işlemcisi özellikle motor sürme devreleri, anahtarlama güç kaynakları gibi güç elektroniği uygulamalarına yönelik olarak üretilmektedir. Bu işlemci, Harvard mimarisine sahip DSP olarak sınıflandırılmaktadır. Bu çalışmada evirici biriminin kontrolü için temel olarak 6 PWM kanalı ve 9 ADC kanalı kullanılmaktadır. ADC kanalarından üçü yük akımının okunduğu uygulamada kullanılmaktadır. Bu özellikler çerçevesinde önemli DSP özellikleri aşağıda sıralanmıştır.

- 16 bit 2 x 8 PWM.
- 12 bit ADC, 16 kanal.
- 150 MHz clock frekansı
- 32 bit işlem kapasitesi.
- 2 MB flash, 256 MB RAM kapasitesi.
- CAN, SPI ve SCI haberleşme birimleri.

4. ÜÇ FAZLI YARIM DALGA EVİRİCİ KONTROLÜ

4.1 Üç Fazlı Yarım Dalga Eviricinin Modellenmesi

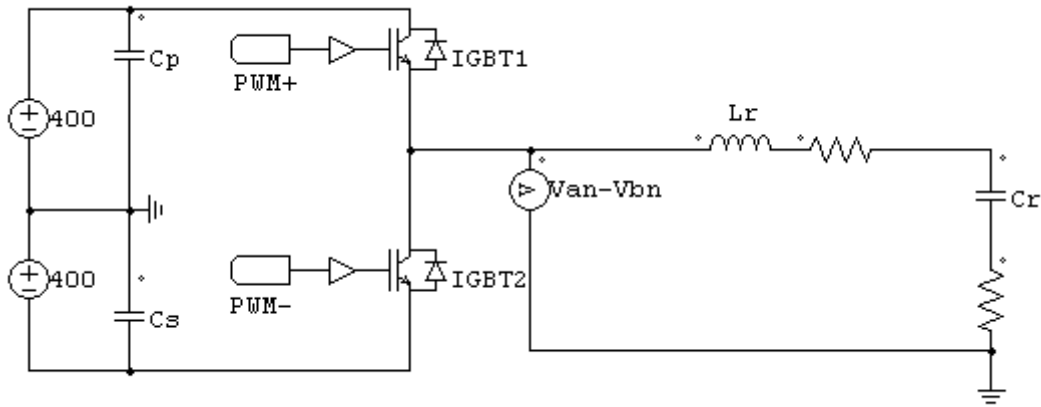
Kontrol çalışmaları sürecinin ilk aşaması sistemin matematiksel modelinin çıkarılmasıdır. Evirici kontrolünü yönelik çalışmalar benzetim ortamında başlatılarak, donanım üzerinde çalışmalara başlanmadan bazı durum ve problemlerin daha önceden tespit edilmesini sağlamaktadır. Bu durum donanım üzerinde yapılan çalışmalarda meydana gelecek hata oranlarını düşürerek, donanımda meydana gelecek zararları minimum düzeyde tutulmasını sağlamaktadır. Benzetim çalışmaları sürecinde evirici matematiksel modelini tam olarak yansıtmak mümkündür; ancak bu çalışma günümüz bilgisayarlarıyla bile uzun işlem sürelerine ihtiyaç duyulmaktadır. Ayrıca tam olarak yansıtılmak üzere oluşturulan matematiksel modellerin yapısının karmaşıklık derecesi çok yüksektir. Özellikle anahtarlama elemanı, IGBT modellerinin lineer olmayan yapısı evirici modelin karmaşıklığını arttırmaktadır. Benzetim çalışmasının, karmaşıklığını azaltmak ve işlem süresini kısaltmak amacı ile ortalama model yaklaşımından faydalanılabilir. Bu yöntem ile özellikle kısa zaman dilimlerinde gerçekleştirilecek anahtarlama sinyal analizleri ile daha düşük frekanslı çıkış gerilimi analizlerinin birbirinden ayrılarak benzetim çalışmalarının sadeleştirilmesini sağlamaktadır. Özellikle anahtarlama frekansının çıkış gerilim frekansından çok yüksek olması anahtarlama dinamiklerinin ayrıştırılmasını sağlamaktadır (Buso vd., 2001). Anahtarlama frekansı evirici kontrol sistemi için aynı zamanda örnekleme zamanına eşittir. Anahtarlama periyodu dijital kontrolör dönüşümlerinde önemli kriterdir.



Şekil 4.1 Belirlenen evirici yapısı ve değerleri

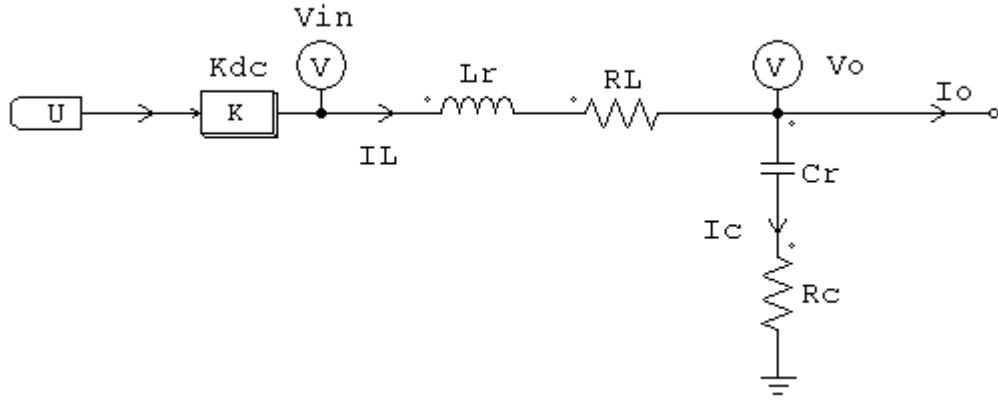
Ortalama evirici modelinde elemanları lineer bir kazanç olarak düşünülür. Bu yöntem ile evirici matematiksel modeli LC filtre bobinin karakteristik özellikleri ile ifade edilebilmektedir. Şekil 4.1’de matematiksel modeli oluşturulacak olan evirici birimi gösterilmiştir. Ortalama evirici modelinde yük akımları bilinmeyen bir unsur olarak ele alındığından evirici modelleri yüklü ve yüksüz olarak ayrı olarak analizleri gerçekleştirilir.

Üç fazlı evirici biriminin modellenmesi için ortalama model yöntemi kullanılacaktır. Üç fazlı eviricinin topolojisine bağlı olarak, her bir faz ayrı olarak kontrol edilebilir ve özdeş yapıdadır (Ito vd., 1995). Buna bağlı olarak evirici matematiksel modeli için tek bir faza ait denklemler çıkarılıp, üç faz için ayrı ayrı kullanılabilir (Rossetto vd., 1995). Şekil 4.2’de üç fazlı yarım dalga eviricinin tek fazlı eşdeğer devresi yer almaktadır.



Şekil 4.2 Üç fazlı yarım dalga eviricinin tek fazlı eşdeğer devresi.

Üç fazlı yarım dalga eviricinin Şekil 4.2’deki gibi tek faza indirgenmesi ile yarım dalga evirici biriminin ortalama modeli oluşturulabilir. Ortalama modelin oluşturulması için anahtarlama elemanlarının lineer bir kazanç olduğu ve DA barası gerilim değeri kadar kazanç etkisi olarak kabul edilir. Şekil 4.3’de yarım dalga eviriciye ait ortalama modeli görülmektedir. Burada U_c kontrol sinyali evirici katına uygulanarak DA bara gerilimi kadar kuvvetlendirilmiştir. Kuvvetlendirilen kontrol sinyali LC filtre devresinden geçerek çıkış gerilimini oluşturulmaktadır. Şekil 4.3’deki eşdeğer elektriksel devreden veya ortalama modelden denklemler çıkarılarak sistem transfer fonksiyonları ve durum uzayı denklemleri şeklinde tanımlanabilir.



Şekil 4.3 Evirici ortalama modeli.

Şekil 4.3' de yer alan devre referans alınarak, bobine ait akım ve gerilim denklemleri aşağıdaki şekilde hesaplanabilir.

$$V_L = V_{in} - V_o \quad (4.1)$$

$$V_L = Z_L * I_L \quad (4.2)$$

$$Z_L = X_L + R_L \quad (4.3)$$

$$X_L = j\omega L \quad (4.4)$$

$$Z_L = j\omega L + R_L \quad (4.5)$$

$$s = j\omega \quad (4.6)$$

$$Z_L = sL + R_L \quad (4.7)$$

$$V_L = (sL + R_L) * I_L \quad (4.8)$$

(4.8) eşitliğinde bobin transfer fonksiyonu için çıkış sinyali I_L bobin akımı, giriş sinyali olarak V_L bobin gerilimi kabul edildiğinde (4.9) eşitliğinde bobin için transfer fonksiyonu elde edilmiş olur. Bobinin transfer fonksiyonuna

$$\frac{I_L(s)}{V_L(s)} = \frac{1}{sL + R_L} \quad (4.9)$$

$$L_{tf} = \frac{1}{sL + R_L} \quad (4.10)$$

Benzer şekilde kapasitör transfer fonksiyonu çıkarılabilir.

$$V_o = I_C * Z_C \quad (4.11)$$

$$Z_C = X_C + R_C \quad (4.12)$$

$$X_C = \frac{1}{j\omega C} \quad (4.13)$$

(4.6) eşitliğinden kapasitör empedansı (4.13) eşitliğinde sunulmuştur. (4.14) eşitliğinde kapasitör ve ESR dahil olduğu toplam kapasitör empedansı elde edilmiştir.

$$Z_C = \frac{1}{sC} + R_C \quad (4.14)$$

$$Z_C = \frac{s*C*R_C+1}{sC} \quad (4.15)$$

Buradan (4.10) eşitliği tekrar düzenlenerek, (4.16) eşitliğinde kapasitör eşdeğer devresinin transfer fonksiyonu elde edilmiş olur.

$$V_o = I_C * \frac{s*C*R_C+1}{sC} \quad (4.16)$$

$$\frac{V_o}{I_C} = \frac{s*C*R_C+1}{sC} \quad (4.17)$$

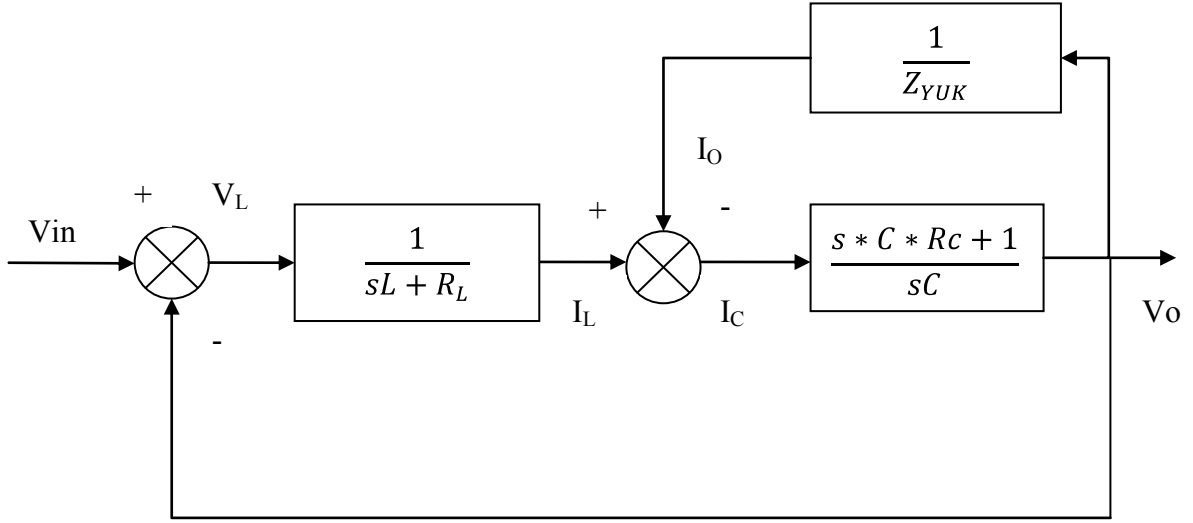
$$C_{tf} = \frac{s*C*R_C+1}{sC} \quad (4.18)$$

Bu kapsamda empedansları ve transfer fonksiyonları elde edilen devre elemanlarının oluşturduğu evirici modeli Şekil 4.3'de yer alan devre yapısının, (4.1), (4.19) ve (4.20) denklemlerinin ele alınması ile birlikte evirici modelinin elde edilmesi mümkündür.

$$I_L = I_C + I_o \quad (4.19)$$

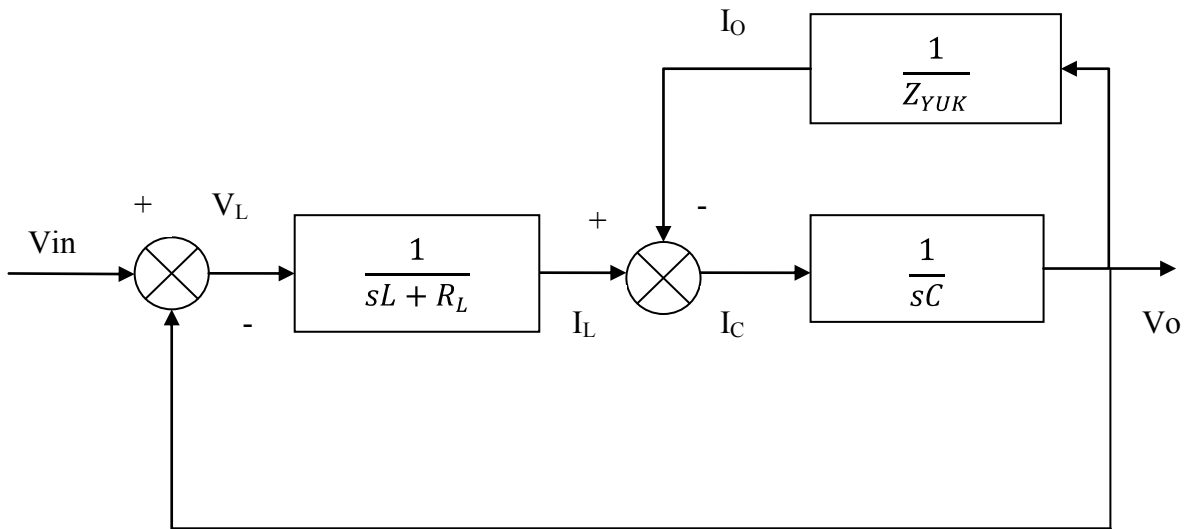
$$I_o = \frac{V_o}{Z_{YUK}} \quad (4.20)$$

$$\frac{I_o}{V_o} = \frac{1}{Z_{YUK}} \quad (4.21)$$



Şekil 4.4 Üç fazlı yarım dalga evirici matematiksel modeli.

Şekil 4.4’de üç fazlı yarım dalga eviricinin tek faz eşdeğer matematiksel modeli gösterilmiştir. Evirici karakteristik analizleri ve kontrol geliştirme çalışmaları bu modele göre gerçekleştirilecektir. Tek faz üzerinde gerçekleştirilen analizler ardından kontrol sisteminin performansı üç fazlı evirici birimi için benzetim çalışmaları ile test edilecektir. Çalışmanın ileri safhalarında kapasitör ESR direnci değerinin çok küçük olması ve evirici performansına çok katkısı olmaması nedeni ile ihmal edilecektir. Bu duruma göre evirici biriminin sadeleştirilmiş modeli Şekil 4.5’ de gösterilmiştir.



Şekil 4.5 Evirici matematiksel modeli.

Ortalama modeli ve eşdeğer tek fazlı devresi elde edilen evirici biriminin durum uzay denklemini ve transfer fonksiyonunu elde etmek için denklem bağıntıları düzenlenmelidir. Buna göre (4.1) ve (4.8) eşitliğinden yararlanarak bobin akımı I_L parametresinin denklemi elde edilebilir.

$$V_L = V_{in} - V_o = R_L * I_L + L * \frac{dI_L}{dt} \quad (4.22)$$

$$L * \frac{dI_L}{dt} = -R_L * I_L + V_{in} - V_o \quad (4.23)$$

$$\frac{dI_L}{dt} = \frac{-R_L}{L} * I_L + \frac{1}{L} * V_{in} - \frac{1}{L} * V_o \quad (4.24)$$

$$\dot{I}_L = \frac{-R_L}{L} * I_L - \frac{1}{L} * V_o + \frac{1}{L} * V_{in} \quad (4.25)$$

(4.25) ile bobin akımı I_L 'ye ait ilk durum denklemi elde edilmiştir. Benzer şekilde çıkış gerilimi V_o 'a ait durum denklemi elde edilmelidir. (4.19) ve (4.16) eşitliğinde R_c direnci sıfır kabul edilerek durum denklemi elde edilebilir.

$$I_c = I_L - I_o \quad (4.26)$$

$$R_c = 0 \rightarrow V_o = V_C \quad (4.27)$$

$$C * \frac{dV_o}{dt} = I_L - I_o \quad (4.28)$$

$$\frac{dV_o}{dt} = \frac{1}{C} * I_L - \frac{1}{C} * I_o \quad (4.29)$$

$$\dot{V}_o = \frac{1}{C} * I_L - \frac{1}{C} * I_o \quad (4.30)$$

(4.30) eşitliği ile çıkış gerilimi V_o ait ikinci durum denklemi de çıkarılmıştır. Buna göre durum denklemleri (4.31) ifadesindeki gibi tanımlanmalıdırlar.

$$\dot{x} = Ax + Bu$$

$$y = Cx + Du \quad (4.31)$$

(4.31) eşitliğinde yer alan düzende hazırlanan durum uzayı denklemi (4.32) eşitliğinde sunulmuştur (Mihalache, 2002).

$$\begin{bmatrix} \dot{I}_L \\ \dot{V}_o \end{bmatrix} = \begin{bmatrix} -R_L/L & -1/L \\ 1/C & 0 \end{bmatrix} * \begin{bmatrix} I_L \\ V_o \end{bmatrix} + \begin{bmatrix} 1/L \\ 0 \end{bmatrix} * V_{in} + \begin{bmatrix} 0 \\ -1/C \end{bmatrix} * I_o \quad (4.32)$$

$$V_o = [0 \ 1] * \begin{bmatrix} I_L \\ V_o \end{bmatrix}$$

Aynı zamanda Şekil 4.5’den elde edilen transfer fonksiyonu (4.34) de sunulmuştur (Unan vd., 2009).

$$X_y = \frac{1}{Z_{YUK}} \quad (4.33)$$

$$LC(s) = \frac{1}{s^2 LC + sLXy + sC * R_L} \quad (4.34)$$

Durum uzay denklemleri ve transfer fonksiyonu elde edilen evirici biriminin kontrol işlemleri için bu aşamadan itibaren evirici karakteristik köklerine bağlı olarak evirici birimini analiz etmek, uygulanacak kontrolör için analizler gerçekleştirmektir. Bu denklemler sayesinde evirici birimine ait kök yer eğrisi, frekans cevabı ve kararlılık gibi analizler gerçekleştirilebilir.

4.2 Evirici Birimi Analizleri ve Kontrol Sisteminin Tasarımı

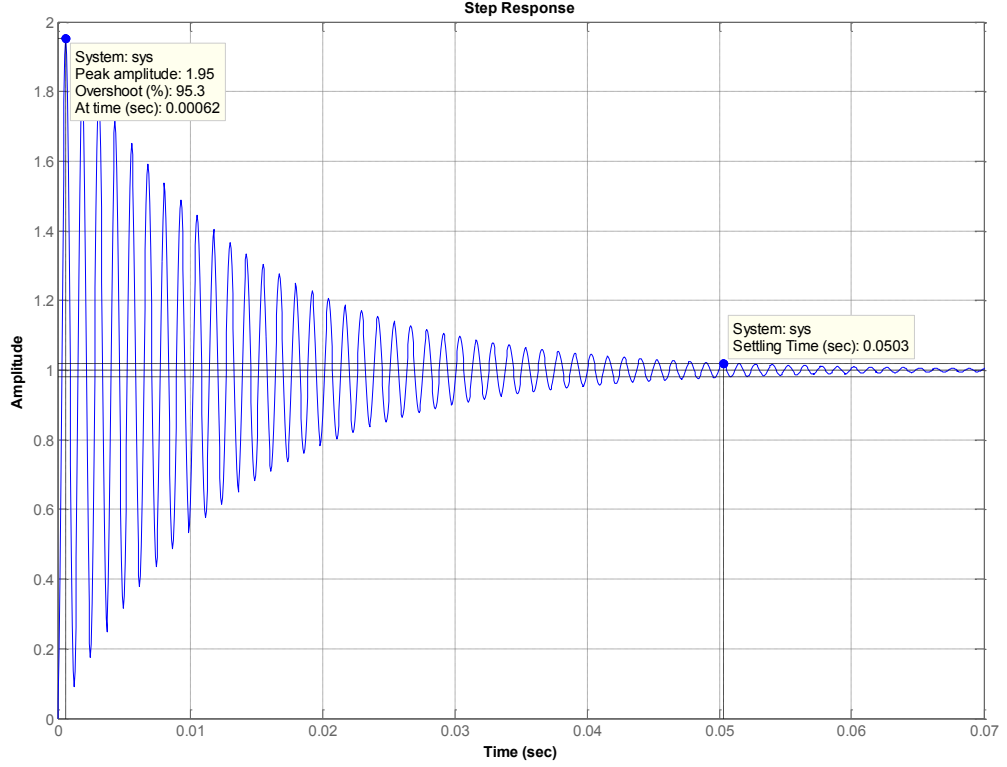
Kontrolör tasarım sürecinde evirici modelinin bize sunduğu karakteristiklerin incelenmesi, sistemin yapısı ve kontrolör hedeflerinin belirlenmesi sürecinden geçilir. Kontrolör hedeflerinin belirlenmesi ve kontrolör ihtiyaçlarının çıkarılması tasarım sürecinde önemli rol oynar.

Evirici birimlerinin kontrol tasarım hedefleri şu şekilde sıralanabilir;

- Düşük çıkış gerilim bozulması veya THD
- Ani yük girişlerinde 2ms.’den kısa sürede toparlanma süresi
- Darbe etkisinde %5 aşımın altında kalmalı
- %1 kararlı hal hatası
- Aşırı yüklerde çalışmayı sürdürebilme
- Kısa devre korumaları
- Dengesiz yüklenmelerde sistem dengesinin korunması
- Gürültüye ve bozuculara yüksek dayanım.
- Minimum gecikme süreleri

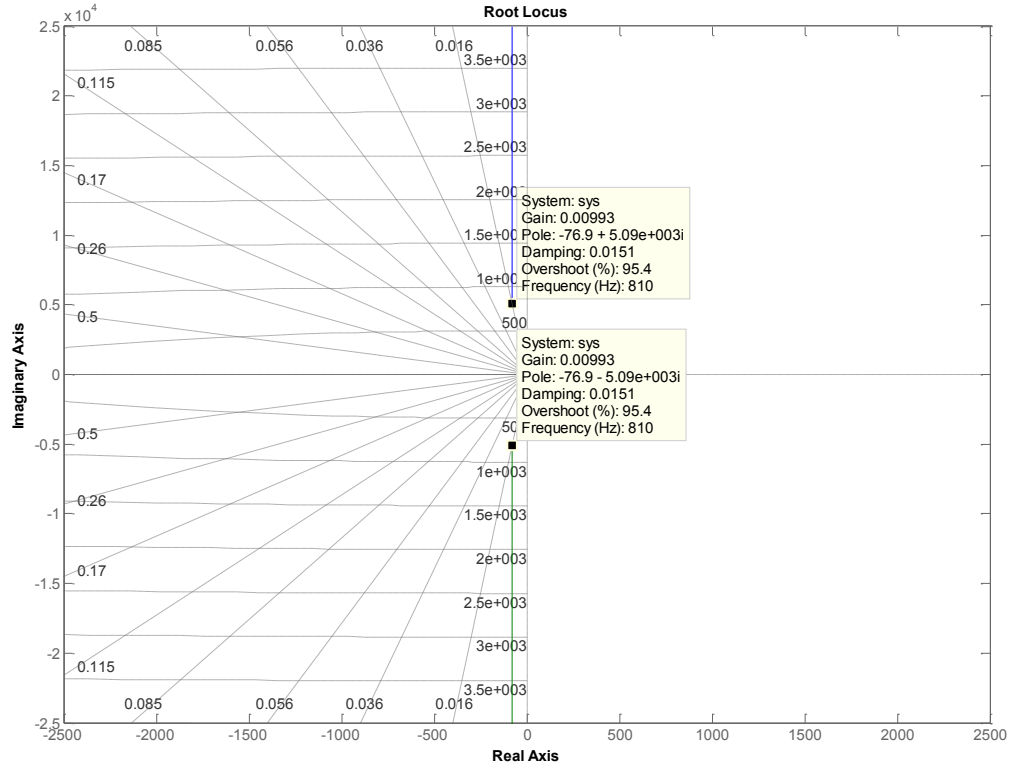
Yukarıda sıralanan hedeflere bağlı olarak, kontrol edilecek olan evirici birimin karakteristik özellikleri uygulanacak kontrol sisteminin yapısı hakkında önemli bilgiler sunar. Kontrol edilecek sistemimiz hakkında bilgi toplamak amacı ile çeşitli analiz yöntemlerine başvurulabilir. Bunlardan en önemlileri kök yer eğrisi, frekans cevabı ve darbe cevabının incelenmesi kontrol edilecek olan evirici biriminin analizleri gerçekleştirilebilir.

Şekil 4.6’da evirici biriminin darbe girişine cevabı incelenmiştir. Sistemin darbe girişine tepkisi ani yük girişleri esnasında kontrol sinyalinde meydana gelecek ani değişimlere karşı çıkışında meydana gelecek etkileri göstermektedir.



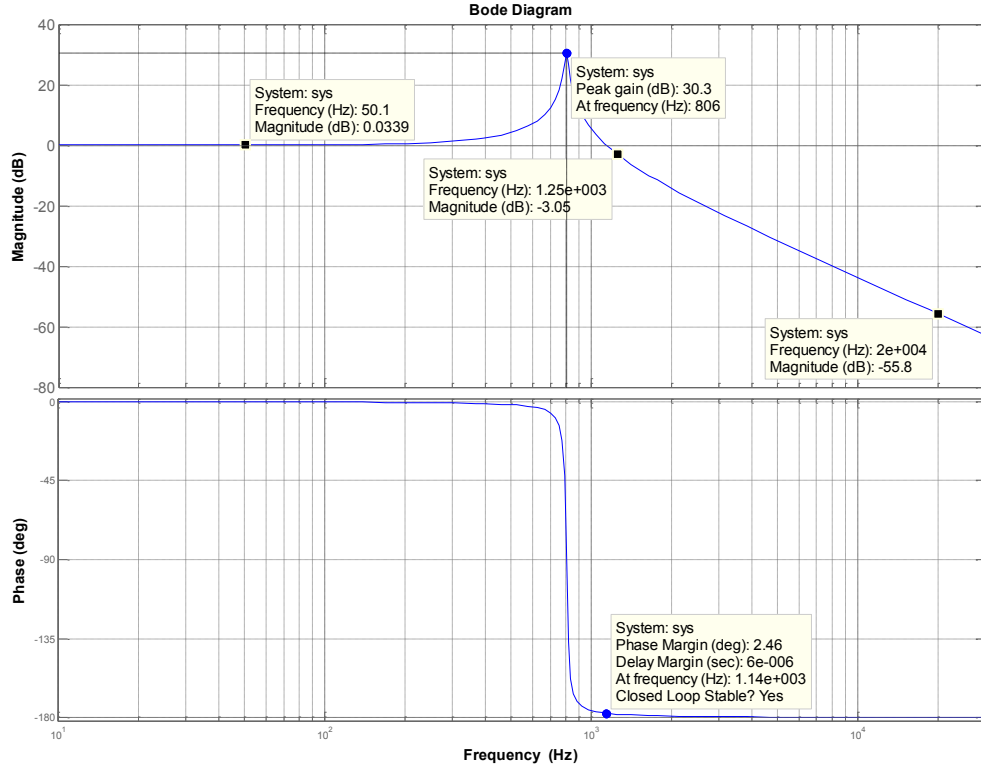
Şekil 4.6 Evirici birim basamak cevabı.

Buna göre evirici girişine birim darbe sinyali uyguladığımızda %95’lik bir aşım ve 50.3 ms yerleşme süresi olduğu görülmektedir. Bu değerler bölümün başında belirttiğimiz hedeflerin uzağında olduğu görülmektedir. Özellikle yüzde aşımın yüksek olması ani yük değişimlerinde meydana gelecek tepe değeri yüksek osilasyonların anahtarlama elemanlarına zarar vermesi söz konusu olabilir. Ayrıca darbe salınımının sönümlü osilasyon olması devreni karlı olduğu gösterir. Meydana gelen osilasyonlar LC alçak geçiren filtresinin rezonans frekansında meydana gelmektedir. Yerleşme zamanı, evirici çıkışının ani yüklenme sonucunda referans sinyali %1 hata payı içerisinde takip etmeye başlama süresidir. Şekil 4.6’da görüldüğü üzere bu süre 50.3 ms frekansı 50Hz olan çıkış sinyali için çok yüksek bir değerdir. Bu değerler ışığında kontrolör sisteminin, eviricinin toparlanma süresi için kazanç değerinin artırılması ve rezonans frekansındaki salınımların geçirgenliğini azaltmak için filtre görevi görmesi gerekmektedir.



Şekil 4.7 Evirici sistemin kök yer eğrisi

Şekil 4.7’de evirici biriminin kök yer eğrisi yer almaktadır. Kök yer eğrisi ile sistem karakteristikleri hakkında ayrıntılı bilgi alınabilir. Özellikle köklerin imajinal eksenin solunda yer alması sistemin kararlı olduğunu göstermektedir (Kuo, 2002). Ayrıca köklerin yerine bağlı olarak salınım faktörü değerinden sistemin salınım değerinin yüksek olduğu görülmektedir. Bu durum sistemin darbe fonksiyonuna verdiği cevapta da görülmüştür. Kök yer eğrisi özellikle kutup eleme ve ekleme yöntemi ile gerçekleştirilen kontrolör tasarımlarında önemli bir rol oynamaktadır. Bu yöntemde istenmeyen kutuplar sisteme eklenen sıfırlar ile elenir ve hesaplanan kutuplar kontrol sistemine eklenir. Bu tip kontrolör sistemleri belirlenen hedeflerini büyük oranda sağlamalarına rağmen çok geniş bir bantta etkili olamazlar. Bu tip kontrolörler daha çok model tabanlı kontrolörlerdir. KGK eviricileri gibi çok değişken yükler ile çalışan sistemler için her yük tipi için aynı performansı sağlaması güçtür. Lineer yükler için elde edilen yüksek performans, lineer olmayan yükler için geçerli olmayabilir.

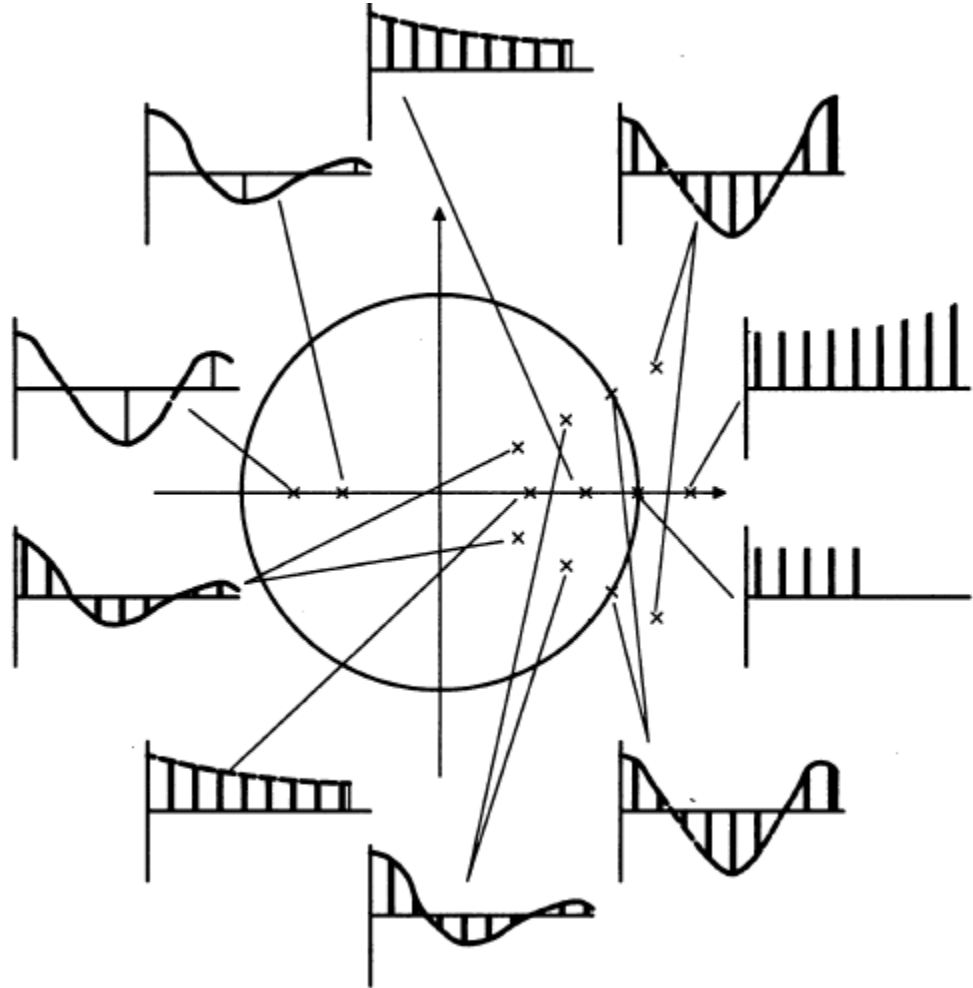


Şekil 4.8 Evirici biriminin frekans cevabı.

Şekil 4.8’ de evirici biriminin frekans cevabı yer almaktadır. Frekans analizinden görüldüğü üzere sistem baskın köklerinin bulunduğu frekansta rezonansa gittiği görülür. Ayrıca darbe cevabında osilasyon yaptığı görülür. Frekans cevabı incelendiğinde, 50Hz de sistem kazancının düşük olduğu ve sistem bant genişliğinin 1.25 kHz olduğu görülmektedir. Ayrıca 20 kHz anahtarlama bileşenlerinde yaklaşık olarak 56 dB düşüş görülmüştür. Bu filtreleme sayesinde anahtarlama frekansındaki bileşenlerin çıkış gerilimi üzerindeki etkileri oldukça düşürülmüştür. Fazör cevabına bakıldığında sistemin kapalı çevrim cevabının kararlı olduğu ve faz marjının düşük olduğu görülmüştür.

Yapılan analizlere bağlı olarak, kontrolör tasarımı kullanılmak üzere frekans ve kök yer analizlerinden evirici hakkında bilgi toplanmıştır. Bu bilgiler ışığında gerçekleştirilecek kontrolör tasarımı bazı kısıtlamalar söz konusudur. Bu kısıtlamalar kontrol sisteminin yapısı, duyarlılığı ve kararlılık kriterleri açısından ek kısıtlamalar mevcuttur. Bu kısıtlamalardan en önemlisi KGK evirici biriminde yüklerin bilinmemesi, kutup kompansezyon gibi sistem modeline dayalı kontrol sistemleri her yük tipi altında istenen kriterleri sağlamamaktadır. Bazı yük durumları altında yüksek performans ile çalışan kontrolör, diğer bir yük altında kararsızlığa gidebilir. Bu nedenle kontrolör sistemlerinin daha

geniş bir sonuç kümesine sahip olması için kontrolör yapıları kazanç ve bant genişliği kriterleri kapsamında değerlendirilerek sistemin daha geniş çalışma aralığında sonuca ulaşması sağlanmalıdır. Diğer bir kısıtlama unsuru ise kontrolör sisteminin kazanç değerinin yüksek tutulması unsurudur. Kontrolör sisteminin kazanç değerinin yükseltilmesi sistemin dinamik cevabının daha etkin olmasını sağlamaktadır. Kazanç değerinin yükseltilmesi sistemin bant genişliğini arttırmaktadır. Kontrolör sisteminin bant genişliğinin artması sistemin gürültülere duyarlılığını arttırmaktadır. Yükselen bant genişliği ile beraber gürültülerin sisteme geçişi kolaylaşır. KGK eviricileri gibi yüksek gürültü seviyesine sahip uygulamalarda kontrol sisteminin gürültüye hassasiyeti istenen bir durum değildir. Bu durum ileriki aşamalarda parametre değişimleri ile meydana gelen bant genişliği değişimi ile görülen osilasyonların etkisi görülecektir.



Şekil 4.9 Kutupların z domeninde davranışları (Irfan, 1997)

Kontrolörün dijital olarak gerçekleştirilmesinde meydana gelen diğer bir unsur ise z-domenine aktarılması sırasında kullanılan yöntemin sistem kutuplarını birim çember dışına çıkarması söz konusu olmaktadır. Dijital kontrol çalışmaları açısından s domeninde tasarlanan kontrol sisteminin tustin yöntemi, ZOH yöntemi, geri ve ileri transfer yöntemi veya kök yer eğrisi dönüşümleri ile gerçekleştirilebilir; ancak dönüşüm esnasında meydana gelen kazanç ve kutup değişiklikleri sistemi birim çember dışına çıkararak, sistemi kararsızlığa sürükleyebilir. Şekil 4.9’da kutupların dijital z domenindeki davranışları gösterilmiştir.

Evirici kontrol çalışmaları ilk aşamada tek bir gerilim kontrolörü üzerine odaklanmıştır. Gerilim kontrolörlerin ilk aşamasında PID kontrolörü denenmiştir. Ancak tek bir PID kontrolörün tüm yük davranışları için yetersiz kaldığı görülmüştür. Evirici birimi lineer yüklerde iyi performans göstermesine rağmen lineer olmayan yük durumlarında kararsızlığa gitmiştir. Daha sonraki aşamalarda ise kök yer eğrisi üzerinde kutup eleme yöntemi uygulanarak sistemin kararlı çalışması sağlanmış; ancak lineer olmayan yüklerden kapasitif ve endüktif yüklerde aynı performans yakalanamamıştır.

Bu çalışmalara ek olarak bulanık mantık, yapay sinir ağları gibi uygulamalar ile kontrol sistemleri gerçekleştirilmeye çalışılmış özellikle bulanık mantık uygulamaları iyi performans vermelerine rağmen kontrol işlemcisine getirdikleri işlem yükü açısından tercih edilmemiştir.

Yapılan tekli gerilim kontrolörleri ardından kaskad kontrolör sistemleri incelenmiştir. Evirici kontrol sistemlerinde kaskad kontrolör çalışmaları kaskad PI ve sonlu zaman kontrolleri yaygın olarak kullanılmıştır. Sonlu zaman kontrolleri geçici hal cevabı açısından en hızlı ve etkin cevabı sağlayabilmesine karşın kontrolörün yüksek kazançlı olması kontrol sisteminin gürültülere hassasiyetini oldukça arttırmıştır. Ayrıca sonlu zaman kontrolörünün parametrelerinin evirici çıkış filtre parametrelerine göre belirlenmesi, yani model tabanlı olması parametre değişimlerinde ve çeşitli yük durumu altında performanslarını olumsuz etkilemektedir.

Parametre değişimlerinden etkilenmemesi, gerektiği durumlarda parametrelerinin adaptif olarak ayarlanabilmesi uygulama kolaylığı açısından kaskad PI kontrol sistemi tercih edilmiştir. PI kontrolörler dijital kontrol uygulamalarında yaygın olarak kullanılmaktadırlar. Ayrıca ayırık zaman kontrol modelleri ve işlemleri DSP kontrolörlere aşırı işlem yükü getirmemektedir. Şekil 4.10’da evirici birimi için uygulanmış bir kaskad PI kontrol sistemi görülmektedir. Bu yapıda kontrol sisteminin çekirdeğinde sistemin dinamik cevabını kontrol eden PI akım kontrolörü ve dış kısımda yer alan gerilim kontrolörüdür. Gerilim kontrolörünün en önemli görevi sistemin kararlı hal hatalarını gidermektir. Akım kontrolörün diğer bir

için tustin yaklaşımı ve dörtgen (rectangular) yaklaşımı ile oluşturulacaktır. (4.35) eşitliğinde PID kontrolörün analog algoritması yer almaktadır.

$$u(t) = Kp * e(t) + Ki \int e(t) * dt + Kd \frac{de}{dt} \quad (4.35)$$

(4.35) eşitliğine laplace dönüşümü uygulandığında PID algoritması (4.36) durumundaki gibi ifade edilebilir.

$$u(s) = Kp * e(s) + Ki * \frac{e(s)}{s} + s * Kd * e(s) \quad (4.36)$$

İlk aşamada backward ya da dörtgen diferansiyel dönüşüm metodu ile ayrık hale getirdiğimizde s domeninden z domenine geçiş için (4.37) eşitliği kullanılır. Bu dönüşüm denkleme ile PID algoritmasının dörtlensel diferansiyel dönüşüm ile ayrık zaman algoritması (4.38) eşitliğindeki gibi elde edilir.

$$s = \frac{(1 - z^{-1})}{Ts} \quad (4.37)$$

$$u(n) = u(n - 2) + K_1 * e(n) + K_2 * e(n - 1) + K_3 * e(n - 2) \quad (4.38)$$

$$K_1 = Kp + \frac{Kd}{Ts} + Ki * Ts \quad (4.39)$$

$$K_2 = Ki * Ts - 2 * Kd / Ts \quad (4.40)$$

$$K_3 = \frac{Kd}{Ts} - Kp \quad (4.41)$$

Ek 2’de backward dönüşümlü PID anti-windup algoritmasının ayrık zamanda yazılmış C/C++ program akışı sunulmuştur.

PID algoritmasının ayrık zaman algoritmasına aktarılmasında kullanılan diğer yöntemlerden biri ise trapezoidal yaklaşımı veya Tustin yaklaşımı kabul edilebilir. (4.36) eşitliğine (4.42) dönüşümü uygulanırsa (4.38) eşitliğinde yer alan kat sayılar aşağıdaki gibi değişir.

$$s = \frac{2}{T} * \frac{z-1}{z+1} \quad (4.42)$$

$$K_1 = Kp + \frac{2 * Kd}{Ts} + Ki * \frac{Ts}{2} \quad (4.43)$$

$$K_2 = Ki * Ts - 4 * \frac{Kd}{Ts} \quad (4.44)$$

$$K_3 = \frac{2 * Kd}{Ts} - Kp + \frac{Ki * Ts}{2} \quad (4.45)$$

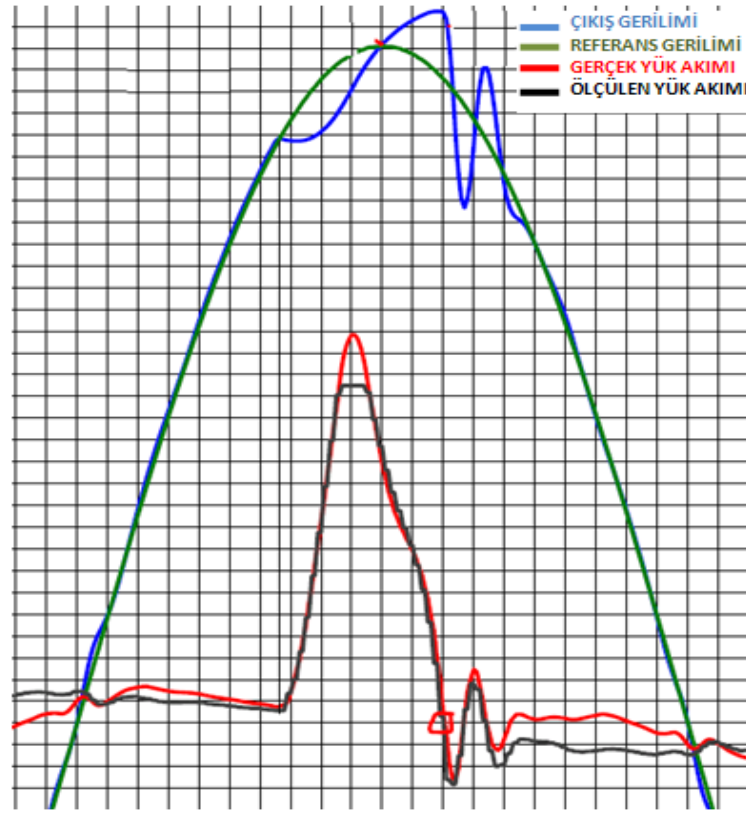
Bu katsayılara göre PID algoritmasının Tustin yaklaşımına göre transfer fonksiyonu (4.46) eşitliğinde sunulmuştur.

$$G_c(z) = \frac{K_1 + K_2 * z^{-1} + K_3 * z^{-2}}{1 - z^{-2}} \quad (4.46)$$

Ek 1’de Tustin dönüşümlü PID anti-windup algoritmasının ayrık zamanda yazılmış C/C++ program akışı sunulmuştur.

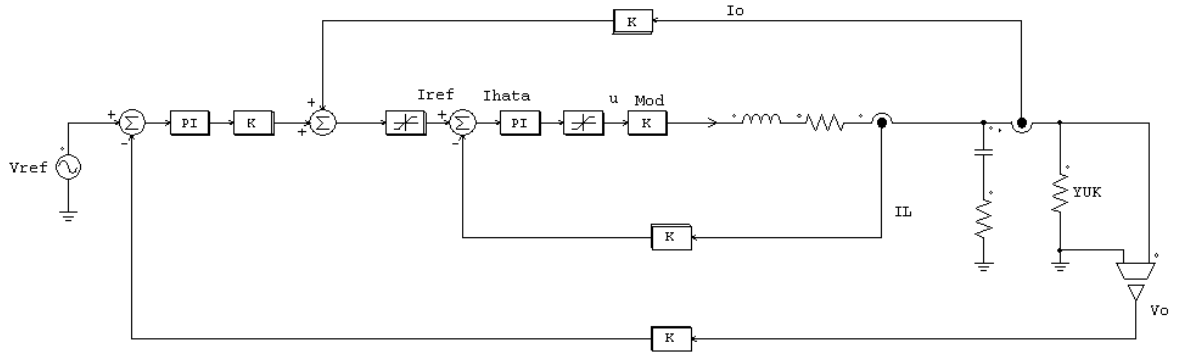
Kaskad PI kontrolör uygulamasında yukarıda belirtilen ayrık zaman PID algoritmaları aynen kullanılabilir. Bu algoritmaların PI kontrolör olarak çalışmasını sağlamak için Kd katsayısını sıfırlamak yeterli olacaktır.

Ayrık PI kontrolörün katsayılarının belirlenmesinde kontrol döngülerinin bant genişliği göz önünde bulundurularak, tasarımı gerçekleştirilmiştir. Sistemin gürültü duyarlılığını sağlamak amacı ile Kp oransal sabiti 1.0 olarak tutulup Ki kazancı ile bant genişliği ayarı sağlanmıştır. Ki sabiti PI kontrolün tepki hızını belirleyen katsayıdır. Kaskad PI sistemi olarak iç kısımda yer alan akım kontrolörü sistemin dinamik cevabını kontrol eder. Bu ani yük değişimleri, yük giriş ve çıkışları gibi ani değişimlerde sistemi kontrol eder. Kısa devre durumlarında ise akım sınırlayıcı olarak sistemi korumaya alır. Akım sınırlama sırasında akım değeri sınırlandırılarak, gerilimin düşmesi sağlanır. Bu sayede anahtarlama elemanlarının belirlenen süre kapsamında kısa devre ve aşırı yük dayanımı göstermesini sağlar. Gerilim kontrolörü ise evirici çıkışının kararlı hal durumunu kontrol etmektedir. Yapılan çalışmalarda akım kontrolörünün daha hızlı çalışması gerekmektedir. Bu nedenle akım kontrolü örnekleme zamanı Ts iken, gerilim kontrolörü ise 2*Ts olarak belirlenmiştir. Kaskad PI algoritması tüm yükler için yukarıda sıralanan özellikleri sağlamış ve sürekli hal cevabında kararlılık sağlamaktadır. Lineer yüklerde ve bu yüklerin giriş anlarında olumlu performans sağlamıştır. Lineer olmayan yüklerde ise kararlı çalışma durumu sürdürülmüş; ancak THD performansı olarak istenen seviyede sağlayamamıştır. Lineer olmayan yüklerde evirici çıkış gerilimleri üzerinde osilasyonlar ve kontrolörün dinamik cevabı açısından tepe akım civarında performansının düşük kaldığı görülmüştür,



Şekil 4.11 Kaskad PI lineer olmayan yük çıkışı

Kaskad PI kontrolörü lineer yüklerde ve endüktif yüklerde yüksek performans sağlarken, lineer olmayan yüklerde özellikle tepe faktörü yüksek olan kapasitif yüklere karşı istenen düzeyde cevap veremediği görülmüştür. THD performansı olarak %12.5 gibi ortalama bir değer sunmuştur. Bu nedenle kontrolörün performansını yükseltmek amacı ile bazı eklemelerin yapılması ön görülmüştür. Evirici birimi yüklerinin kontrol sistemine bozucu etki yapması ve yüklerin kontrol sistemi için bilinmeyen bir unsur olması, sadece belli bir yük yapısı için önlem alınmasını mümkün kılmazken, kapasitif yükler gibi darbe yüklenme etkisi yaratan yüklerde performansının düşmesine neden olmaktadır. Bu performans düşüklüğünü gidermek ve kontrol sisteminin her yük altında istenen performansta çalışabilmesi için yük akım bilgisinin sisteme dahil edilerek, sistemin dayanıklılığının artırılması ön görülmüştür. Yük akımı akım referansına etki olarak dahil edilmek üzere gerilim kontrolörünün çıkışına bağlanmıştır.



Şekil 4.12 Kaskad PI kontrolörüne yük akımı bilgisinin eklenmesi.

Şekil 4.12’de Kaskad PI kontrol sistemine yük akım bilgisinin eklemiş durumdaki yapısı görülmektedir. Bu yapı yük akımlarının okunması açısından sistemin maliyetini yükselten bir durum oluştursa da evirici birimleri için ileride yapılacak olan yük paylaşımli paralelleme çalışmalarında kullanılması gerekmektedir. Yük akımı bozucu etkisi ilk aşamada çalışmalarında akım sensörleri vasıtası ile kontrolöre dahil edilmiştir. Yük akımının akım referansına eklenmesi kontrolörün bozucu dayanımını yükseltmiştir. Yapılan çalışma ile THD değerinde %2’lik bir düşüş görülmüştür.

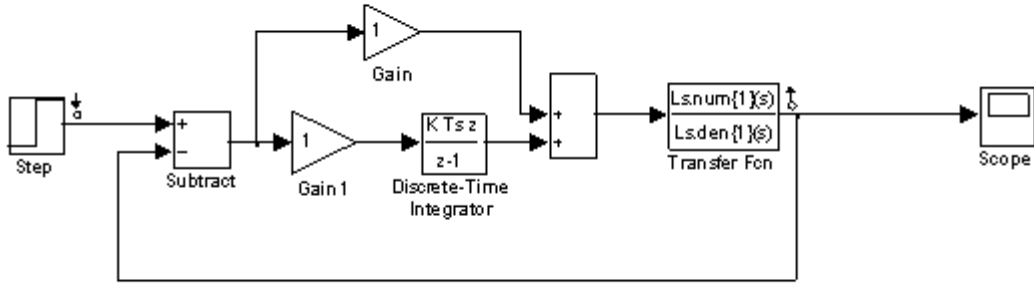
Bu çalışmanın ardından eklenen yük akımı döngüsünün etkinliği arttırmak ve meydana gelen gecikmeleri gidermek amacı ile yük akımının bir önceki ve güncel değeri göz önünde bulundurarak, bir sonraki yük akım değerini (4.47) eşitliği ile tahmin etmektedir.

$$I_o(k + 1) = \left(\frac{I_o(k) - I_o(k-1)}{2} \right) + I_o(k) \quad (4.47)$$

Yük akım tahminin akım ileri besleme döngüsünde gerçekleşmesi sayesinde kaskad PI kontrolörün dayanıklılığı daha da artmış ve çıkış gerilimi THD değerinde de düşüş görülmüştür.

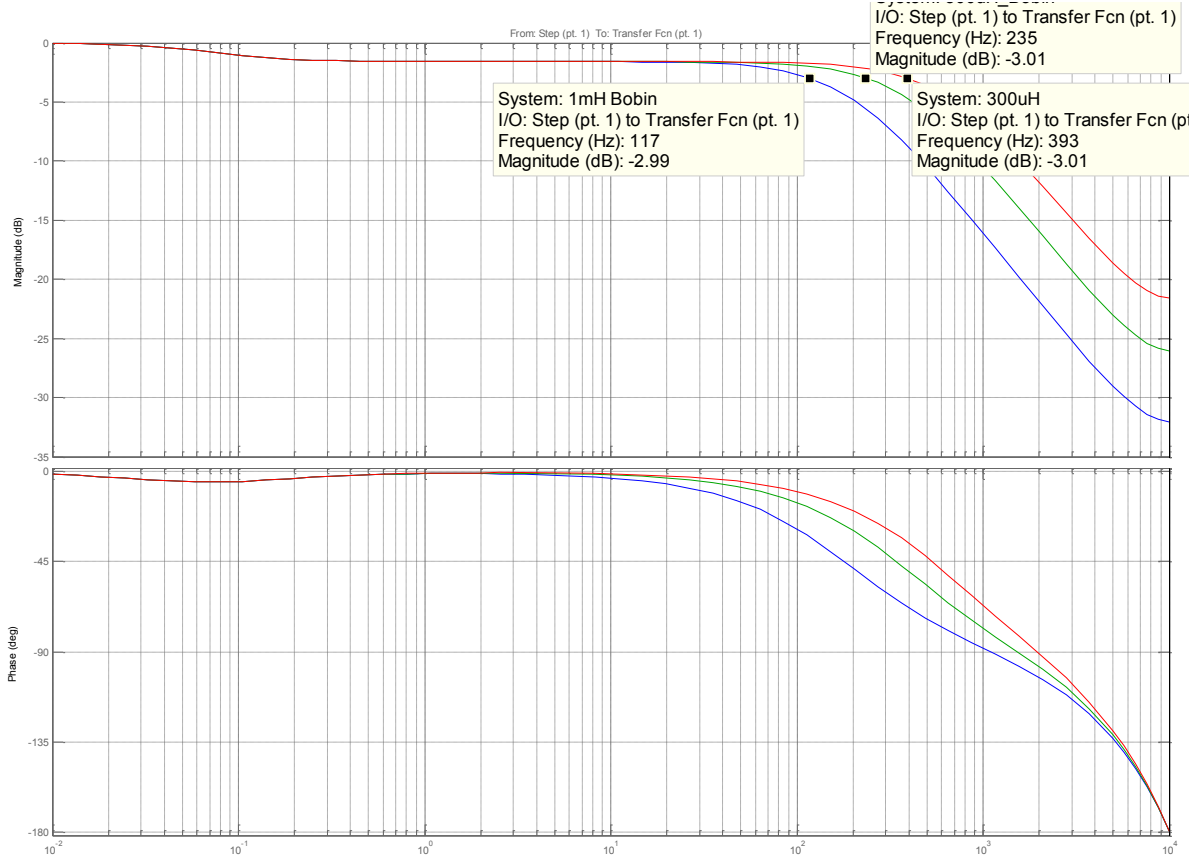
Yapılan bu düzenlemelerin ardından alınan ölçümlerde lineer olmayan yüklerin tepe değerlerine yakın bölümlerde osilasyonlar tespit edilmiştir. Bu osilasyonlar 3.4 bölümünde ayrıntılı olarak incelediğimiz çıkış filtre bobinin üzerinden geçen akıma bağlı olarak geçirgenlik değerinin düşmesine bağlı olarak, bobin değerinde meydana gelen düşüşten kaynaklanmaktadır. Özellikle bu düşüş yüksek güçlü eviricilerde kullanılan nüve malzemesinin yapısına bağlı olarak önemli derecede görülmektedir. Nüve üreticileri aşırı akımlarda meydana gelen bu düşüşün nüve geçirgenlik değerinin %30 ila % 40 arasında meydana gelmesini ön görmektedirler. Bu durum çıkış filtre bobinin boyutlandırılmasını tepe faktörü yüksek yüklere bağlı olarak yapılması ile önüne geçilebilir; ancak bu şekilde yapılan

çıkış filtre bobin aşırı boyutlandırmaya neden olmaktadır. Özellikle tepe faktörü 3 ila 5 arasında değişen yüklere göre yapılacak boyutlandırmada yaklaşık olarak %40'lık bir büyümeye neden olmaktadır. Bobin değerindeki bu değişimlerin kontrol sistemine ve seçilen boyutlandırmanın maliyet analizleri yapılmalıdır. Kontrol sistemi açısından analizleri gerçekleştirilmiştir. Buna göre, akım döngüsü analizleri için akım referansı ve bobin akımı arasındaki akım kontrol bölümü ele alınmıştır.



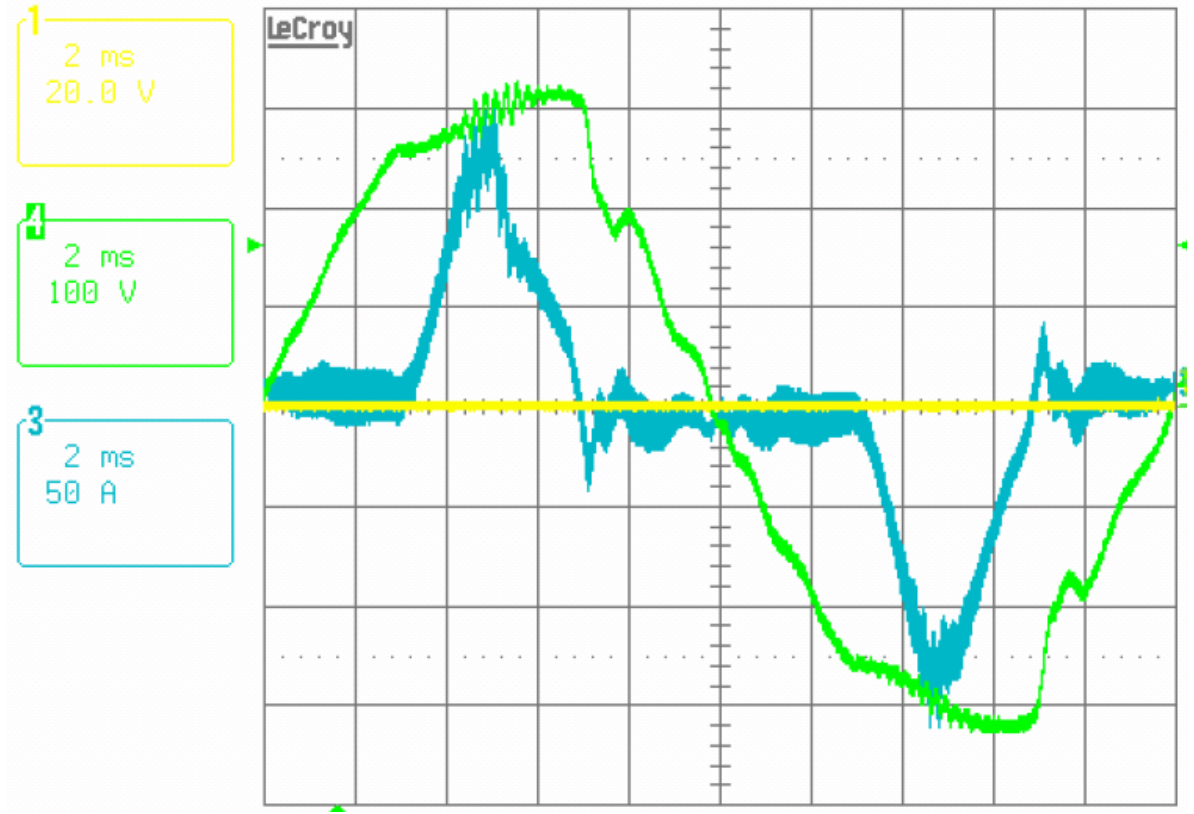
Şekil 4.13 Akım kontrol bölümü

Şekil 4.13'de akım kontrol bölümü yer almaktadır. Bu bölümün bant genişliği sistemin dinamik cevabını ve sistemin gürültü dayanımını etkilemektedir. Kontrol sistemi açısından bobin değerinin üzerinden geçen akımın artışıyla ters oranlı olarak düşmesi sistemin bantgenişliğini artırmaktadır. Kontrol sisteminin bantgenişliğinin artması sistemin dinamik cevabını iyileştirirken, sistemin gürültü geçirgenliği de artmaktadır. Şekil 4.14 de bobin değerinin değişiminin akım kontrol döngüsü bant genişliğine etkisi gösterilmiştir. Bu incelemeye göre nominal akım değerinde bant genişliği yaklaşık 120 Hz olan akım kontrol bölümünün bant genişliği lineer olmayan yükün tepe değeri olan 25A değerine ulaşmasıyla beraber bant genişliği 400 Hz'e yükselmiştir. Evirici akım kontrol birimi tepe akımın akışı sırasında 400 Hz frekansındaki gürültülerin geçişine açık olacaktır.



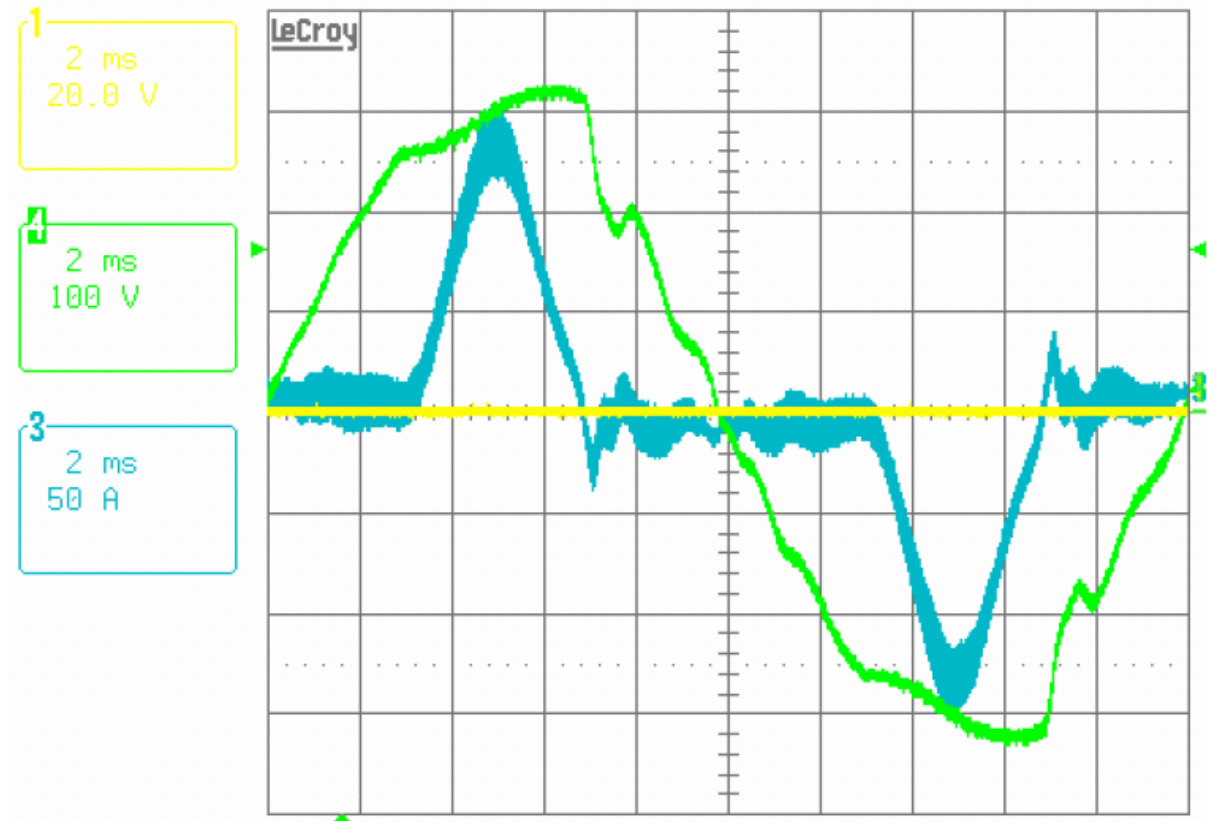
Şekil 4.14 Bobin değerinin akım kontrol birimi bant genişliğine etkisi.

Evirici biriminde meydana gelen bu durum benzetim çalışmaları sırasında genellikle ideal bobinlerin kullanılması nedeni ile görülememektedir. Bu durum genel itibari ile yüksek güçlü eviricilerin lineer olmayan yükler veya aşırı akım durumlarında ortaya çıkabilir. Şekil 4.15’de lineer yük altında tepe akımı geçişi sırasında evirici çıkış gerilimi ve çıkış filtre bobin akımında meydana gelen parazit sinyali görülmektedir. Bu durum performans kriteri olan THD değerini büyük oranda etkide bulunmasa da anahtarlama elemanları açısından ve çıkışta yer alan hassas yükler açısından önemli etkileri vardır. Özellikle hassas elektronik sistemlerde ve ölçüm cihazlarında önemli hatalara neden olabilmektedir. Bu durumu gidermek üzere akım kontrolörü üzerinde düzenlemeye gidilebilir. Bu amaçla değişen bobin değerine bağlı olarak değişen akım kontrol birimin bant genişliğini sabit tutmak üzere PI kontrolörü bant genişliğinin değiştirilmesi ön görülmüştür. K_p oransal kat sayısı akım kontrolörü bant genişliğine doğrudan etkisi bulunmaktadır. Bobin üzerinden geçen akıma bağlı olarak oluşturulan tablo vasıtası ile K_p değerlerinin güncellenmesi şeklinde sağlanmıştır.



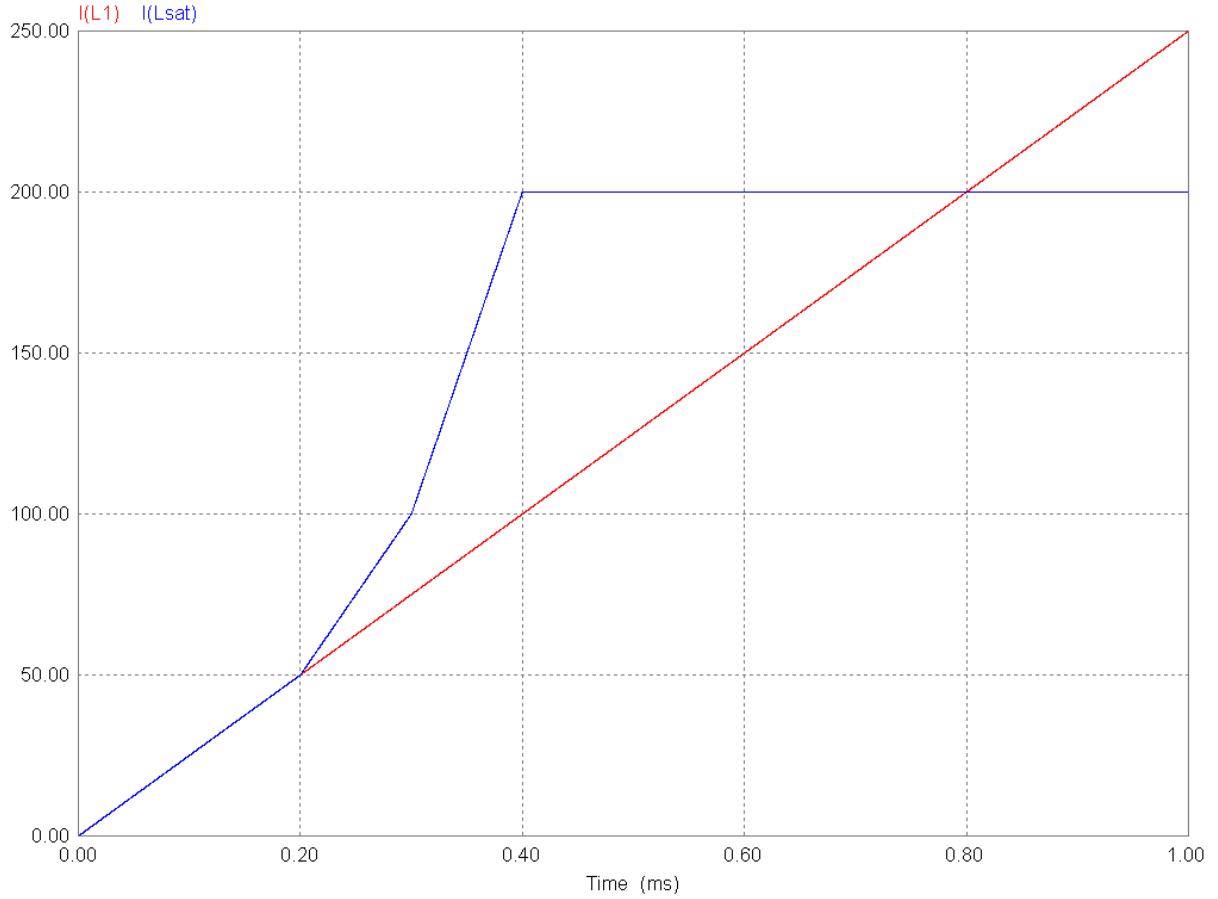
Şekil 4.15 Lineer olmayan yük altında çıkış geriliminde ve akımında meydana gelen parazit.

Bant genişliği artışını dengelemek amacı ile artışa ters orantılı olarak K_p değeri azaltılmıştır. Bu tablonun oluşturulması geçen akım aralığına bağlı olarak her 1A artışa bağlı olarak oluşturulabileceği gibi bobin değerinin belli kırımları içinde oluşturulabilir. Bu uygulamada bobin değerinin %50 ve %30 değişimlerine karşılık gelen akım değerleri için tablo düzenlenmiştir. Şekil 4.16 da K_p değerinin değiştirilmesi ile çıkıştaki parazitlerin giderildiği görülmektedir.



Şekil 4.16 Akım kontrolörün K_p değerinin parazit oluşumuna etkisi.

Şekil 4.17’ de üzerinden geçen akımla değeri değişmeyen ideal bobin ile üzerinden geçen akıma bağlı olarak akımın yükselme hızında meydana gelen değişim görülmektedir. Şekil 4.17’de mavi ile gösterilen doyumlu bobine ait akımın değişimi görülmektedir. Akım artışı ile beraber bobin değerinin düşmesi üzerinden geçen akımın değişim hızının artmasına neden olmaktadır. Aynı şekilde kırmızı ile gösterilen akım ise ideal bobine ait akım değişimidir. İdeal bobin üzerinden akım lineer olarak değişmektedir. Bunun nedeni ideal bobinin üzerinden geçen akıma bağlı olarak değerinin değişmemesidir.

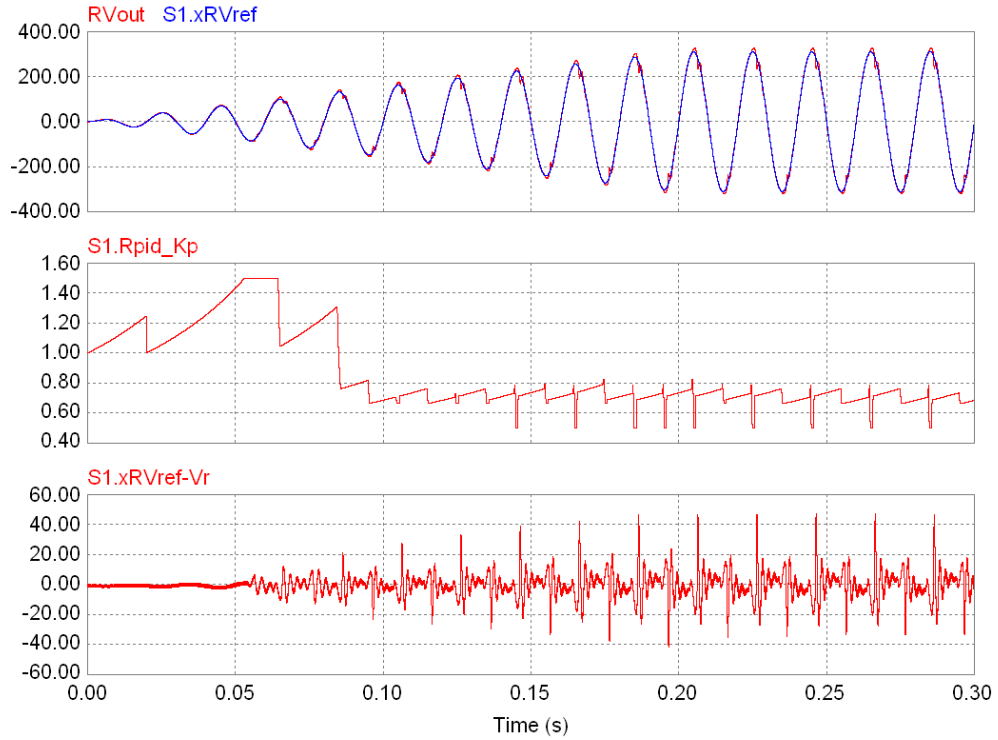


Şekil 4.17 İdeal bobin (IL1) ve Saturasyonlu bobin (ILsat) akımı karşılaştırması.

Akım kontrolör üzerinde gerçekleştirilen bu geliştirme uygulamaları evirici çıkış performansında önemli etkileri bulunmuştur. Yapılan bu çalışmalar sayesinde kaskad PI kontrolörü ile elde edilen %12 THD'si yapılan yük akımı eklentisi, yük akımının bir sonraki değerinin hesaplanması ve bant genişliği düzenlemesi çıkış THD değerini %5 değerinin aşağısına çekilip, kontrolör hedeflerinin başında yer alan THD hedefinin yakalanmasını sağlamışlardır. Bu çalışmalara ek olarak gerilim kontrolörü üzerinde yapılan donanımsal çalışmalar sürecinden alınan verilerin değerlendirilmelerine bağlı olarak uyarlanan bir performans artırıcı bir uygulamadır.

Bu uygulama gerilim PI kontrolörün dinamik cevabını yükseltmek amacı ile uygulanmıştır. Bu uygulamada gerilim kontrolörünün ilk etapta belirlenen kat sayılarının gerilim kontrolörü hata bilgisine bağlı olarak güncellenmesi prensibine bağlı olarak gerçekleştirilmiştir. Yapılan donanımsal ve deneysel çalışmalar sürecinde özellikle hızlı değişen yük akımlarına karşın gerilim kontrolörünün aynı yükselme hızı ile tepki vermesi üzerine geliştirilmiştir. Özellikle yük akımları evirici kontrolör sistemi için bozucu etki yaratmaktadır. Özellikle lineer olmayan kapasitif yüklerin davranış yapısı, akım değerlerinin hızlı değişimi kontrolör üzerinden

önemli bozucu etki göstermektedir. Bu bozucu etkiyi azaltmak üzere akım kontrolör bölümüne yük akımı bilgisinin dahil edilmesi ile önemli derecede performans katkısı sağlanmıştır. Gerilim kontrolörü kapsamında yapılan çalışmalarda lineer olmayan yüklerde en yüksek akımın çekildiği gerilimin tepe bölgesinde gerilim çıkışının referansı izleyemediği görülmüştür. Bu kapsamda PI kontrolör tepkisini, yükselme zamanını yükseltmek amacı ile K_p değerinin artırılması kontrol sisteminin gürültü dayanımını düşürmektedir. Bu çalışma kapsamın gerilim kontrolörü K_p oransal katsayısının gerilim kontrolü hata sinyali değerinin artması ile beraber artırılması ve hata sinyalinin küçülmesi ile beraber K_p oransal katsayısının düşürülmesi prensibine dayanmaktadır. Gerilim hata sinyali büyüdükçe K_p değerinin artırılarak, referans sinyaline daha hızlı yaklaşması ve yaklaşma ile beraber ise bu K_p değerinin kısılmasına bağlı olarak kazancın eski durum koşullarına çekilmesine ve gürültü dayanımının korunması sağlanmıştır.



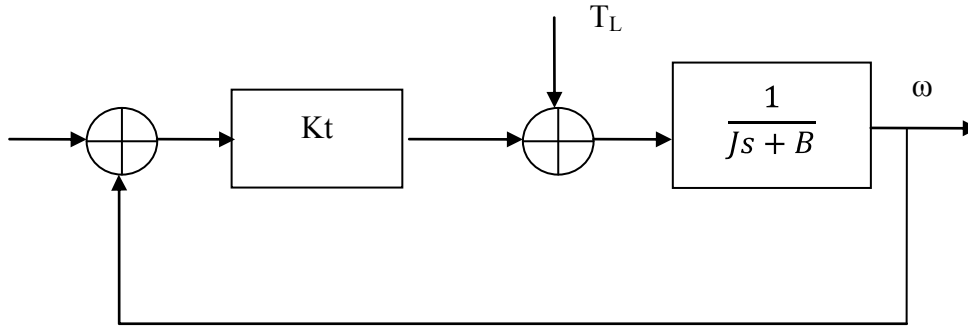
Şekil 4.18 Gerilim kontrolörü K_p değerinin hata sinyaline bağlı olarak değişimi.

Yapılan bu çalışma ile gerilim çıkış THD değerinde %0.4 gibi bir düşüş sağlanarak, evirici çıkış geriliminin %5 değerinin altına çekilmesini sağlamıştır. Bu yöntem deneysel olup sağladığı performans katkısına bağlı olarak uygulanabilir.

Bu aşamaya kadar yük akımının akım sensörleri ile okunması ile önemli performans kazancı sağlamıştır. Akım sensörleri KGK eviricilerinde yük ve bobin akımları ölçümü için kullanılan donanımlardır. Özellikle yüksek güçlü uygulamalarda okuma devreleri ve kendi maliyetleri

ile beraber önemli bir kalem olarak görülmektedir. Akım sensör ve uygunlaştırma devre maliyetlerinin indirgenmesi için yük akım değerlerinin bozucu gözlemci ile algılanması çalışmaları yürütülmüştür.

Yük akımının bozucu etkisinin giderilmesinin sistem performansı açısından katkıları daha önce yapılan akım sensörlü ölçümler ile yürütülen kontrollerde görülmüştür. Yapılan bu kontrol çalışmaları evirici birimi üzerinde bozucu etkisi yük akımının algılanması için bozucu gözlemci yöntemi kullanılacaktır. Bozucu gözlemciler, DA servo motorlarında aynı kapsamda bozucu etki yaratan yük torkunu algılamak üzere yaygın olarak kullanılmıştır. DA servo motor kontrol sistemleri yapı olarak oldukça evirici birimlerine benzemektedir. Evirici birimleri için elektriksel yük akımı bozucu etki yaratırken, DA motorları için mekanik yük torku bozucu etki yaratmaktadır. Şekil 4.19'da DA motoru modeli yer almaktadır.



Şekil 4.19 DA motor modeli

Bozucu gözlemci, tam dereceli Luenberger gözlemcileri ile kıyaslandığında tek dereceli daha basit gözlemci tipidir. Bozucu gözlemciler yapısının basitliği ile hem uygulama hem de işlem yükü açısından efektif uygulamalar gerçekleştirilebilir (Jang vd., 2001). Bozucu gözlemci ile gözlemlenen yük akımı daha önceki ölçüm ile elde edilen değer gibi akım referansı sinyaline dahil edilecektir. Bozucu gözlemcinin yapısı Şekil 4.20’ de gösterilmiştir.

Bozucu gözlemci tasarımına başlamadan evirici durum denklem modeli üzerinden kontrol edilebilirlik, gözlenebilirlik ve çıkış kontrol edilebilirliği analizleri yapılmıştır. (4.32) eşitliğinde elde edilen durum uzayı denklemi (4.48) eşitliğinde tekrar şekillendirilerek üzerinden bu analizler gerçekleştirilebilir.

$$\begin{bmatrix} \dot{I}_L \\ \dot{V}_o \end{bmatrix} = \begin{bmatrix} -R_L/L & -1/L \\ 1/C & 0 \end{bmatrix} * \begin{bmatrix} I_L \\ V_o \end{bmatrix} + \begin{bmatrix} 0 & 1/L \\ -1/C & 0 \end{bmatrix} * \begin{bmatrix} I_o \\ V_L \end{bmatrix} \quad (4.48)$$

$$V_o = [0 \ 1] * \begin{bmatrix} I_L \\ V_o \end{bmatrix}$$

(4.46) denkleminde değerler yerine koyulduğunda A matrisi boyutları 2x2 şeklinde elde edilir. Kontrol edilebilirlik açısından A matrisi boyutlarını m x n olarak kabul edersek (4.50) eşitliğinde yer alan kontrol edilebilirlik koşulunun sağlanması gerekir.

$$Q_c = [B \ B * A] \quad (4.49)$$

$$\text{rank}(Q_c) == n \quad (4.50)$$

(4.50) eşitliğinde Q_c ’in rank değeri ile eşit çıkması ile beraber sistemin kontrol edilebilir olduğu görülmüştür.

$$Q_n = [(C * B) \ (C * A * B) \ d] \quad (4.51)$$

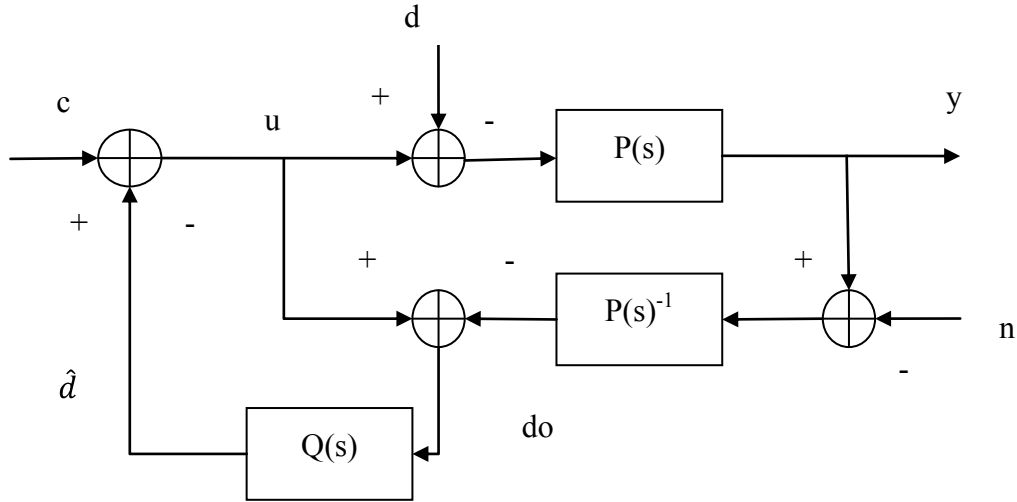
$$\text{rank}(Q_n) == m \quad (4.52)$$

(4.52) işleminin sonucunun koşu sağlaması ile sistem çıkışını kontrol edilebilir olduğu anlaşılmıştır. Sistemin gözlenebilir olduğunu anlamak içinse (4.53) eşitliğindeki matrisin (4.54) eşitliğinde yer alan koşulu sağlaması gerekmektedir.

$$Q_o = [C^T \ A^T * C^T] \quad (4.53)$$

$$\text{rank}(Q_o) == n \quad (4.54)$$

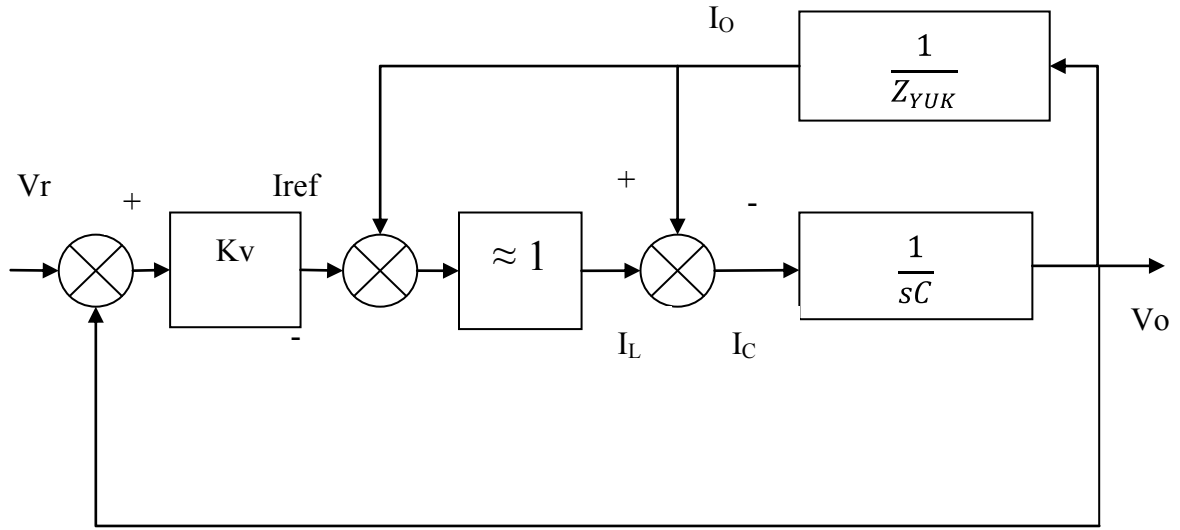
(4.54) denklemi koşulu sağlaması ile sistemin gözlenebilir olduğu anlaşılmıştır.



Şekil 4.20 Bozucu gözlemci yapısı

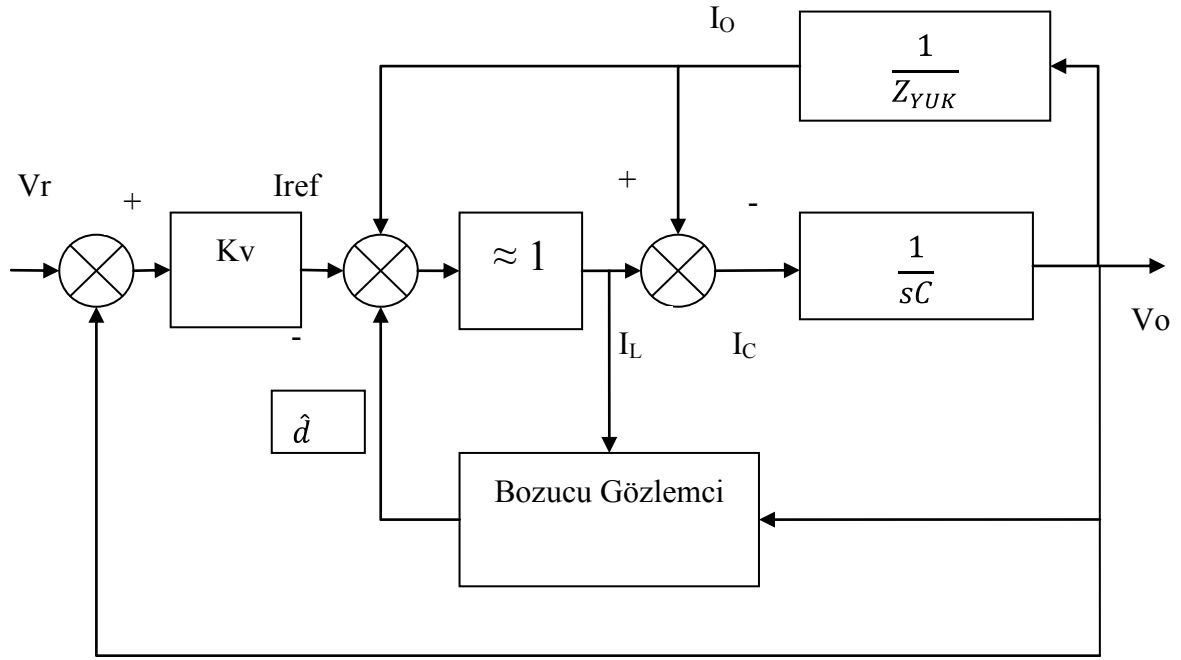
Şekil 4.20’de görüldüğü üzere bozucu gözlemci bir $P(s)$ sistemine entegrasyon şekli yer almaktadır. Burada d bozucu sinyalinin kontrol sistemine etkisi $P(s)^{-1}$ sistemin ters nominal modelinin kontrol sinyali ve çıkış üzerinden topladığı bilgiler ile bozucuyu tahmin edebilmesi sağlanmıştır. Ayrıca gözlemci sisteminin n gürültü girişlerinden etkilenmemesi için $Q(s)$ filtresi yer almaktadır. $Q(s)$ filtresi için alçak geçirgen, yüksek geçirgen ve butterworth tarzı çok dereceli filtreler uygulanabilir (Umeno vd., 1991).

Bu bozucu gözlemci yapısını evirici kontrol sisteminin gerilim kontrolüne uyarlanabilmesi için akım kontrol bölümünün kendi içinde ideal olarak kontrol edildiği kabul edilmelidir. Bu durum bozucunun tahmininde kullanılacak olan sistem nominal ters modelinin oluşturulmasında önemlidir. Akım kontrol bölümü akım PI kontrolörü ve çıkış filtre bobininden meydana gelmektedir. Bu bölüm, bozucu gözlemciye etkisi olmaması nedeniyle bir olarak kabul edilerek, yük akımı bozucu değeri gözlemlenebilir.



Şekil 4.21 Sadeleştirilmiş gerilim kontrol sistemi

Şekil 4.21’de sadeleştirilmiş gerilim kontrolü görülmektedir. Şekil 4.20 ile bu şekli eşleştirdiğimizde d bozucu sinyali için I_o yük akımı, y çıkış sinyali için V_o çıkış gerilimi, u sinyali için I_L bobin akımı, r için ise I_{ref} referans akımı karşılık gelmektedir. Bu kapsamda bozucu gözlemci, I_L bobin akımı ve çıkış gerilimi V_o ile bozucu etki yapan I_o yük akımı tahmin edilecektir. Akım kontrol bölümünün ideal olarak çalıştığı kabul edilerek, $P(s)$ olarak kondansatör denklemi kabul edilir. $P(s)$ nominal ters modeli için kondansatör denkleminin tersi kabul edilecektir. Açıklanan bu yapı eşleşmelerine bağlı olarak bozucu gözlemci yapısının kontrol sistemine Şekil 4.22’deki gibi dahil edilecektir.



Şekil 4.22 Bozucu gözlemci tabanlı gerilim kontrol sistemi

Şekil 4.22'deki bozucu gözlemcinin uygulanması ile bozucu denklemleri kondansatör denklemine bağlı olarak kontrol edilebilir.

$$P(s) = \frac{1}{sC} \quad (4.49)$$

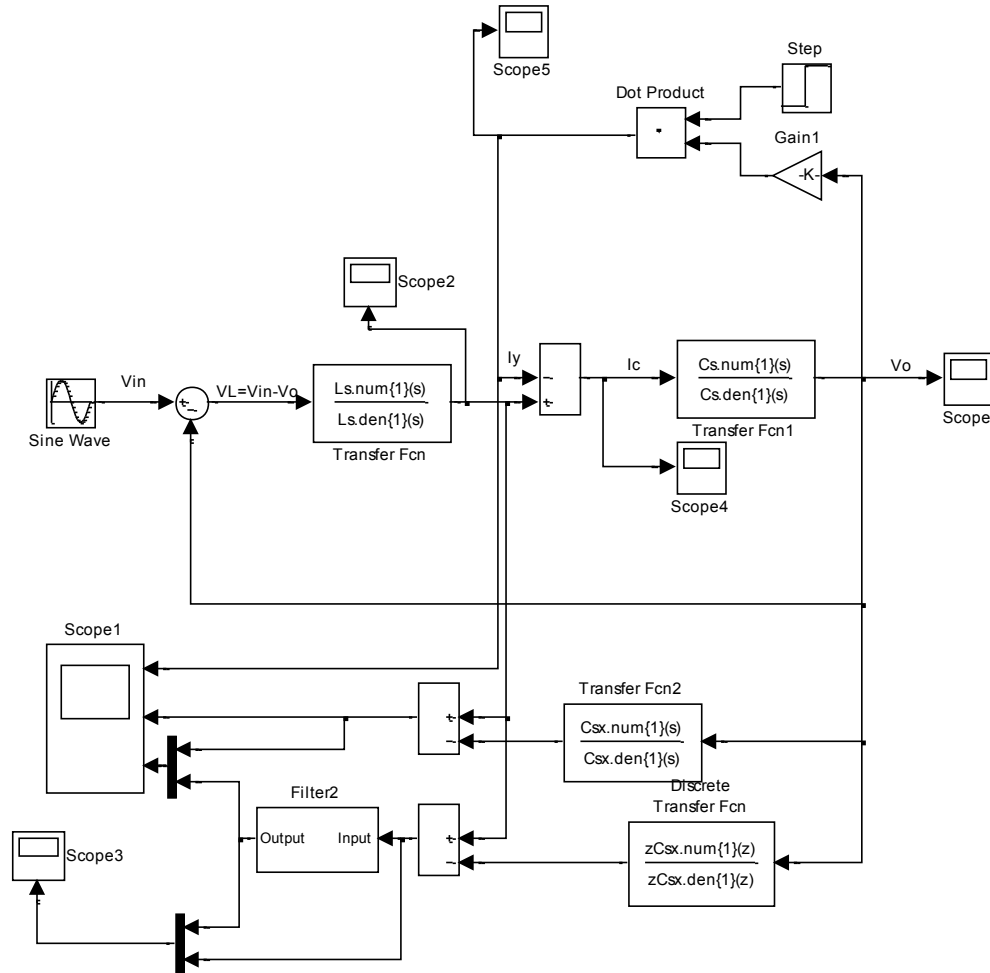
Sistem denkleminin normalize edilmiş tersini almak için pay ve payda derecelerini eşitleyecek şekilde kök yer eğrisinin merkezine uzak bir noktadan baskın olmayan bir sıfır eklenmiştir. Baskın olmayan sıfır elemanı reel eksen üzerine frekans cevabından da faydalanarak çok düşük kazançlı olarak kök yer eğrisine yerleştirilmiştir. Bunun sonucunda kök yer eğrisine A noktasına yerleştirilen bir reel sıfırla elde edilen normalize edilmiş ters fonksiyon (4.51) eşitliğinde sunulmuştur.

$$P_n(s) = \frac{As+1}{sC} \quad (4.50)$$

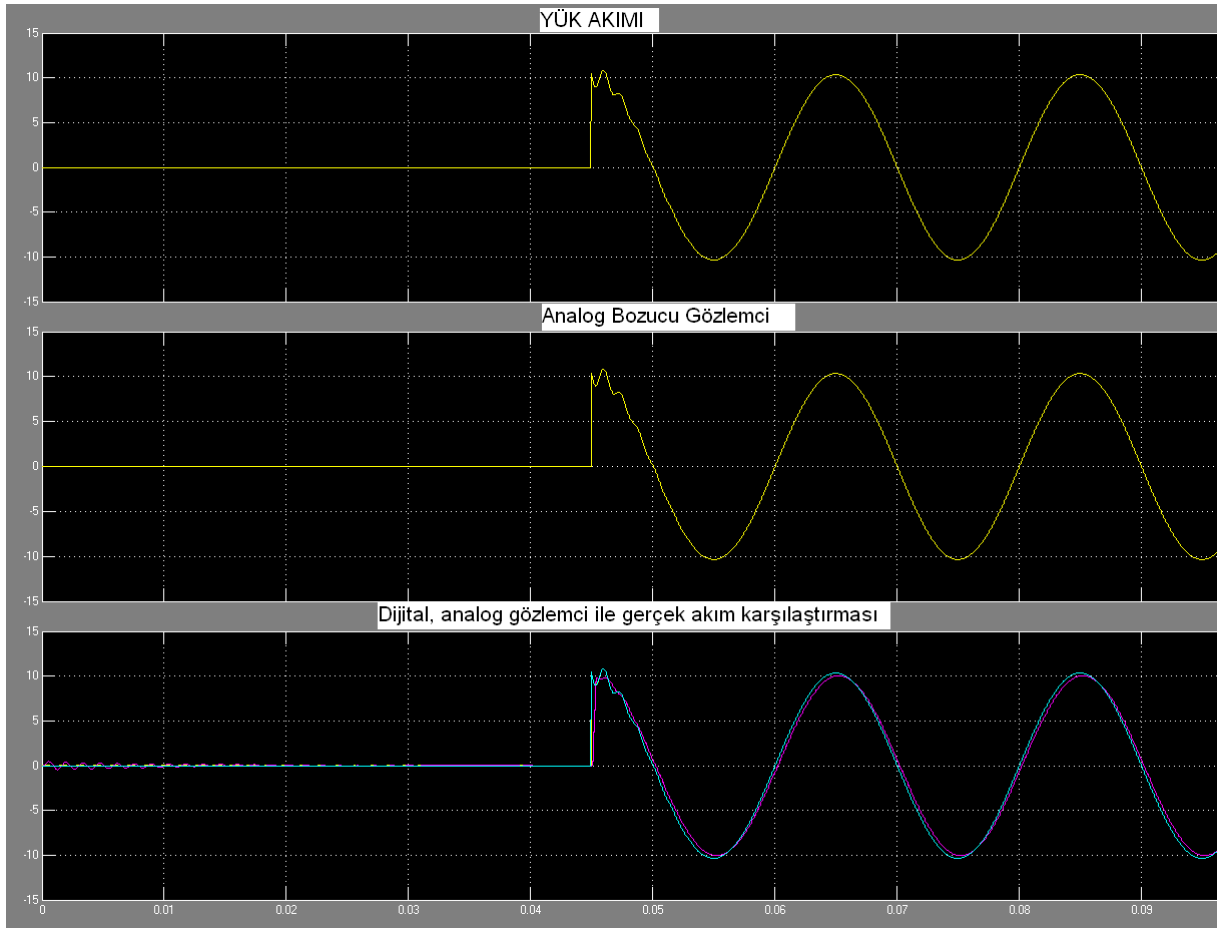
$$P_n(s)^{-1} = \frac{sC}{sA+1} \quad (4.51)$$

Q(s) ise sistemde var olan yüksek frekanslı gürültülerin engellenmesi amacı ile alçak geçiren bir filtre olarak tasarlanmıştır. Yapılan simülasyon çalışmasında SIMULINK ortamında yük akımının başarı ile gözlemlendiği görülmüştür. Yapılan çalışmada bozucu gözlemci birimi çıkış geriliminden aldığı değer ile çıkışından Ic kondansatör akımı elde edilmiştir. Bu değer

kontrol sinyali şeklinde alınan ve sisteme akım sensörleri tarafından ölçülerek dahil edilen bobin akımından çıkararak, $\hat{I}_o$ bozucu yük akımı değeri gözlemlenmiştir. Şekil 4.23’de gerçekleştirilen bozucu gözlemci test çalışması görülmektedir.



Şekil 4.23 Bozucu gözlemci test benzeşim uygulaması.



Şekil 4.24 Gözlemci test simülasyonu çıktıları.

Şekil 4.24 de görüldüğü üzere uygulanan bozucu gözlemci simülasyonun çıktıları yer almaktadır. Bu çalışmada gözlemci akımlarının gerçek akım değeri ile birebir uyuştukları görülmüştür. Dijital gözlemci çıkışında bir gecikme görülmüştür. Ancak bu gecikme $Q(s)$ filtresinin optimizasyonu ile giderilebilir.

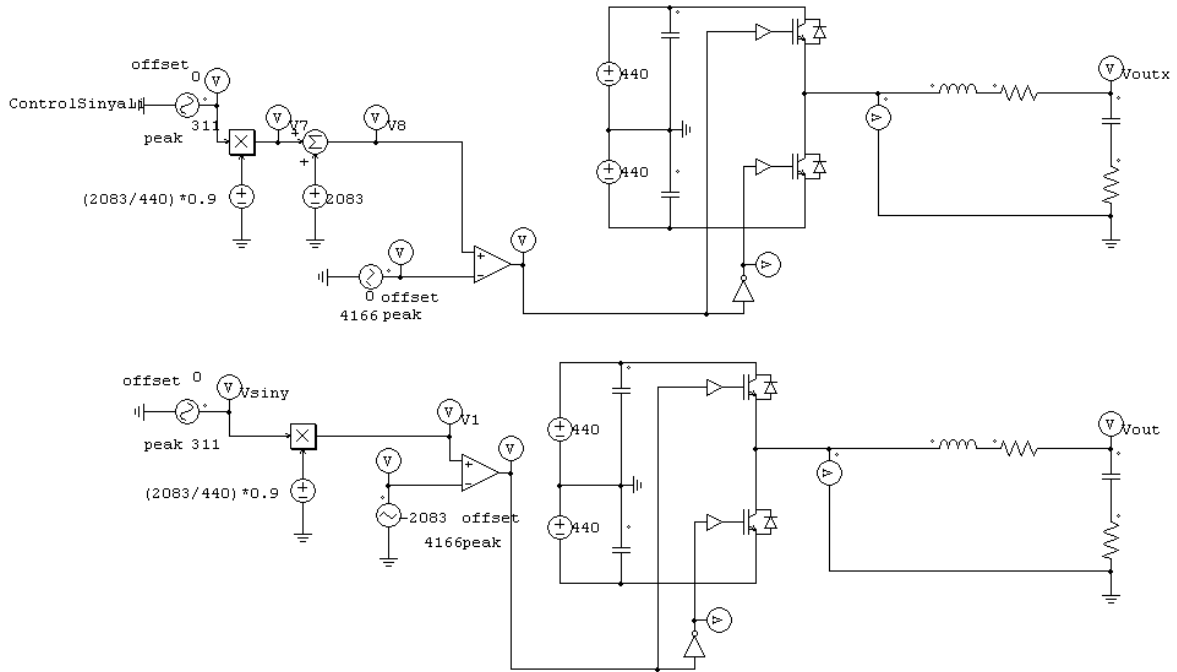
Çalışmanın ikinci aşamasında çıkarılan bu gözlemci algoritması tüm evirici yapısının dahil olduğu tam benzeşim ortamında test edilmiş ve ölçüm alınan benzeşim çalışmaları ile karşılaştırılmıştır. Gözlemci ile gerçekleştirilen çalışmalarda performansta bir düşüş görülmemiştir. Bozucu gözlemci ile akım sensörlerine gerek kalmadan başarı ile kontrol sistemine uygulanmıştır. Evirici sistemine bozucu etki oluşturan yük akımı gözlemci ile tahmin edilerek, kontrol sistemin dayanıklılığı artırılmıştır.

5. BENZETİM ÇALIŞMALARI

Benzetim çalışmalarına yönelik olarak PSIM ve MATLAB programları kullanılmıştır. Özellikle PSIM içinde yer alan dll bloğu sayesinde C programlama dilinde oluşturulan algoritmalar DSP tabanlı kontrolör sistemlerine aktarılabilir. MATLAB ortamında gerçekleştirilen çalışmalarda daha çok sinyal analiz işlemleri yürütülürken, ayrıntılı devre benzetim çalışmaları PSIM üzerinde yürütülmüştür.

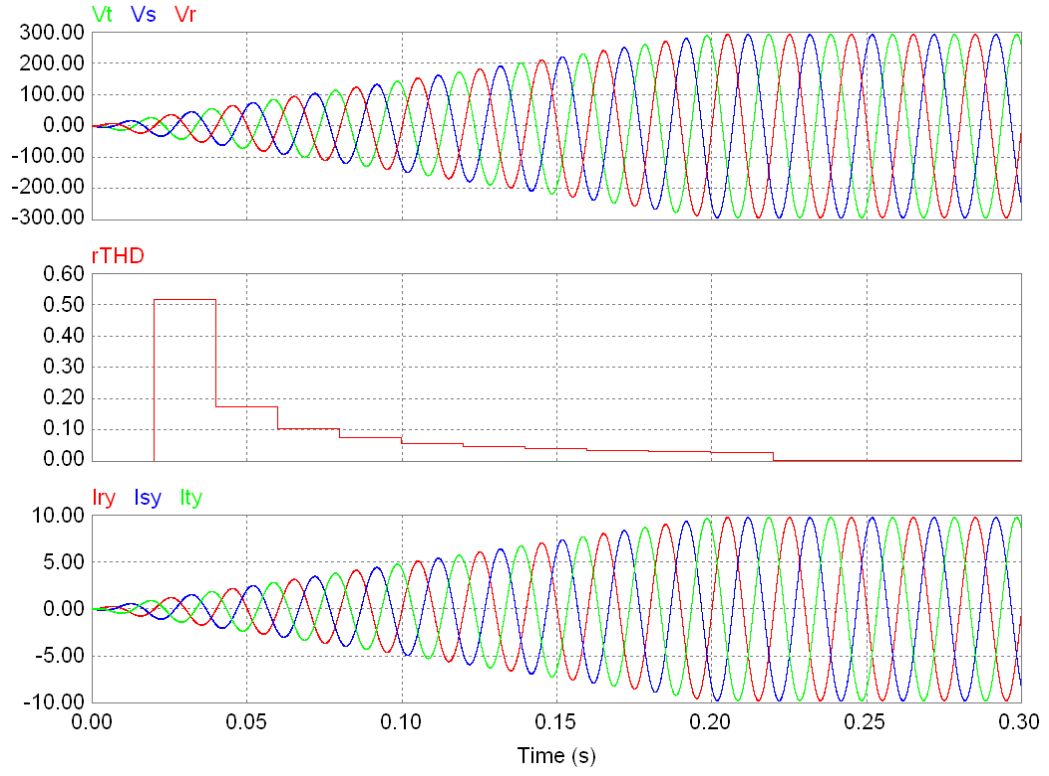
Üç fazlı evirici çalışmaları için yüksek frekanslı sinyal analizler ve düşük frekanslı çalışma analizleri ayrı olarak yürütülmüştür. Ayrıca sistem topolojisinin sunduğu imkan sayesinde üç fazlı evirici çalışmaları tek fazlı modeller üzerinde de test edilmiştir.

Benzetim çalışmalarının ilk amacı evirici topolojilerine bağlı olarak, bazı donanımlarının kriterlerinin belirlenmesi ile bu değerlerin ve sistemin çalışması kontrolsüz simülasyon çalışmaları ile ilk doğrulamalar gerçekleştirilir. İlk yapılan çalışmalar kontrol sisteminin anahtarlama düzenin belirlenmesi ve donanımların ilk testlerinin gerçekleştirilmesi sağlanır.

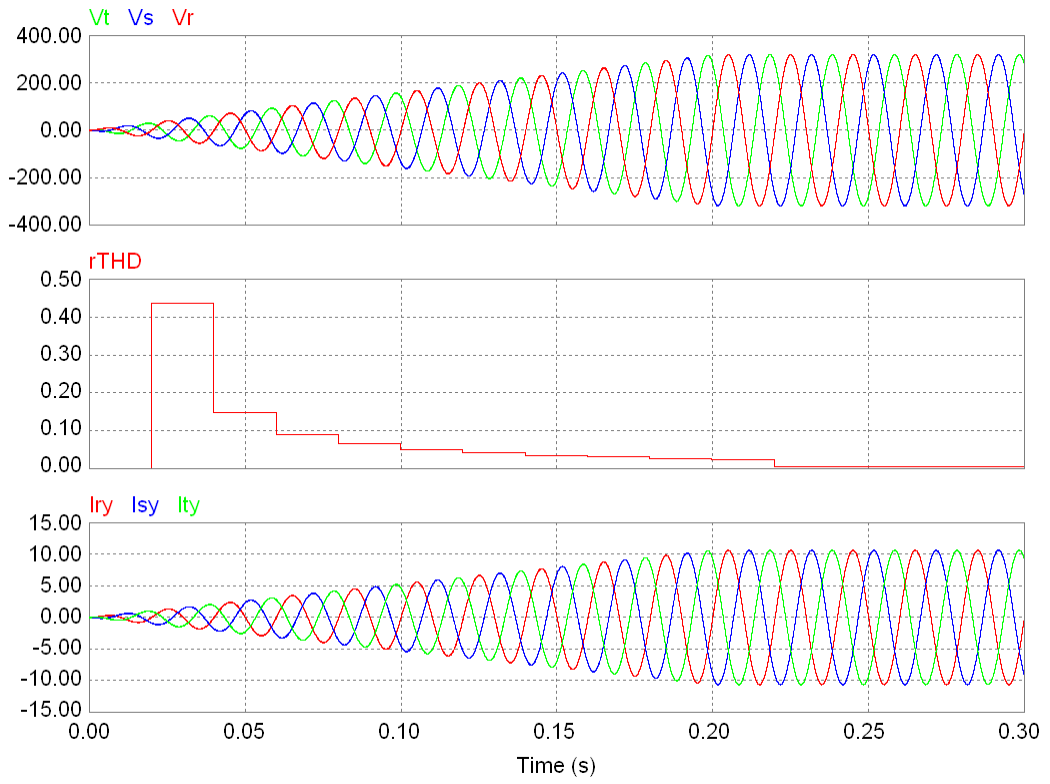


Şekil 5.1 DSP PWM metodunun çalışması ve açık çevrim testleri.

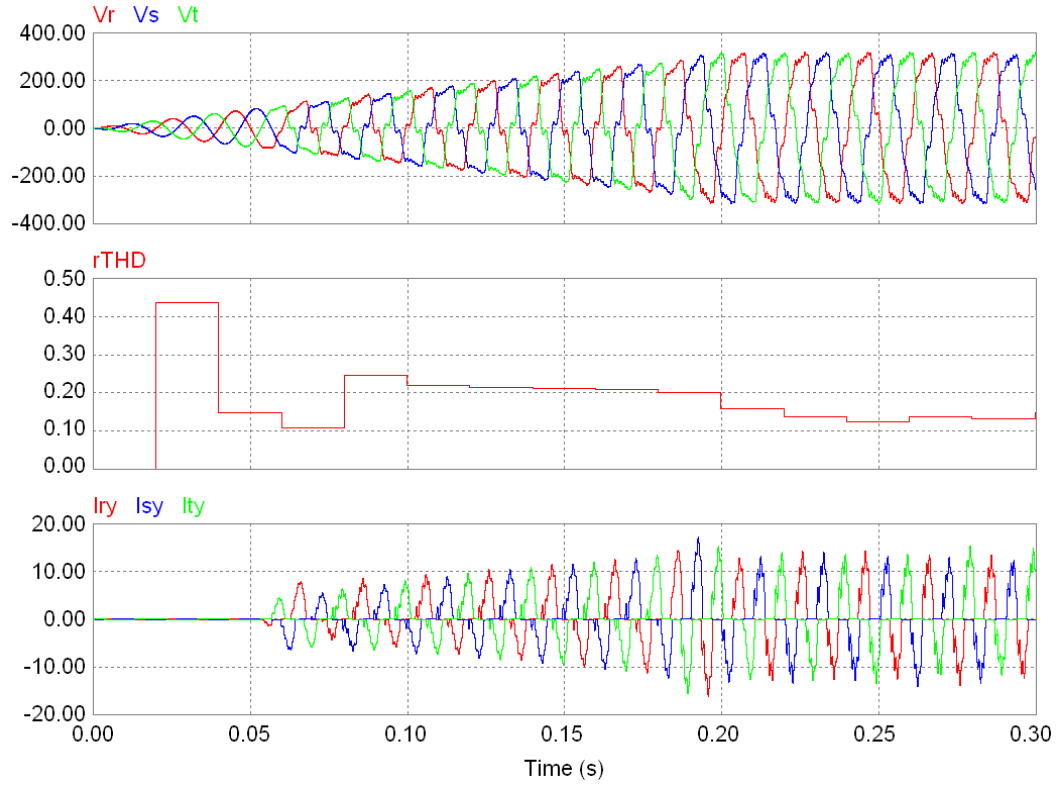
Bu çalışmada sistemin ilk genel çalışması ve anahtarlama algoritması kontrolü gerçekleştirilmiştir. Daha ayrıntılı çalışmalar için Şekil 5.2'deki ana benzetim çalışması programı hazırlanmıştır. Bu programda evirici sistemine ait tam bir benzetim sistemidir. Benzetim çalışmaları Sistem içinde çeşitli kontrol algoritmalarının ve test edilebilecek bir dll modülü bulunmaktadır.



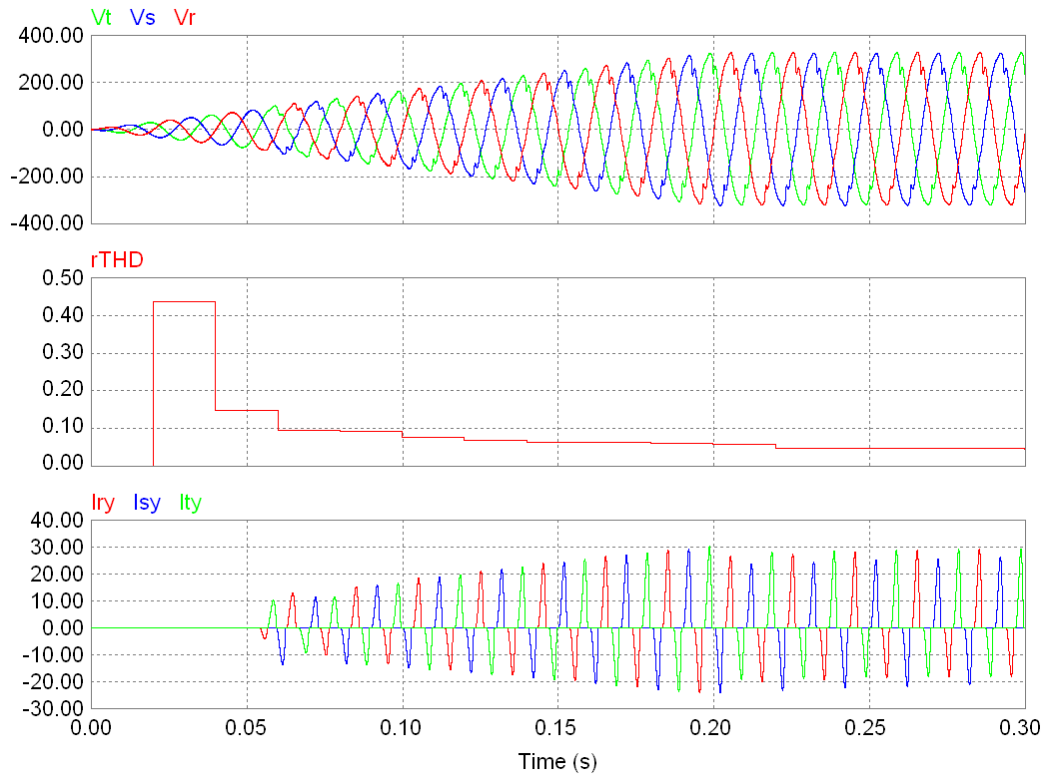
Şekil 5.3 Üç fazlı yarım dalga eviricinin lineer yük altındaki açık çevrim cevabı.



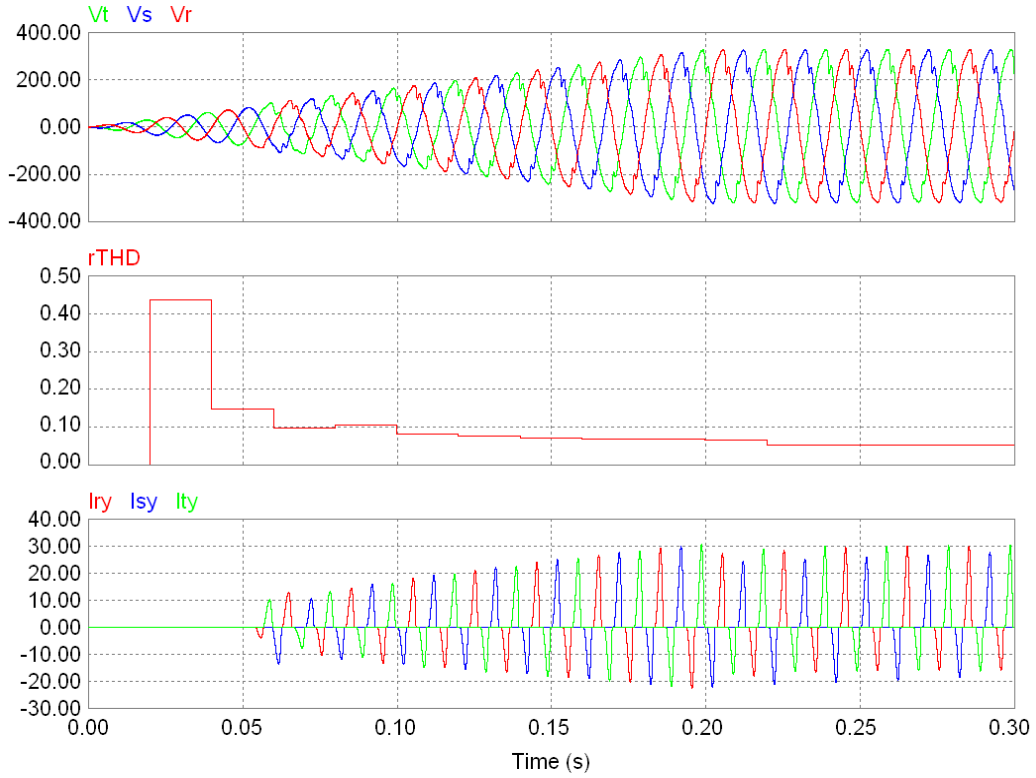
Şekil 5.4 Üç fazlı yarım dalga eviricinin lineer yük altındaki kapalı çevrim cevabı.



Şekil 5.5 Kaskad PI kontrolörün lineer olmayan yükteki performansı, THD = %13

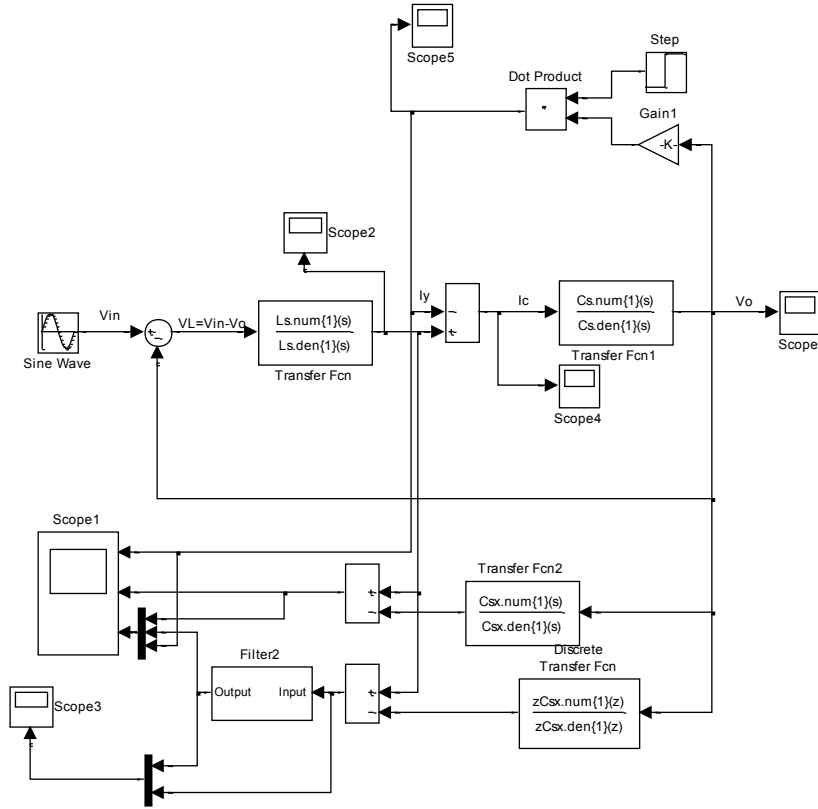


Şekil 5.6 Lineer olmayan yükte Kaskad PI + yük akımı eklentisi performansı, THD = %5.3

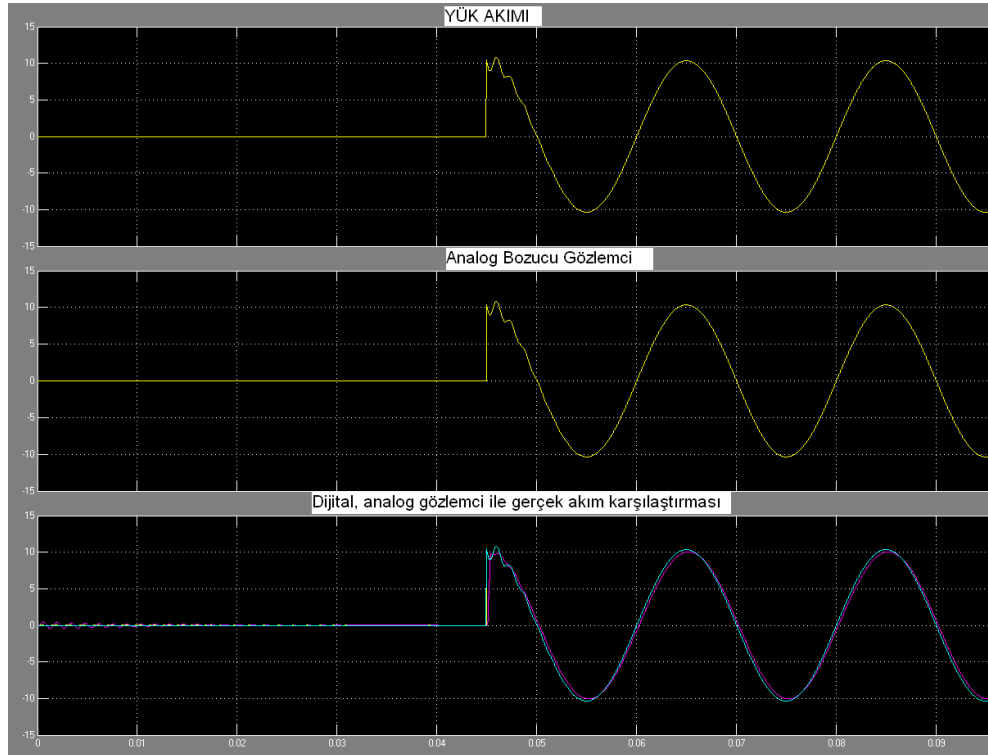


Şekil 5.7 Lineer olmayan yükte Kaskad PI + yük akımı + akım kestirimi, THD = %4.3.

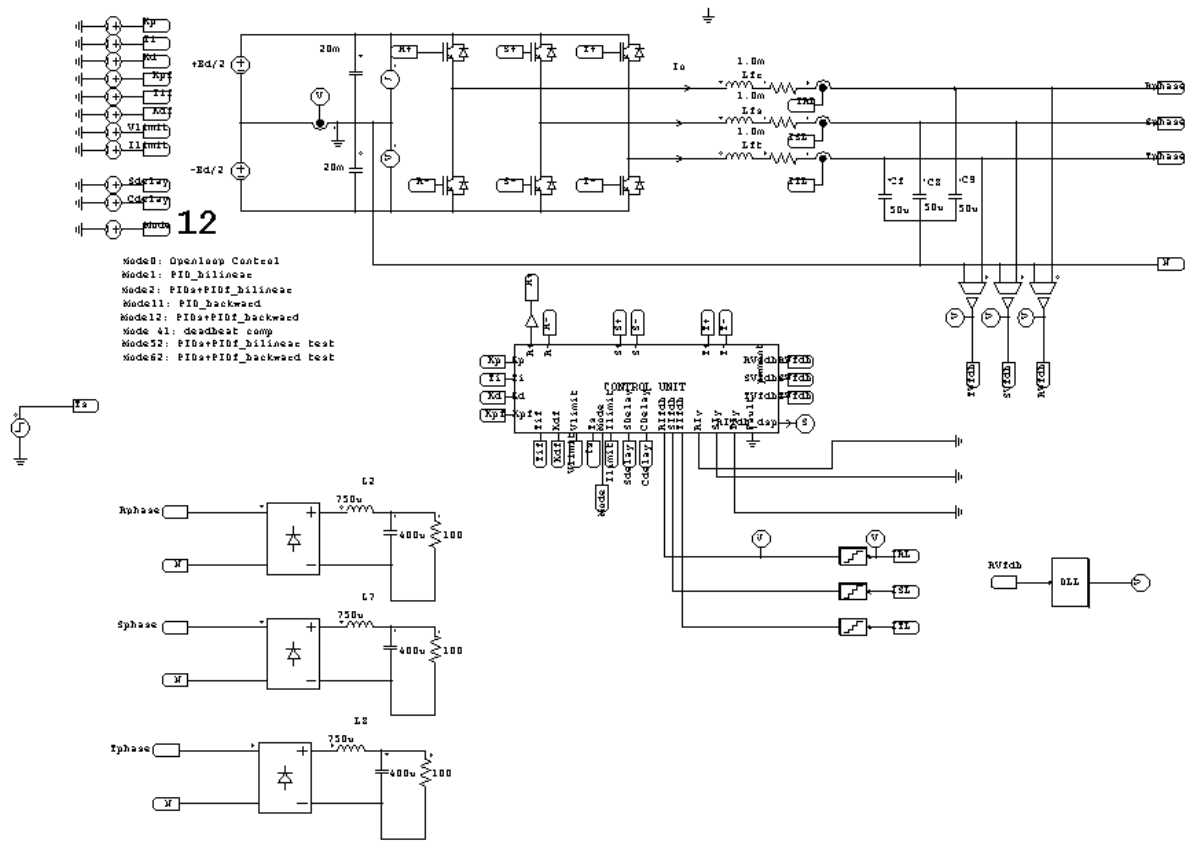
Şekil 5.8’de bozucu gözlemci yapısına göre oluşturulan geliştirme çalışması sunulmuştur. Bu çalışmada oluşturulan ayrık zamanlı bozucu gözlemci denklemi PSIM ortamında genel evirici çalışmasına aktarılmış ve sensörle ölçülen çalışmadaki performans kriterleri yakalanmıştır. Şekil 5.9’da ise bozucu gözlemcinin akımı tahmin etme başarısı gözlenmiştir. Şekil 5.10’da bozucu gözlemci sistemine göre tekrar düzenlenmiş PSIM simülasyonu devresi yer almaktadır. Bu benzetimde yük akım okuma kanalları toprağa çekilerek yük akımı hesaplamalar ile kontrol sisteminde değerlendirilmiştir.



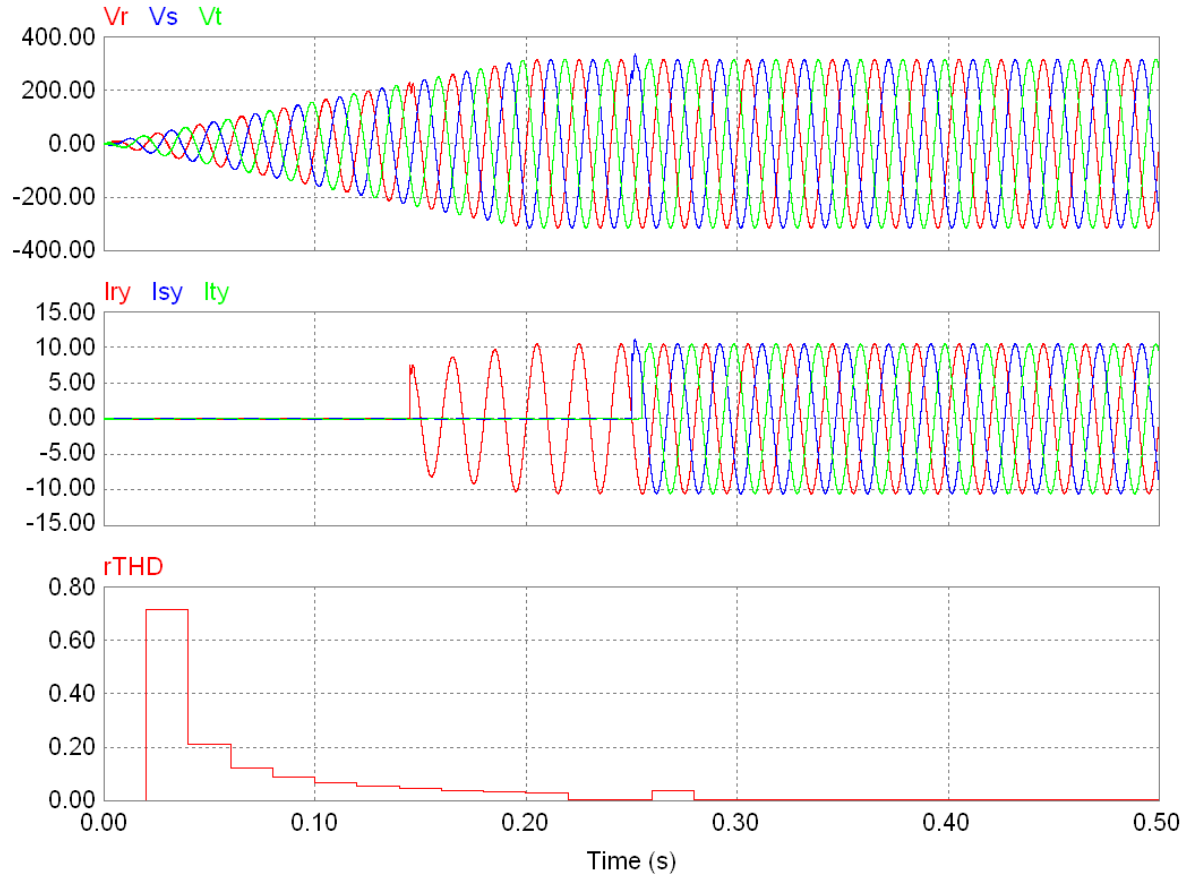
Şekil 5.8 Bozucu gözlemci analog ve ayrık zamanda test modeli



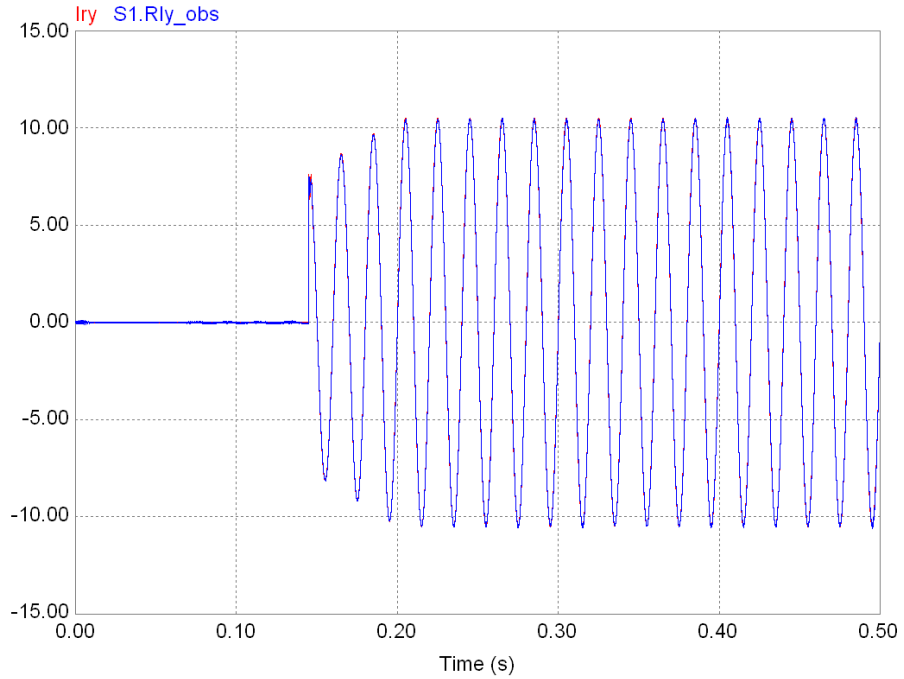
Şekil 5.9 Bozucu gözlemci çıkışları



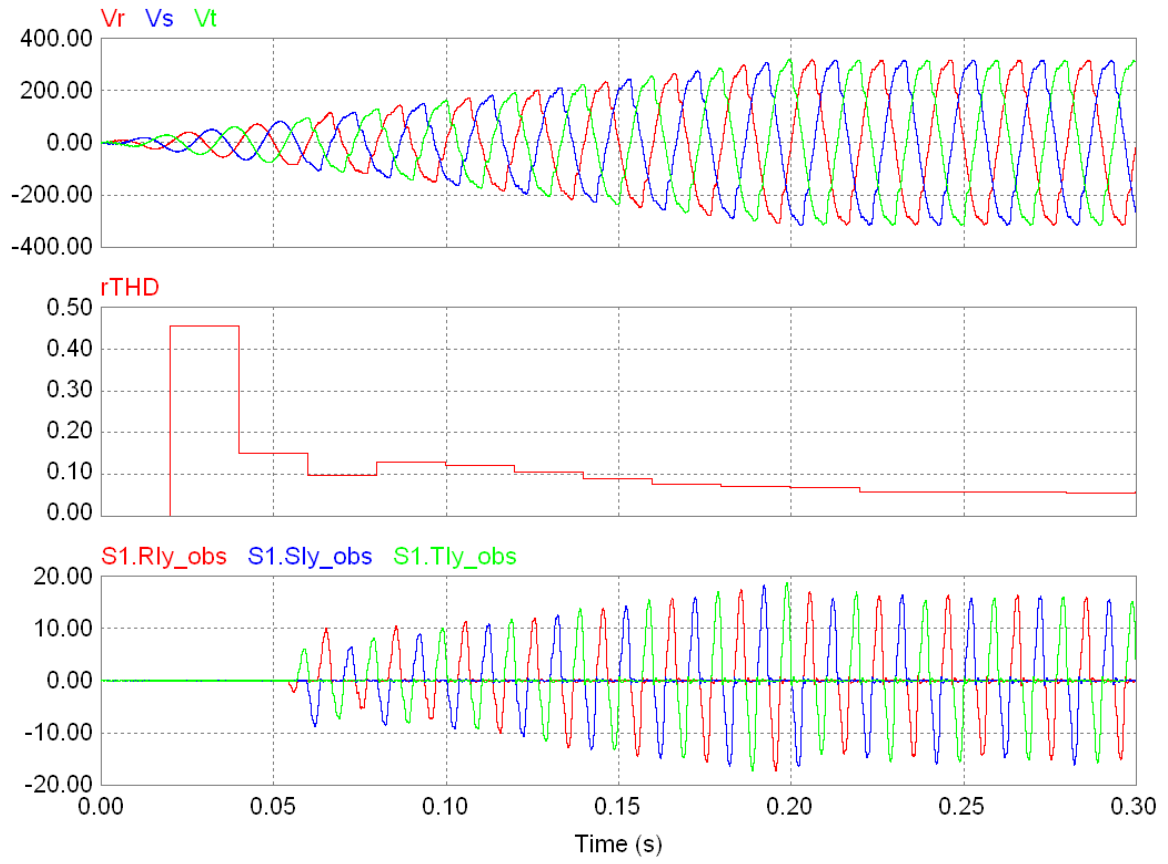
Şekil 5.10 Bozucu gözlemci çalışması için düzenlemiş yapı.



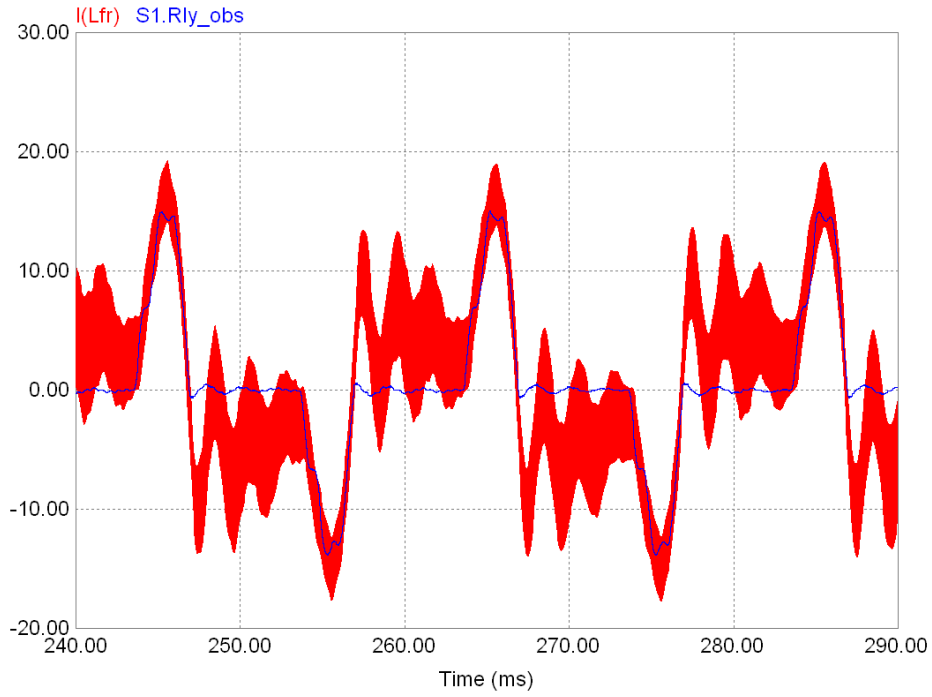
Şekil 5.11 Lineer yükte %100 yüklü bozucu gözlemcili eviricinin performansı THD = %0.4



Şekil 5.12 Bozucu gözlemci yük akımı ($R1y_obs$) ve gerçek ölçülen yük akımı (I_{ry})



Şekil 5.13 Lineer olmayan yükte bozucu gözlemcili evirici performansı THD = %5.6

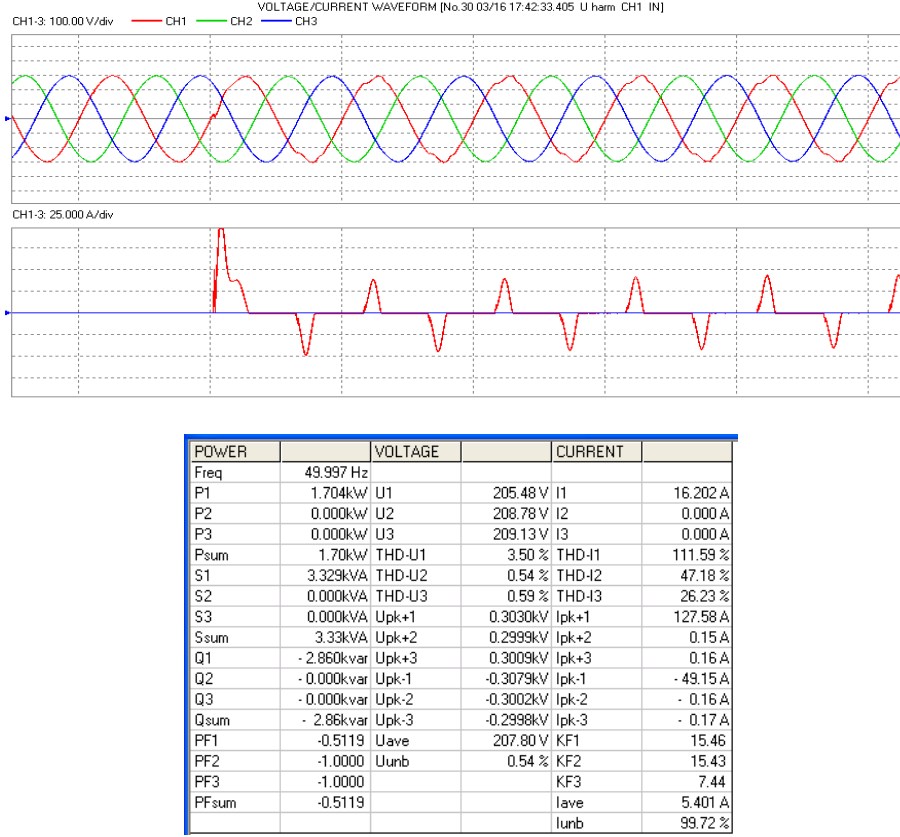


Şekil 5.14 Bobin Akımı ($I(Lfr)$) ile gözlemciden elde edilen yük akımı (Rly_obs)

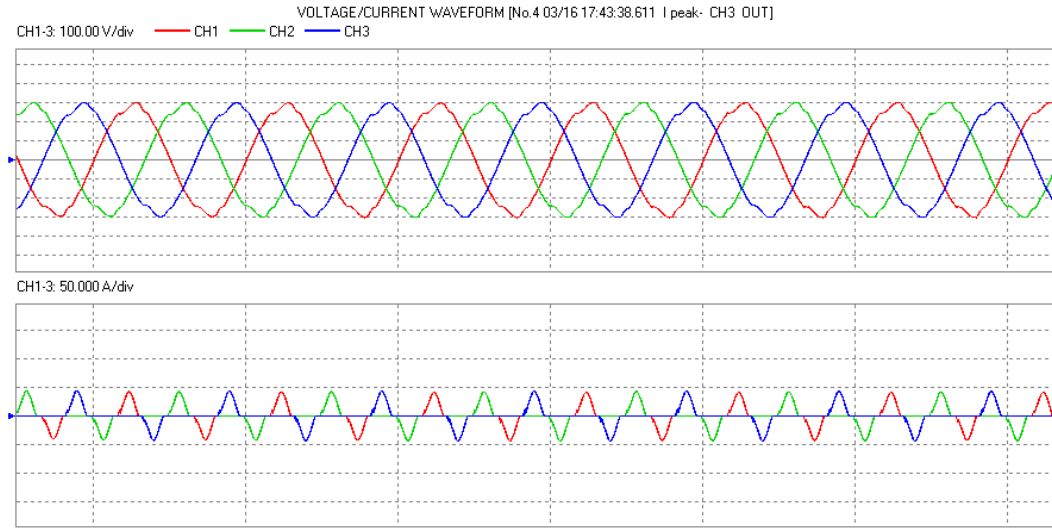
Bozucu gözlemci ile gerçekleştirilen simülasyon çalışmalarında, akım okunarak gerçekleştirilen simülasyon çalışmalarında elde edilen performans değerleri başarı ile yakalanmıştır.

6. DONANIMSAL ÇALIŞMALAR

Donanımsal çalışmalarda deneysel çalışmalarda olduğu gibi açık çevrim, kapalı çevrim ve gözlemci ile alınan ölçümler bazında ilerlenmiştir. Bu bölümde benzetim çalışmalarında kullanılan bobin ve kondansatör değerleri uygulanmıştır.

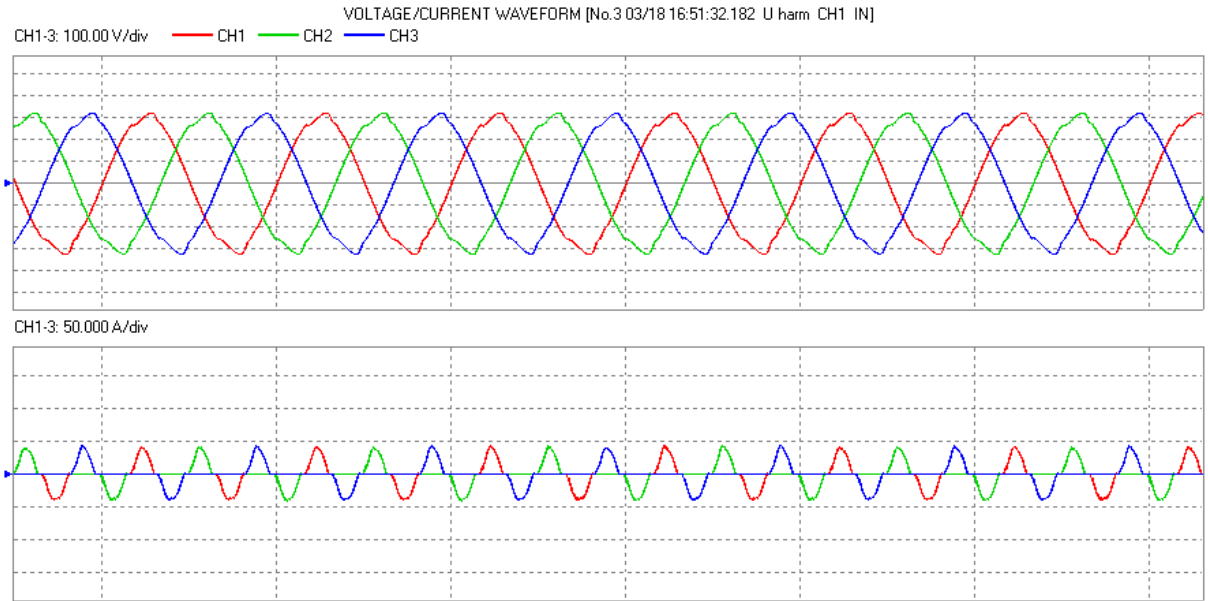


Şekil 6.1 1.7kW tek fazlı lineer olmayan yükte açık çevrim performansı.



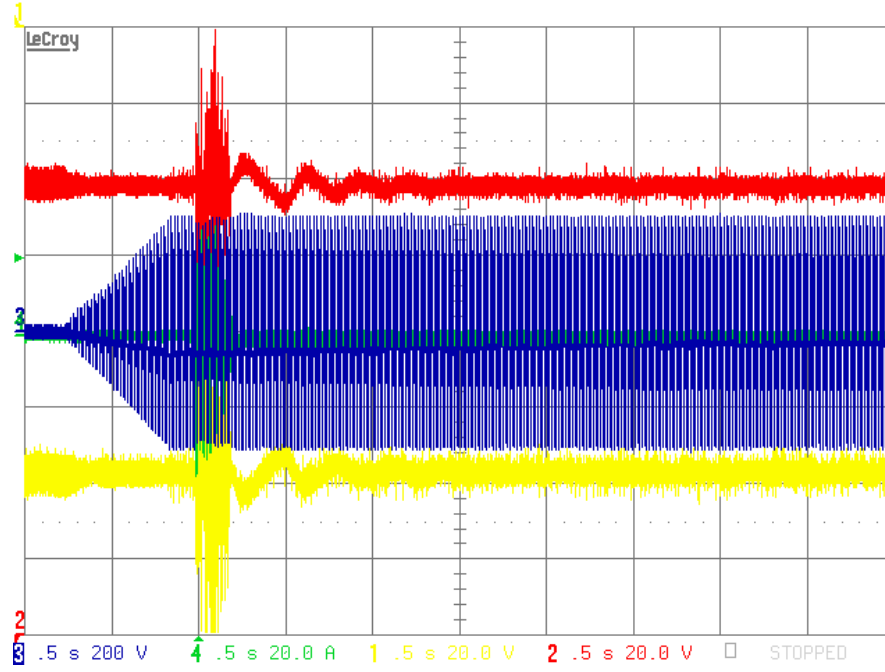
POWER		VOLTAGE		CURRENT	
Freq	49.995 Hz				
P1	1.728kW	U1	205.72 V	I1	13.999 A
P2	1.759kW	U2	205.96 V	I2	14.223 A
P3	1.771kW	U3	205.82 V	I3	14.468 A
Psum	5.26kW	THD-U1	3.90 %	THD-I1	123.76 %
S1	2.880kVA	THD-U2	3.85 %	THD-I2	122.81 %
S2	2.929kVA	THD-U3	3.83 %	THD-I3	123.52 %
S3	2.978kVA	Upk+1	0.3003kV	Ipk+1	42.77 A
Ssum	8.79kVA	Upk+2	0.3006kV	Ipk+2	43.14 A
Q1	- 2.304kvar	Upk+3	0.3007kV	Ipk+3	43.87 A
Q2	- 2.343kvar	Upk-1	-0.3066kV	Ipk-1	- 43.21 A
Q3	- 2.394kvar	Upk-2	-0.3020kV	Ipk-2	- 43.34 A
Qsum	- 7.04kvar	Upk-3	-0.3024kV	Ipk-3	- 44.36 A
PF1	-0.6000	Uave	205.83 V	KF1	15.87
PF2	-0.6004	Uunb	0.07 %	KF2	15.37
PF3	-0.5948			KF3	15.87
PFsum	-0.5984			Iave	14.230 A
				Iunb	1.54 %

Şekil 6.2 Üç fazlı dengeli lineer olmayan yükte açık çevrim cevabı.

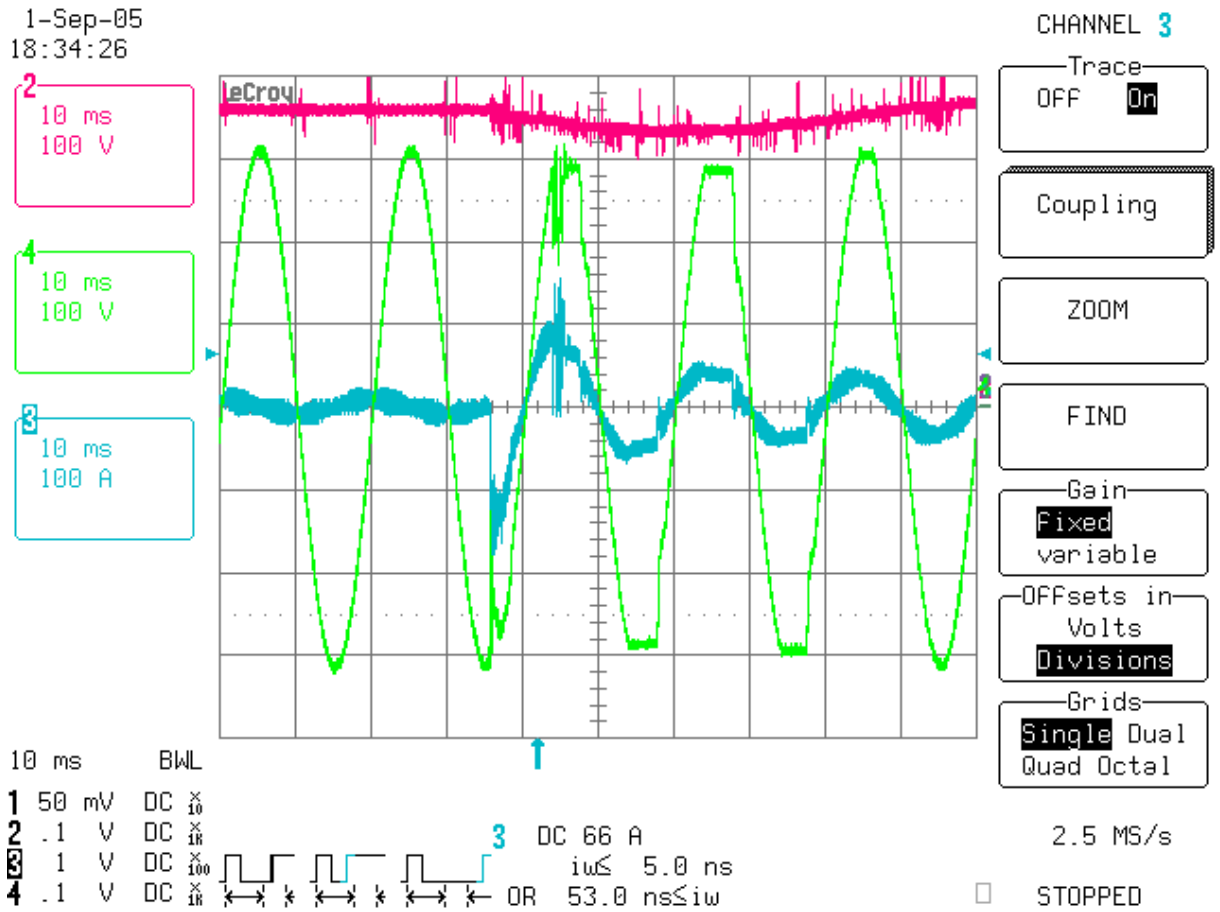


POWER		VOLTAGE		CURRENT	
Freq	49.996 Hz				
P1	2.044kW	U1	218.31 V	I1	14.753 A
P2	2.001kW	U2	217.91 V	I2	14.579 A
P3	1.997kW	U3	216.93 V	I3	14.640 A
Psum	6.04kW	THD-U1	3.99 %	THD-I1	115.02 %
S1	3.221kVA	THD-U2	3.77 %	THD-I2	116.32 %
S2	3.177kVA	THD-U3	3.78 %	THD-I3	116.08 %
S3	3.176kVA	Upk+1	0.3199kV	Ipk+1	44.13 A
Ssum	9.57kVA	Upk+2	0.3195kV	Ipk+2	43.96 A
Q1	- 2.489kvar	Upk+3	0.3188kV	Ipk+3	43.64 A
Q2	- 2.468kvar	Upk-1	-0.3261kV	Ipk-1	- 40.54 A
Q3	- 2.469kvar	Upk-2	-0.3246kV	Ipk-2	- 40.71 A
Qsum	- 7.43kvar	Upk-3	-0.3239kV	Ipk-3	- 39.55 A
PF1	-0.6346	Uave	217.72 V	KF1	13.45
PF2	-0.6299	Uunb	0.17 %	KF2	13.55
PF3	-0.6288			KF3	13.56
PFsum	-0.6311			Iave	14.657 A
				Iunb	1.44 %

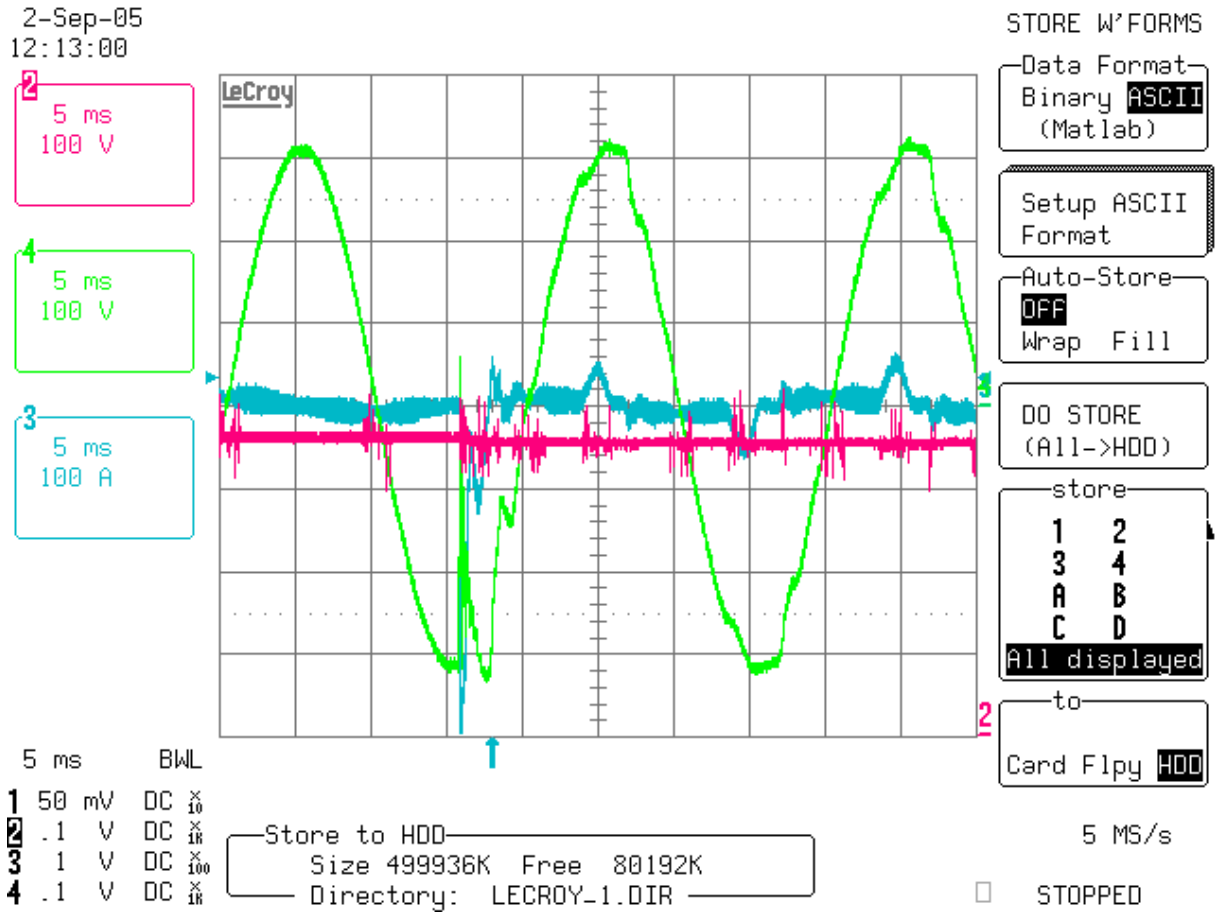
Şekil 6.3 Lineer olmayan yükte üç fazlı eviricinin kapalı çevrim cevabı



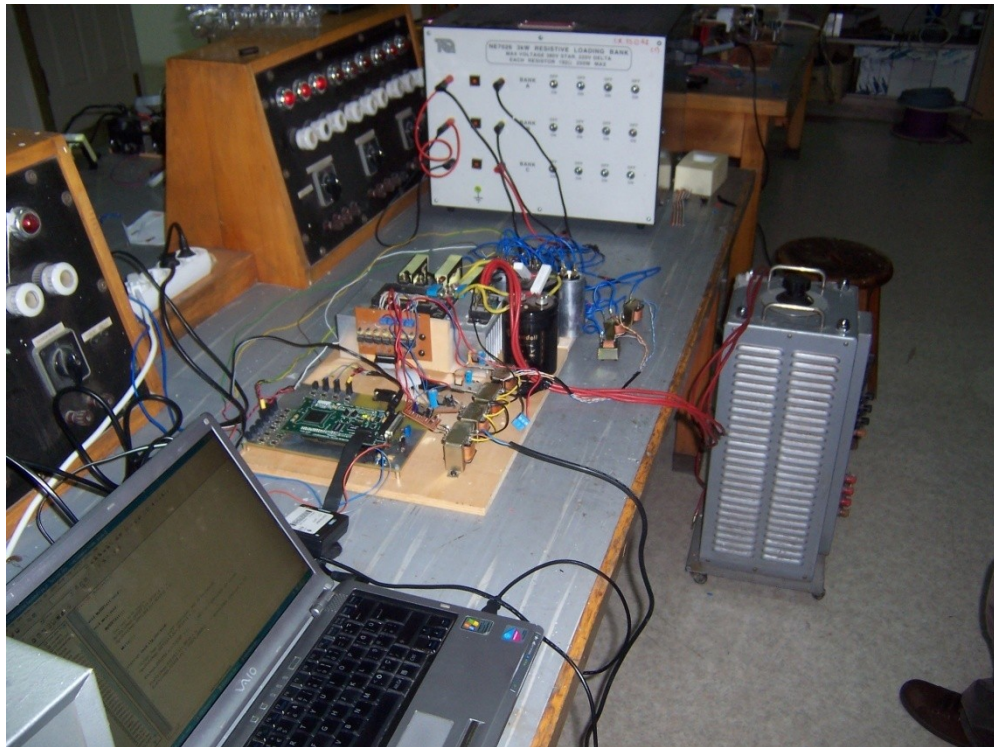
Şekil 6.4 Soft Start başlangıcı



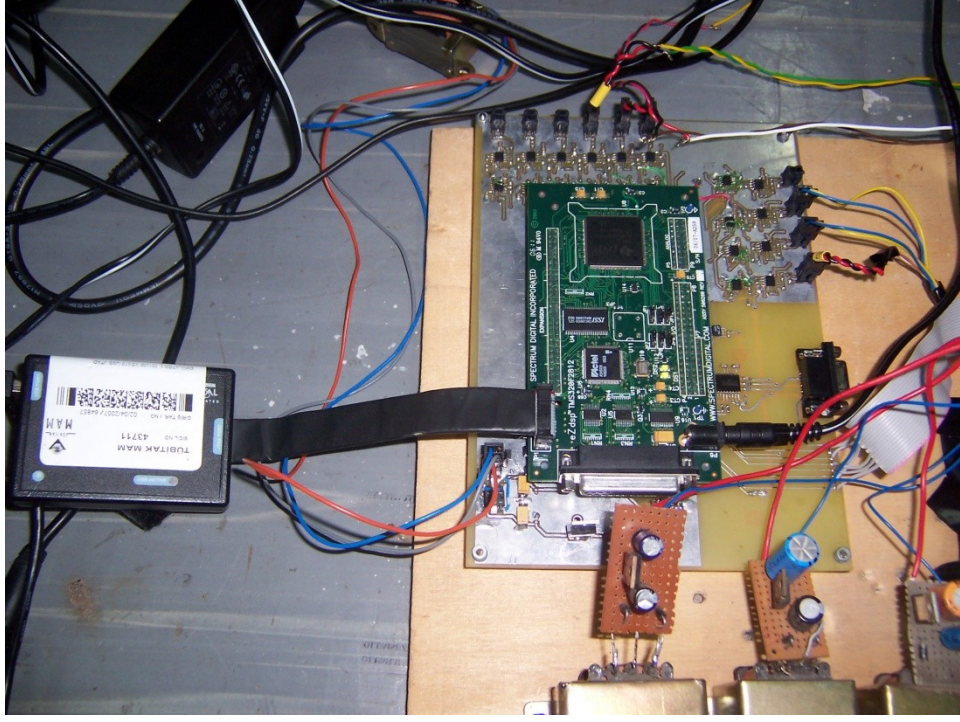
Şekil 6.5 Ani yük girişi ve DA barası dalgalandırması.



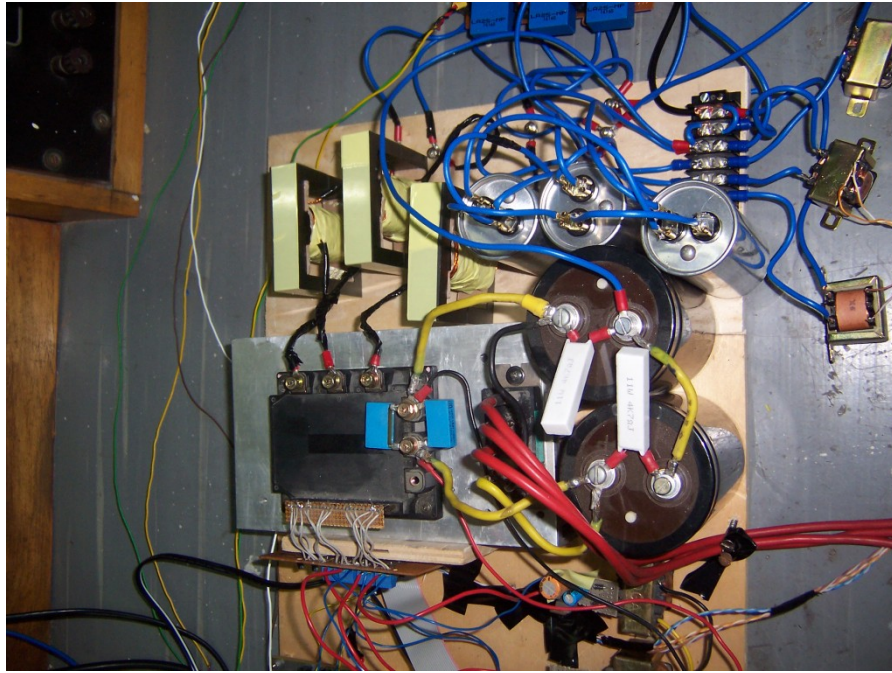
Şekil 6.6 Lineer olmayan yük giriş anı.



Şekil 6.7 Deneysel çalışma seti



Şekil 6.8 Deneysel çalışma seti kontrol birimi



Şekil 6.9 Deneysel çalışma seti güç katı

7. SONUÇLAR

Bu çalışmada, üç fazlı yarım dalga evirici biriminin kontrolü üzerine benzetim ve uygulama çalışmaları yapılmıştır. Bu uygulama çalışmalarında TMS320F2812 DSP entegresi ve bu entegreye ait eZdsp kiti kullanılmıştır.

Üç fazlı yarım dalga eviriciler topolojileri itibari ile her bir faz birbirinden ayrı kontrol edilebilir ve %100 dengesiz yük altında çalışabilme özelliği vardır. Bu durum KGK uygulamaları için büyük avantaj sağlarken, DA barasından faydalanma oranı nispeten daha düşük ve anahtarlama salınımları daha yüksektir. Ayrıca orta noktalı bara kullanılması ile evirici girişinde iki ayrı simetrik bara bulundurulması gerekmektedir. Bu durum kullanılan kondansatör ve batarya sayısını iki katına çıkarmaktadır. Topolojinin getirdiği avantajlardan bir diğeri ise çıkış trafosu bulunmamaktadır. Sadece özel izolasyon ihtiyacının olduğu durumlarda isteğe bağlı olarak takılabilir.

Bu çalışma kapsamında laboratuvar ortamında kurulan test düzeneği ile yapılan çalışmalarda yük akımının bozucu etkisinin evirici kontrolü üzerindeki etkileri gözlemlenmiş daha sonraki aşamalarda ise yük akımı ölçümleri alınarak, kontrol sistemine dahil edilmiştir. Bu yöntem evirici kontrol biriminin dayanıklılığını arttırırken, THD değerinde önemli derecede düşüşler görülmüştür. Bu çalışma sürecinde çıkış filtre bobini gibi elemanlarda meydana gelen parametre değişimlerinin etkisi gözlemlenmiş ve bunlara karşı kontrolör yazılımında önlemler alınmıştır. Ancak bu problemlerin çözümü için daha sistematik yöntemlere geliştirilebileceği düşünülmektedir.

En son aşamada ise akım sensörleri ile ölçülen akımların bozucu gözlemci ile algılanması ve aynı performans değerlerinin yakalanması hedeflenmiştir. Bu durum benzetim çalışmaları ile başarı ile sağlanmıştır. Donanımsal çalışmaların ise bu konuda optimizasyonlar ile aynı seviyeyi yakalayacağı ön görülmektedir. Yük akım bilgisinin, KGK evirici birimi kontrolü performansını önemli derecede yükselttiği ve çeşitli yükler altında bu performansı sağlayarak, sistem dayanıklılığını arttırdığı görülmüştür. Bozucu gözlemci uygulaması ile yük akımı ölçümlerinde kullanılan akım sensörü ihtiyacı ortadan kalkmıştır. Yüksek güçlü uygulamalarda sensör maliyetleri oldukça yüksektir.

Bu çalışmalara yönelik 5kVA gücünde deney sistemi üzerinde çalışmalar yapılmaktadır. Bu çalışmalara kapsamında yine tarafımızdan kurulan farklı güç değerinde fakat aynı donanım ve kontrol topolojisine sahip akım sensörlerinin kullanıldığı başka bir evirici sisteminden karşılaştırmalı ölçüm değerlerinden de faydalanılmıştır.

KAYNAKLAR

- Buso S., Fasolo S. ve Mattavelli P., (2001), "Uninterruptible Power Supply Multiloop Control Employing Digital Predictive Voltage and Current Regulators", IEEE transactions on Power Electronics, 907 - 913
- Cho J., Lee S., Mok H. Ve Choe G., (1999), "Analysis and Design of Modified Deadbeat Controller for 3-Phase Uninterruptible Power Supply", IEEE International Conference on Power Electronics and Drive Systems, Hong Kong.
- Dixon, L. H., (1996), "Magnetics Design for Switching Power Supplies", Unitrode Power Design Seminar Note, 1996
- Haneyoshy T., Kawamura A. ve Hoft R.G., (1986), "Waveform Compensation of PWM Inverter With Cycling Fluctuating Loads", IEEE IAS Annual Meeting, 1986, Denver
- Jang J., Lee K. ve Song J., (2001), "Disturbance Observer Based Digital Control for Single Phase UPS Inverter", ISIE, 2001, Pusan
- Jiang H. J., QIN Y. ve YU Z. Y., (1998), "DSP Based Implementation of a Digitally Controlled Single Phase PWM Inverter for UPS", IEEE transactions on Power Electronics
- Irfan A., (1997), "Implementation of PID and Deadbeat Controllers with the TMS320 Family", Application Report spra083, 1997
- Ito Y. ve Kawauchi S., (1995), "Microprocessor Based Robust Digital Control for UPS with Three Phase PWM Inverter", IEEE transactions on Power Electronics, 196 – 204
- Kuo C. B., (2002), Otomatik Kontrol Sistemleri, Literatür Yayıncılık
- Lee T. S., Chiang S. J. ve Chang J., (2001), " H_{∞} Loop-Shaping Controller Designs for the Single-Phase UPS Inverters", IEEE transactions on Power Electronics, 473 - 481
- Lin X., Duan S., Kang Y. ve Chen J., (2001), "Waveform Compensation of PWM Inverter in UPS", IEEE PEDS, Endenozya
- Mihalache L., (2002), "DSP Control Method of Single Phase Inverters for UPS applications", IEEE transactions on Power Electronics, 590-596.
- Mohan, N., Undelan T. M. ve Robbins W. P., (1995), Power Electronics Converters, Applications and Design, John Wiley & Sons, New York.
- Pathak A., (2001), "MOSFET/IGBT Drivers Theory and Applications", IXYS Application Report
- Pathak A., (2003), "How to Drive MOSFETs and IGBTs into the 21st Century", IXYS Application Report
- Rashid H. M., (2001), Power Electronics Handbook, Academic Press, Canada
- Rech C., Pinheiro H., Gründling H. A. ve Hey H. L., (2001), "Analysis and Design of a Repetitive Predictive PID Controller for PWM Inverters", IEEE transactions on Power Electronics, 986 -991.
- Rossetto L., Malesani L., Tenti P. ve Buso S., (1995), "Fully Digital Control of a Three Phase UPS by VECON Integrated Controller", IEEE transactions on Power Electronics, 2663 -2669
- Umeno T. ve Yoichi H., (1991), "Robust Speed Control of DC Servomotors Using Modern Two Degrees of Freedom Controller Design", IEEE transactions on Industrial Electronics, 363 – 368.

Unan S., Görgün H. ve Bakan F., (2009), “Üç Fazlı Evirici Sisteminin Bozucu Gözlemci Tabanlı Kontrolü”, TOK2009, İstanbul

Zhang R., (1998), High Performance Power Converter Systems for Nonlinear and Unbalanced Loads/Source, Doktora Tezi, Virginia Polytechnic Insitute.

Zhou K. Ve Wang D., (2001), “Digital Repetitive Learning Controller for Three Phase CVCF PWM Inverter”, IEEE transactions on Industrial Electronics, 820 – 830.

EKLER

- Ek 1 Tustin yakalaşımı PID anti-windup döngüsü
- Ek 2 Backward yakalaşımı PID anti-windup döngüsü
- Ek 3 Evirici durum uzayı denklemi ile MATLAB analiz programı
- Ek 4 Evirici tasarım aşamaları

EK 1 Tustin yaklaşımı PID anti-windup döngüsü

```
pid->e_reg3 = pid->pid_ref_reg3 - pid->pid_fdb_reg3; //En=Vr-Vf
```

```
pid->up_reg3 = pid->Kp_reg3*pid->e_reg3; //Up=Kp*En
```

```
//Ui = Ui+K1*(En+En1)+Kc*(Un-Us)
```

```
pid->saterr_reg3 = pid->pid_out_reg3 - pid->uprsat_reg3;
```

```
pid->ui_reg3 = pid->ui_reg3 + (pid->Ki_reg3 * pid->up_reg3) + (pid->Ki_reg3 * pid->up1_reg3) + (pid->Kc_reg3 * pid->saterr_reg3);
```

```
//Ud = -Ud+K2*En+K2*En1
```

```
pid->ud_reg3 = -pid->ud_reg3+(pid->Kd_reg3*(pid->up_reg3 - pid->up_reg3));
```

```
pid->uprsat_reg3 = pid->up_reg3 + pid->ui_reg3 + pid->ud_reg3;
```

```
if (pid->uprsat_reg3 > pid->pid_out_max)
```

```
    pid->pid_out_reg3 = pid->pid_out_max;
```

```
else if (pid->uprsat_reg3 < pid->pid_out_min)
```

```
    pid->pid_out_reg3 = pid->pid_out_min;
```

```
else
```

```
pid->pid_out_reg3 = pid->uprsat_reg3;
```

```
pid->up1_reg3 = pid->up_reg3;
```

EK 2 Backward yaklaşımlı PID anti-windup döngüsü

```

pid->e_reg3 = pid->pid_ref_reg3 - pid->pid_fdb_reg3;
pid->up_reg3 = pid->Kp_reg3 * pid->e_reg3;
pid->uprsat_reg3 = pid->up_reg3 + pid->ui_reg3 + pid->ud_reg3;

if (pid->uprsat_reg3 > pid->pid_out_max)
    pid->pid_out_reg3 = pid->pid_out_max;
else if (pid->uprsat_reg3 < pid->pid_out_min)
    pid->pid_out_reg3 = pid->pid_out_min;
else
    pid->pid_out_reg3 = pid->uprsat_reg3;

pid->saterr_reg3 = pid->pid_out_reg3 - pid->uprsat_reg3;

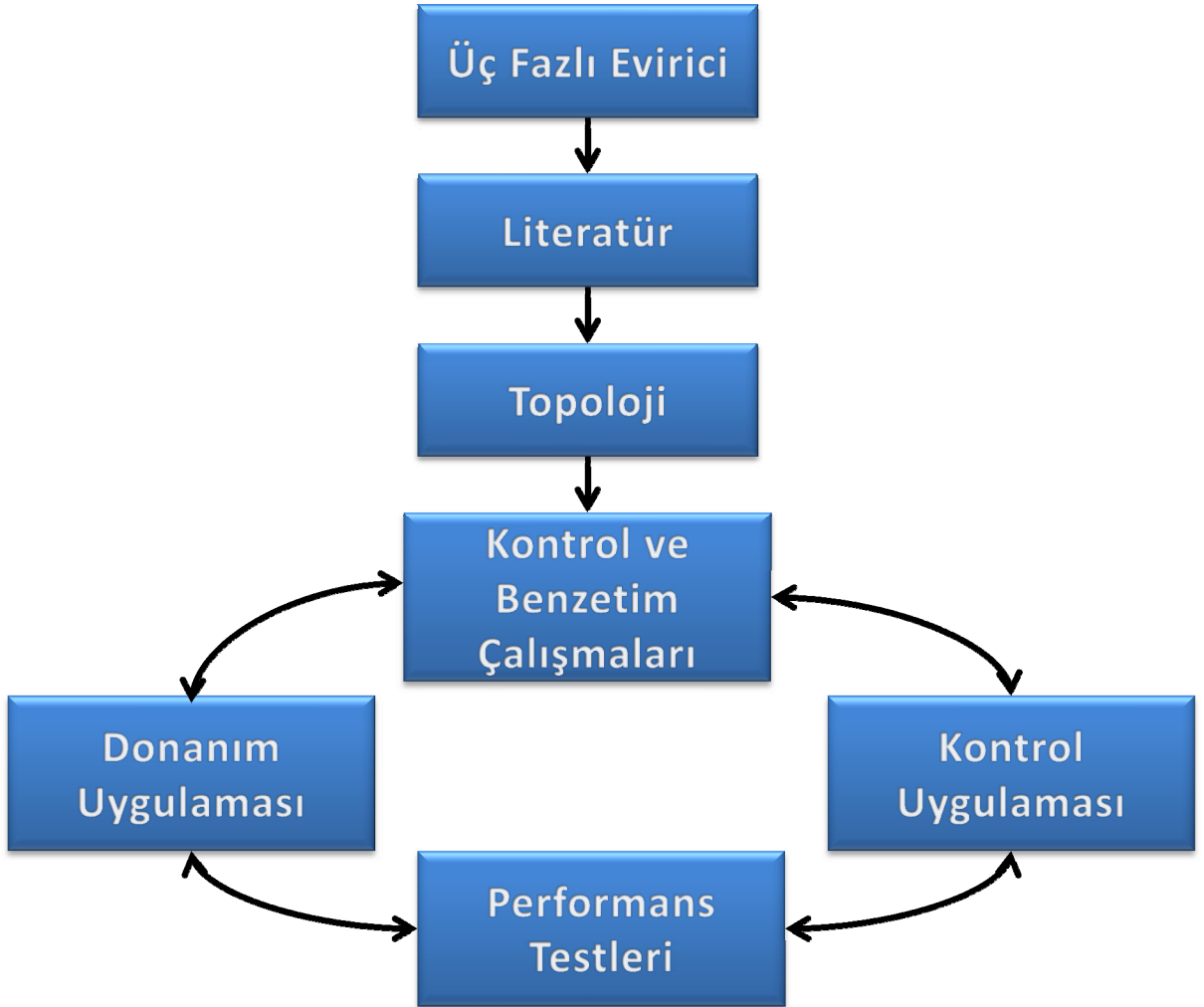
pid->ui_reg3 = pid->ui_reg3 + (pid->Ki_reg3 * pid->up_reg3) + (pid->Kc_reg3 * pid-
>saterr_reg3);

pid->ud_reg3 = pid->Kd_reg3 * (pid->up_reg3 - pid->up1_reg3);
pid->up1_reg3 = pid->up_reg3;

```

EK 3 Evirici durum uzayı denklemi ile MATLAB analiz programı

```
%INVERTER 3ph 5kVA --> 1.666kVA per phase için
clc
clear all
close all
L = 1.0e-3;
C = 50e-6;
RL = 200e-3;
Rc = 100e-6;
Ryuk = 100e6;
%STATE SPACE modeli
a = [-RL/L -1/L; 1/C 0];
b = [0 1/L; -1/C 0];
c = [0 1];
d = zeros(1,2);
sys = ss(a,b,c,d)
[y,t,x] = step(sys);
figure(1);
hold on
plot(t,y(:, :, 2));
grid on
figure(2)
hold on
bode(sys(1,2))
grid on
%Controllability & Observability
[m, n] = size(a);
%Controllability
M = [b a*b]
RANK = rank(M);
if rank(M) == n
    display('Satisfies Controllability!')
else
    display('Doesnt Satisfies Controllability!')
end
%Output Controllability
[m, n] = size(c);
N = [c*b c*a*b d]
RANK = rank(N);
if rank(N) == m
    display('Satisfies Output Controllability!')
else
    display('Sistem çıkışı kontrol edilemez!')
end
%Observability
[m, n] = size(a);
O = [c' a'*c']
RANK = rank(O)
if rank(M) == n
    display('Sistem Gözlenebilir!')
else
    display('Sistem gözlenebiliriği yoktur!')
end
%Stability
poles = eig(a)
if poles(1) < 0 && poles(2) < 0
    display('Sistem Kararlı!!')
else
    display('Sistem kararlı değil!')
end
```

EK 4 Evirici tasarım süreci aşamaları

ÖZGEÇMİŞ

Doğum tarihi 10.10.1979

Doğum yeri İstanbul

Lise 1994-1997 İntaş Lisesi

Lisans 1997-2001 Yıldız Teknik Üniversitesi Elektrik Elektronik Fak.
Elektrik Mühendisliği Bölümü

Çalıştığı kurum(lar)

2002-2006 MAKLESAN Ltd Şti.
2007-2007 İnform Elektronik Aş.
2007-? TÜBİTAK MAM Enerji Enstitüsü