

YILDIZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

Pwm dc-dc Dönüş, Pas. Bas. Dev.

Yüksek Lisans Tezi

Mustafa Baysal

2001

YILDIZ TEKNİK ÜNİVERSİTESİ  
KÜTÜPHANE VE DOKÜMANTASYON  
DAİRE BAŞKANLIĞI

Yer No (DDC):

R

152  
~~150~~

350

Kayıt No : 1207

Geldiği Yer : Fen Bilimleri Enst.

Tarih : 27.02.2002

Fiyat : 1.500.000 TL

Fatura No : ..x

Ayniyat No : 1/1

Ek : ..x

YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ



x1 - 75

PWM DC-DC DÖNÜŞTÜRÜCÜLERDE  
PASİF BASTIRMA DEVRELERİ

Elek. Müh. Mustafa BAYSAL

F.B.E Elektrik Mühendisliği Anabilim Dalında  
Hazırlanan

YÜKSEK LİSANS TEZİ

Tez Danışmanı : Doç.Dr.Hacı BODUR

*H Bodur*

Doc.Dr. Hacı BODUR

*R. Yücel*  
Prof. Remzi Gülgün

*Oruç Bilgiç*  
Prof. Dr. Oruç Bilgiç

İSTANBUL, 2001

# İÇİNDEKİLER

Sayfa

SİMGE LİSTESİ .....	iv
KISALTIMA LİSTESİ .....	vi
ŞEKİL LİSTESİ .....	vii
ÇİZELGE LİSTESİ .....	viii
ÖNSÖZ .....	ix
ÖZET .....	xi
ABSTRACT .....	xii
1. GİRİŞ .....	1
2. PWM DC-DC DÖNÜŞTÜRÜCÜLER VE BASTIRMA DEVRELERİ .....	3
2.1 DC-DC Dönüştürücüler .....	3
2.1.1 DC-DC Dönüştürücülerin Kontrolü .....	4
2.1.2 DC-DC Dönüştürücü Tipleri .....	5
2.1.2.1 Düşürücü Tip Dönüştürücü .....	5
2.1.2.2 Yükseltici Tip Dönüştürücü .....	6
2.1.2.3 Düşürücü-Yükseltici Tip Dönüştürücü .....	7
2.1.2.4 Cuk Tipi Dönüştürücü .....	8
2.1.2.5 Tam Köprü Dönüştürücü .....	9
2.2 Bastırma Devreleri .....	10
3. PASİF BASTIRMA DEVRELERİNİN GENELLEŞTİRİLEREK İNCELENMESİ .....	12
3.1 Giriş .....	12
3.2 Pasif Yumuşak Anahtarlama Dönüştürücülerin Topolojik ve Elektriksel Özellikleri .....	13
3.2.1 Kayıpsız Pasif Yumuşak Anahtarlama PWM Dönüştürücülerin Tanımlanması .....	13
3.2.2 Kayıpsız Pasif İletime ve Kesime Girme Bastırma Devresi Gereksinimleri .....	15
3.2.3 Aktif Anahtarın Sıfır Akımda İletime Girmesi .....	16
3.2.4 Sıfır Akım Endüktanslarının Enerji Yönetimi .....	19
3.2.5 Aktif Anahtarın Sıfır Gerilimde Kesime Girmesi .....	22
3.2.6 En Düşük Anahtar Gerilim Stresleri .....	25
3.3 Pasif Kayıpsız Yumuşak Anahtarlama Dönüştürücülerin Sentezi .....	25
4. PASİF BASTIRMA DEVRESİ ÖRNEKLERİ .....	31
4.1 İzolasyonsuz PWM DC-DC Dönüştürücüler İçin Bir Kayıpsız Pasif Bastırma Devresi .....	31

4.1.1	Çalışma Prensibi .....	31
4.1.2	Eşdeğer Devre Analizi .....	32
4.1.3	Deneysel Sonuçlar .....	38
4.2	Yumuşak Anahtarlamalı Yüksek Çıkışlı Dönüştürücüler İçin Yeni Bir Kayıpsız Bastırma Devresi.....	39
4.2.1	Çalışma Prensibi .....	40
4.2.2	Eşdeğer Devre Analizi .....	41
4.2.3	Deneysel Sonuçlar .....	43
4.3	Bir Diyot Köprüsü Vasıtasıyla AC Şebekeden Beslenen Omik Yüklü ve IGBT'li PWM DC Kısıyıcı İçin Kayıpsız Pasif Bir Bastırma Hücresi Dizaynı .....	44
4.3.1	Çalışma Prensibi ve Eşdeğer Devre Analizi .....	45
4.3.2	Deneysel Sonuçlar .....	49
5.	<b>YÜKSEK GÜÇ ve FREKANSLI IGBT-PWM DC-DC DÖNÜŞTÜRÜCÜ UYGULAMALARI İÇİN YENİ BİR PASİF BASTIRMA HÜCRESİ DİZAYNI</b> 51	
5.1	Giriş .....	51
5.2	Çalışma Prensibi ve Analizi.....	51
5.2.1	Tanım ve Kabuller .....	51
5.2.2	Çalışma Aralıkları.....	52
5.2.3	Dizayn İşlemi.....	60
5.2.4	Dönüştürücünün Özellikleri.....	61
6.	<b>DENEYSEL SONUÇLAR</b> .....	63
6.1	Giriş .....	63
6.2	Hesap Örneği .....	63
6.3	Deneysel Sonuçlar .....	66
6.3	Sonuç .....	72
	<b>KAYNAKLAR</b> .....	74
	<b>ÖZGEÇMİŞ</b> .....	75

## SİMGE LİSTESİ

$C_S$	Bastırma devresi kondansatörü
$C_B$	Tampon kondansatörü
$C_F$	Çıkış kondansatörü
$D_F$	Ana diyot
$D_1$	Yardımcı diyot
$D_2$	Yardımcı diyot
$D_3$	Yardımcı diyot
$I_o$	Çıkış akımı
$I_{Tr}$	Ana diyot ters toparlanma akımı
$i_T$	Ana transistör akımı
$i_{DF}$	Ana diyot akımı
$i_{LS}$	Bastırma devresi endüktans akımı
$i_i$	Giriş akımı
$L_S$	Bastırma devresi endüktansı
$L_F$	Ana endüktans
$R_L$	Yük direnci
$T$	Ana transistör
$V_{CS}$	Bastırma devresi kondansatör gerilimi
$V_{CB}$	Tampon kondansatörü gerilimi
$V_T$	Ana transistör gerilimi
$V_{DF}$	Ana diyot gerilimi
$V_{DS1}$	DS1 yardımcı diyot gerilimi
$V_{DS2}$	DS2 yardımcı diyot gerilimi
$V_{DS3}$	DS3 yardımcı diyot gerilimi
$V_i$	Giriş gerilimi
$V_o$	Çıkış gerilimi
$\omega_1$	Paralel rezonans açısal frekansı
$\omega_2$	Seri rezonans açısal frekansı
$Z_1$	Paralel rezonans empedansı
$Z_2$	Seri rezonans empedansı



## ŞEKİL LİSTESİ

Şekil 2.1	Bir dc-dc dönüştürücü sistemi.....	3
Şekil 2.2	Anahtar modlu dc dönüştürücü.....	4
Şekil 2.3	Darbe genişlik modülatörü.....	5
Şekil 2.4	Düşürücü tip dc-dc dönüştürücü.....	6
Şekil 2.5	Yükseltici tip dc-dc dönüştürücü.....	7
Şekil 2.6	Düşürücü-yükseltici tip dc-dc dönüştürücü.....	8
Şekil 2.7	Cuk tipi dc-dc dönüştürücü.....	8
Şekil 2.8	Tam köprü dc-dc dönüştürücü.....	9
Şekil 2.9	Bastırma devrelerinin sınıflandırılması.....	11
Şekil 3.1	Yüksek çıkışlı dönüştürücü için ZCL yerleşimleri.....	18
Şekil 3.2	Kavramsal enerji yönetim örneği.....	20
Şekil 3.3	C <sub>Si</sub> enerjisinin geri alınması ile ilgili örnek.....	21
Şekil 3.4	Transformatör kuplajı ile VSD gerçekleştirilmesi.....	22
Şekil 3.5	Anahtar S'in sıfır gerilimde kesime girmesini gerçekleştirmek için olası çevreler.....	23
Şekil 3.6	C <sub>r</sub> için olası ayar devreleri.....	24
Şekil 3.7	Minimum gerilim stresi devre hücresi.....	28
Şekil 3.8	Minimum olmayan gerilim stresi devre hücreleri.....	29
Şekil 3.9	Yüksek çıkışlı dönüştürücü için sentez sonuçları.Yerleşimler.....	30
Şekil 4.1	Kayıpsız pasif bastırma devreli bir yüksek çıkışlı dönüştürücü.....	31
Şekil 4.2	Bir anahtarlama periyodu sırasında eşdeğer devreler.....	33
Şekil 4.3	İzolasyonsuz PWM dc-dc dönüştürücü için önerilen genel kayıpsız pasif bastırma hücresi.....	34
Şekil 4.4	Kayıpsız pasif bastırma hücresine sahip yüksek çıkışlı dönüştürücünün temel dalga şekilleri.....	37
Şekil 4.5	Bastırma devreli ve bastırma devresiz yüksek çıkışlı dönüştürücülerin verimi.....	39
Şekil 4.6	Yeni bastırma devreli yüksek çıkışlı dc-dc dönüştürücü.....	40
Şekil 4.7	Yeni bastırma devresinin yapısı.....	40
Şekil 4.8	Sürekli enüktans akımı modundaki komütasyon sırasında eşdeğer devreler.....	41
Şekil 4.9	Kesintili akım modunda deşarj akım yolları.....	43
Şekil 4.10	Bastırma devresi enerjisinin alınması ve alınmaması durumu için dönüştürücü verimleri.....	44
Şekil 4.11	Kayıpsız pasif bir bastırma hücresine sahip diyot köprüsü vasıtasıyla ac	

	şebekeden beslenen omik yüklü ve IGBT'li PWM dc kıyıcı.....	44
Şekil 4.12	Bir anahtarlama peryodu esnasındaki eşdeğer devreler.....	46
Şekil 4.13	DC kıyıcı için temel çalışma dalga şekilleri. ....	50
Şekil 5.1	Sunulan yeni rezonanslı pasif bastırma hücreli IGBT-PWM düşük çıkışlı dönüştürücünün devre şeması. ....	51
Şekil 5.2	Sunulan dönüştürücüde çalışma aralıklarının eşdeğer devre şemaları.....	53
Şekil 5.3	Sunulan dönüştürücüde çalışma aralıklarıyla ilgili temel dalga şekilleri.....	54
Şekil 6.1	5 kW ve 50 kHz'lik IGBT-PWM düşük çıkışlı bir dönüştürücünün deneysel devre şeması. ....	63
Şekil 6.2	Sert anahtarlama ana anahtar T'ye ait gerilim (üstte) ve akım (altta) osilogramı.....	68
Şekil 6.3	Sert anahtarlama ana diyot D <sub>F</sub> 'ye ait gerilim (üstte) ve akım (altta) osilogramı.....	68
Şekil 6.4	Yumuşak anahtarlama ana anahtar T'ye ait gerilim (üstte) ve akım (altta) osilogramı.....	69
Şekil 6.5	Yumuşak anahtarlama ana diyot D <sub>F</sub> 'ye ait gerilim (üstte) ve akım (altta) osilogramı.....	69
Şekil 6.6	Yumuşak anahtarlama bastırma devresi endüktansı L <sub>S</sub> 'ye ait gerilim (üstte) ve akım (altta) osilogramı. ....	70
Şekil 6.7	Yumuşak anahtarlama bastırma devresi yardımcı diyodu D <sub>S2</sub> 'ye ait gerilim (üstte) ve akım (altta) osilogramı.. ....	70
Şekil 6.8	Yumuşak anahtarlama bastırma devresi yardımcı diyodu D <sub>S1</sub> 'e ait gerilim (üstte) ve bastırma devresi kondansatörü C <sub>S</sub> 'ye ait gerilim (altta) osilogramı. ....	71
Şekil 6.9	Yumuşak anahtarlama bastırma devresi tampon kondansatörü C <sub>B</sub> 'ye ait gerilim ve bastırma devresi yardımcı diyodu D <sub>S3</sub> 'e ait gerilim osilogramı. ....	71
Şekil 6.10	Sert ve sunulan yumuşak anahtarlama dönüştürücülerde karşılaştırmalı verim eğrileri. ....	72

## ÇİZELGE LİSTESİ

Çizelge 3.1	Bir DC-DC dönüştürücü grubu için temel yumuşak anahtarlama topolojileri.	27
Çizelge 4.1	Geliştirilen prototip güç devresinin eleman listesi.....	39
Çizelge 4.2	Uygulama devresinin eleman listesi. ....	50
Çizelge 6.1	Uygulama devresinde kullanılan yarı iletken elemanların bazı nominal değerleri.....	63
Çizelge 6.2	Sert ve sunulan yumuşak anahtarlama dönüştürücülerde yarı iletken elemanların kayıpları ve toplam devre verimleri. ....	66

## ÖNSÖZ

Lisansüstü eğitimimin ilk aşaması olan yüksek lisans öğreniminin tez kısmını teşkil eden bu çalışmada “PWM DC-DC Dönüştürücülerde Pasif Bastırma Devreleri” konusunu inceledim. Hazırladığım tezin daha sonra bu konuda yapılacak çalışmalar için iyi bir referans olmasını umarım.

Çalışmalarım sırasında büyük bir sabır ve özveriyle her konuda yol gösteren tez yöneticisi değerli hocam Sayın Doç.Dr.Hacı BODUR’a teşekkürlerimi sunarım.

Ayrıca bütün yaşamım boyunca maddi ve manevi olarak beni destekleyen aileme, bu çalışmanın değişik safhalarında yardımlarını gördüğüm değerli arkadaşlarım Arş.Gör. İsmail AKSOY’a, Arş.Gör. Faruk BAKAN’a ve Özkan ÇAKIR’a teşekkürlerimi sunmayı borç bilirim.

## ÖZET

Bu çalışmada aktif bastırma hücrelerinin çoğundan daha büyük bir toplam devre verimi ve daha geniş bir yük çalışma aralığı sağlayan, yeni bir rezonanslı pasif bastırma hücresi dizaynı sunulmaktadır. Bu bastırma hücresi oldukça basit yapılı ve kolay kontrollüdür, ve özellikle yüksek güç ve frekanslı endüstriyel uygulamalarda IGBT-PWM DC-DC dönüştürücüler için uygundur. Sunulan bastırma hücreli bir dönüştürücüde, aktif ve pasif bütün yarı iletken elemanlar yumuşak anahtarlama ile çalışır. Önerilen bastırma hücresi ile donatılan bir IGBT-PWM düşük çıkışlı dönüştürücünün çalışma prensibi ve etraflı bir kararlı durum analizi sunulmuştur. Sunulan teorik analiz, 5 kW ve 50 kHz'lik düşük çıkışlı bir prototip ile doğrulanmıştır. İlave olarak %80'lik bir çıkış gücü için, sert anahtarlama karşılığına göre, sunulan yumuşak anahtarlama dönüştürücüde ana anahtar kaybının %88 ve toplam kaybın %83 civarında azaldığı ve böylece toplam verimin %91'den yaklaşık %98'e eriştiği görülmüştür.

**Anahtar Terimler:** Yumuşak anahtarlama, sıfır gerilimde anahtarlama, sıfır akımda anahtarlama, bastırma hücreleri, rezonanslı ve pasif bastırma hücreleri.

## ABSTRACT

In this study, a new passive snubber cell design, which provides a more larger total circuit efficiency and more wider load range with respect to most of active snubber cells, is proposed. This snubber cell has simple structure and ease of control, and is suitable for IGBT-PWM DC-DC converter applications with specially high power and frequency. All of the semiconductor devices in the converter with the proposed passive snubber cell operate under soft switching conditions. The operation principles and the detailed steady state analysis of an IGBT-PWM buck converter implemented with the proposed snubber cell are presented. Moreover, this theoretical analysis is verified with a prototype of a 5 kW and 50 kHz buck converter. Additionally, for a 80% output power, the main switch loss decreases about 88% and the total loss decreases about 83% in the proposed converter with regard to its counterpart hard switching converter, and so the overall efficiency increases to about 98% from a value of 91% in hard switching are.

**Keywords:** Soft switching, zero voltage switching, zero current switching, snubber cells, resonant snubber cell and passive snubber cells.

## 1. GİRİŞ

Darbe genişlik modülasyonlu (PWM) dc-dc dönüştürücüler, yüksek güç yoğunluğu ve hızlı geçiş cevabı nedeniyle endüstride yaygın olarak kullanılmaktadır. Yüksek güç yoğunluğu ve hızlı geçiş cevabı, anahtarlama frekansı yükseltilerek elde edilebilmektedir. Fakat frekans yükseldiğinde anahtarlama kayıpları ile elektromagnetik ve radyofrekans girişimi (EMI ve RFI) gürültüleri de artmaktadır. Bu nedenle, bu kayıp ve gürültüler azaltılarak frekansın yükseltilmesi gerekmektedir. Bu ise, sert anahtarlama (HS) yerine bastırma hücreleriyle elde edilen yumuşak anahtarlama (SS) tekniklerinin kullanılmasıyla sağlanabilmektedir. Yumuşak anahtarlama düşüncesi gittikçe artan bir şekilde cazibesini sürdürmektedir (Elasser 1996, Ferraro 1982, Tseng 1998, Hua 1994, Bodur 1999, Mao 1997, Fujiwara 1999, Smith 1999, Menengaz 1999, Kim 2000, Grigore 1998).

Bastırma kavramı, gerilimin bastırılması, gerilim ve akım yükselme hızlarının bastırılması, EMI ve RFI gürültülerinin bastırılması ile anahtarlama enerjisinin transferini kapsar. Literatürde, RC/RCD, kutuplu/kutupsuz, rezonanslı/rezonanssız ve aktif/pasif gibi çok değişik türde sunulmuş bastırma hücresi mevcuttur (Ferraro,1982).

Rezonanslı dönüştürücülerde, anahtarlama sıfır gerilimde anahtarlama (ZVS) veya sıfır akımda anahtarlama (ZCS) altında gerçekleşir ve böylece anahtarlama kayıpları büyük ölçüde azalır. Fakat aşırı gerilim ve akım stresleri oluşur ve normal PWM dönüştürücülere göre güç yoğunluğu daha düşük ve kontrol daha zordur (Elasser 1996, Tseng 1998, Hua 1994, Grigore 1998).

Son yıllarda rezonans ve normal PWM tekniklerinin istenen özelliklerini birleştirmek için, rezonanslı aktif bastırma hücreleri normal PWM dönüştürücülere eklenerek, sıfır gerilim geçişli (ZVT) ve sıfır akım geçişli (ZCT) çok sayıda dönüştürücü sunulmuştur (Elasser 1996, Tseng 1998, Hua 1994, Mao 1997). Bu dönüştürücülerde, kapama veya açma işlemi, rezonansla sağlanan çok kısa ZVT veya ZCT süresi esnasında ZVS ve/veya ZCS altında oluşur. Rezonansların çalışma periyodunun çok küçük bir kısmında oluşmasına karşılık, dönüştürücü periyodun büyük bir kısmında normal PWM dönüştürücü olarak çalışır (Hua 1994, Grigore 1998).

Karmaşıklık, yüksek fiyat, kontrol zorluğu, büyük sirkülasyon enerjisi, aşırı gerilim ve akım stresleri, geniş olmayan hat ve yük aralıkları gibi nedenlerle, aktif bastırma hücreleri ciddi olarak eleştirilmektedir (Hua 1994, Smith 1999). Son zamanlarda, rezonans tekniklerini kullanan pasif bastırma hücreleri, aktif bastırma hücrelerine iyi bir alternatif olarak

görülmektedir. Bu bastırma hücrelerinin, aktif bastırıcılara göre daha ucuz ve güvenilir olduğu ve daha yüksek performans/fiyat oranına sahip olduğu rapor edilmiştir. Ana anahtar ve amaca göre, pasif bastırma hücreleri çok farklı şekillerde oluşturulabilmektedir. Pasif bastırma hücreleri ile geri kazanılamayan tek enerji, yarı iletken elemanların ana uçları arasındaki parazitik kondansatörlerin enerjileridir (Smith 1999).

Bugünlerde, yüksek güçlü endüstriyel uygulamalarda, izole kapılı bipolar transistörler (IGBT) anahtarlama elemanları olarak yaygın bir şekilde kullanılmaktadır. IGBT'nin yüksek anahtarlama gücü ve düşük iletim kaybına sahip olmasına karşılık, IGBT'de özellikle açma anahtarlama kaybı oldukça yüksektir (Hua 1994).

Bölüm 2'de genel olarak dc-dc dönüştürücüler hakkında kısa bilgi verilmiş, Bölüm 3'te dc-dc dönüştürücülerde kullanılan pasif bastırma hücreleri genelleştirilerek incelenmiş ve Bölüm 4'de literatürde bulunan birkaç önemli pasif bastırma hücresi örneğine yer verilmiştir.

Bölüm 5'te, aktif bastırma hücrelerinin çoğundan daha büyük bir toplam devre verimi ve daha geniş bir yük çalışma aralığı sağlayan, yeni bir rezonanslı pasif bastırma hücresi sunulmuştur. Oldukça basit yapılı ve kolay kontrollu olan bu bastırma hücresi, özellikle yüksek güç ve frekanslı endüstriyel uygulamalarda IGBT'li PWM dönüştürücüler için uygundur. Sunulan bastırma hücreli bir dönüştürücüde, aktif ve pasif bütün yarı iletken elemanlar yumuşak anahtarlama ile çalışır. Önerilen bastırma hücresi ile donatılan bir IGBT-PWM düşük çıkışlı dönüştürücünün detaylı bir kararlı durum analizi yapılmıştır.

Bölüm 6'da önerilen IGBT-PWM düşük çıkışlı dönüştürücünün laboratuvarında gerçekleştirilen uygulama devresi ile bu devreden alınan sonuçlara yer verilmiştir. Yapılan teorik analiz, giriş gerilimi 500 V, darbe frekansı 50 kHz ve gücü 5 kW olan bir prototip ile doğrulanmıştır

## 2. PWM DC-DC DÖNÜŞTÜRÜCÜLER VE BASTIRMA DEVRELERİ

### 2.1 DC-DC Dönüştürücüler

DC-DC dönüştürücüler regüle edilmiş anahtar modlu dc güç kaynaklarında ve dc motor sürücü uygulamalarında geniş bir şekilde kullanılır. Şekil 2.1'de görüldüğü gibi bu dönüştürücülerde giriş çoğunlukla hat gerilimi doğrultularak elde edilen regüle edilmemiş bir dc gerilimdir ve bu nedenle hat gerilimi büyüklüğündeki değişikliklerden dolayı dalgalanır. Anahtar modlu dc-dc dönüştürücüler regüle edilmemiş bir dc girişi kontrollü dc çıkışa dönüştürmek için kullanılır.

Bu bölümde aşağıda sıralanan dc-dc dönüştürücüler kısaca ele alınmıştır.

Düşürücü (buck) tip dönüştürücü

Yükseltici (boost) tip dönüştürücü

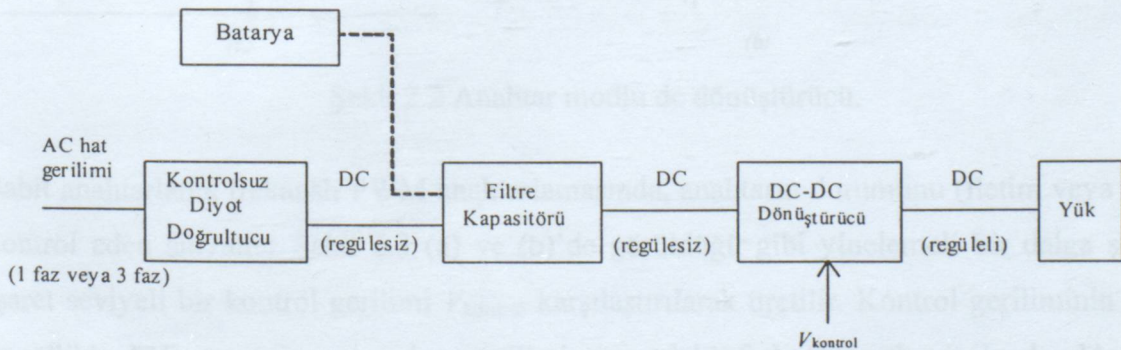
Düşürücü-Yükseltici (buck-boost) tip dönüştürücü

Cuk tipi dönüştürücü

Tam köprü dönüştürücü

Bu beş dönüştürücünden, sadece düşürücü tip ve yükseltici tip olanlar temel dönüştürücü topolojileridir. Düşürücü-Yükseltici ve Cuk tipi dönüştürücüler iki temel topolojinin kombinasyonudur. Tam köprü dönüştürücü düşürücü tip dönüştürücünden elde edilir.

Dönüştürücülerde dc giriş geriliminin sıfır iç empedansa sahip olduğu kabul edilir. Giriş bir batarya kaynağı olabilir. Bununla birlikte çoğu durumda düşük bir iç empedans ve bir dc gerilim kaynağı sağlamak için Şekil 2.1'de görüldüğü gibi büyük bir filtre kapasitansına sahip diyot doğrultucu bir ac hat gerilimi giriş olarak kullanılır.

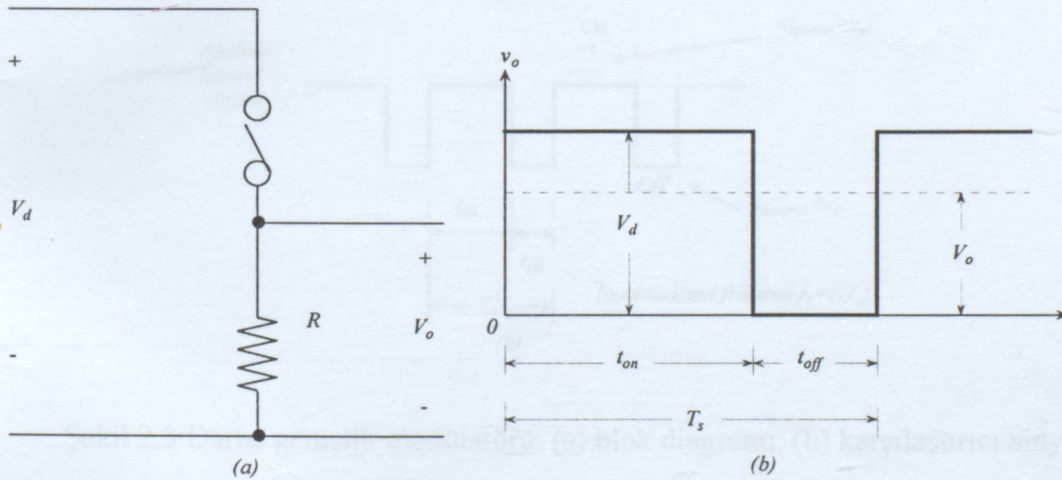


Şekil 2.1 Bir dc-dc dönüştürücü sistemi.

### 2.1.1 DC-DC Dönüştürücülerin Kontrolü

DC-DC dönüştürücülerde giriş geriliminin ve çıkış yükünün dalgalanabilmesine karşın, ortalama çıkış gerilimini istenilen bir seviyeye ayarlamak için kontrol yapılması gereklidir. Anahtar modlu dc-dc dönüştürücüler dc gerilimi bir seviyeden bir başka seviyeye çevirmek için bir ya da daha fazla anahtar kullanırlar. Verilen bir giriş gerilimine sahip dc-dc dönüştürücüde, ortalama çıkış gerilimi anahtar iletim ve kesim süreleri ( $t_{on}$  ve  $t_{off}$ ) ayarlanarak kontrol edilir. Şekil 2.2 (a)'da görülen temel dc-dc dönüştürücü anahtar modlu dönüştürücü kavramını açıklamak için kullanılabilir. Şekil 2.2 (b)'deki  $v_o$  çıkış geriliminin ortalama değeri  $V_o$ ,  $t_{on}$  ve  $t_{off}$  sürelerine bağlıdır. Çıkış gerilimini kontrol etme metotlarından biri, sabit frekanslı anahtarlama kullanmak ( $T_s = t_{on} + t_{off} = \text{sabit}$ ) ve anahtarın iletim süresini ayarlamaktır. Bu metotta anahtar iletim oranı  $D$ , anahtarın iletim süresinin anahtarlama periyoduna oranı olarak tanımlanır ve değişkendir. İletim süresinin ayarlandığı bu tür metotlara darbe genişlik modülasyonu (PWM) adı verilir.

Diğer kontrol metodu daha geneldir, burada anahtarlama frekansı ve anahtarın iletim süresi değişkendir. Bu metot sadece zorlamalı komütasyonlu tristörleri kullanan dc-dc dönüştürücülerde kullanılır. Anahtarlama frekansındaki değişim dönüştürücünün giriş ve çıkış dalga şekillerindeki filtrelemeyi zorlaştırır.

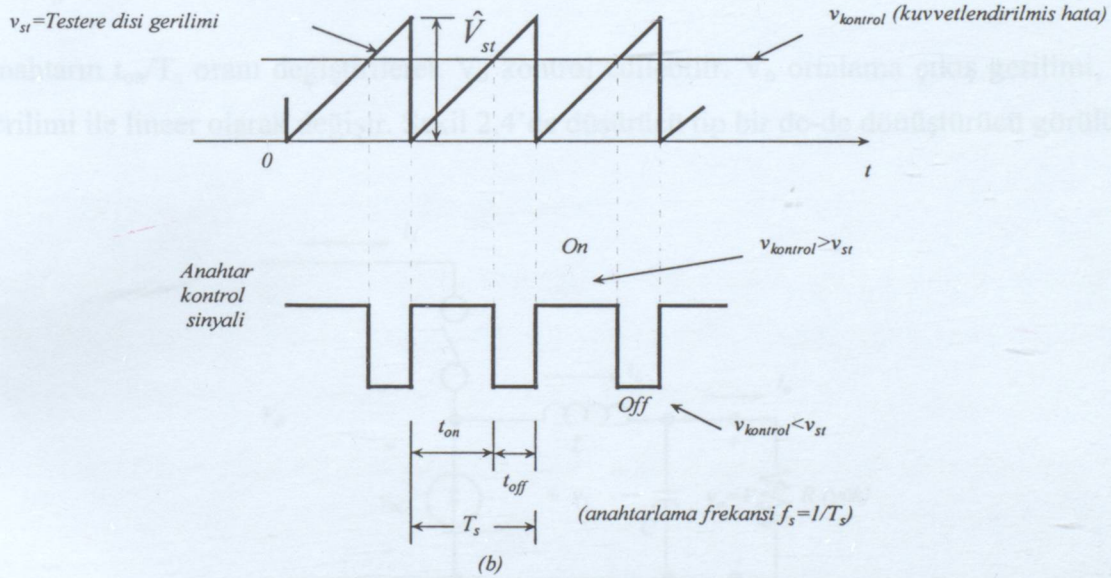
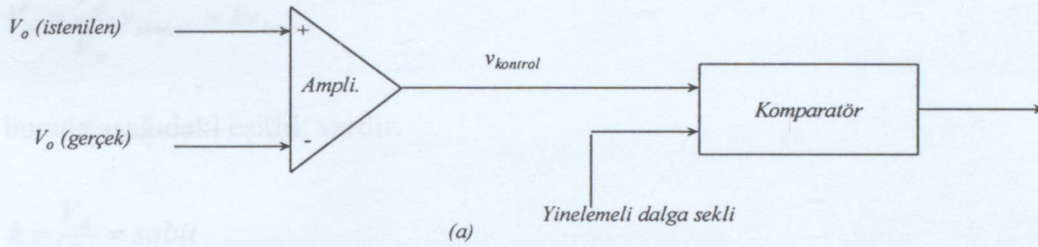


Şekil 2.2 Anahtar modlu dc dönüştürücü.

Sabit anahtarlama frekanslı PWM anahtarlamasında, anahtarın durumunu (iletim veya kesim) kontrol eden sinyaller Şekil 2.3 (a) ve (b)'de görüldüğü gibi yinelemeli bir dalga şekli ile işaret seviyeli bir kontrol gerilimi  $V_{kontrol}$  karşılaştırılarak üretilir. Kontrol geriliminin sinyali genellikle hata veya gerçek çıkış gerilimi arasındaki fark kuvvetlendirilerek elde edilir. Testere dişi olduğu görülen sabit tepe değerli yinelemeli dalga şeklinin frekansı anahtarlama

frekansını belirler. Bu frekans bir PWM aralığında sabit tutulur ve birkaç kHz ile birkaç yüz kHz olacak şekilde seçilir. Kuvvetlendirilmiş hata sinyali testere dişli dalga şeklinden daha büyük olduğu zaman, anahtar kontrol sinyali anahtarın iletme geçmesine neden olan lojik 1 konumuna gelir. Aksi takdirde, anahtar kesimdedir (kapalıdır). Şekil 2.3'deki  $V_{kontrol}$  ve  $\hat{V}_{st}$  testere dişli dalga şeklinin en yüksek değerine göre, anahtar iletim oranı şu şekilde ifade edilebilir.

$$D = \frac{t_{on}}{T_s} = \frac{v_{kontrol}}{\hat{V}_{st}} \quad (2.1)$$



Şekil 2.3 Darbe genişlik modülatörü; (a) blok diagramı, (b) karşılaştırıcı sinyalleri.

## 2.1.2 DC-DC Dönüştürücü Tipleri

### 2.1.2.1 Düşürücü Tip Dönüştürücü

İsminden de anlaşılacağı gibi, düşürücü tip dönüştürücü dc giriş gerilimi  $V_d$ 'den daha düşük bir ortalama çıkış gerilimi üretir. Başlıca uygulama alanları regüle edilmiş dc güç kaynakları ve dc motor hız kontrolüdür.

Şekil 2.2 (a)'daki temel devre, tamamen rezistif bir yük için kavramsal olarak düşürücü tip dönüştürücüyü göstermektedir. İdeal bir anahtar, sabit bir giriş gerilimi  $V_d$  ve tamamen rezistif bir yük için, anahtar durumunun fonksiyonu olarak ani çıkış geriliminin dalga şekli Şekil 2.2 (b)'de görülüyor. Ortalama çıkış gerilimi anahtar iletim oranına göre hesaplanabilir.

$$V_o = \frac{1}{T_s} \int_0^{T_s} V_o(t) dt = \frac{1}{T_s} \left( \int_0^{t_{on}} V_d dt + \int_{t_{on}}^{T_s} 0 dt \right) = \frac{t_{on}}{T_s} V_d = DV_d \quad (2.2)$$

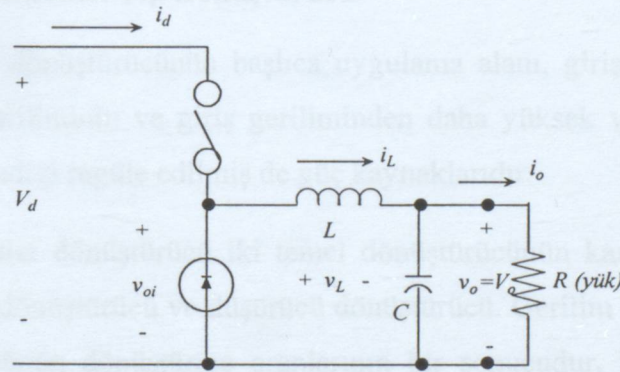
Denklem 2.1'deki D değeri, Denklem 2.2'de yerine konulursa aşağıdaki bağıntı elde edilir:

$$V_o = \frac{V_d}{\hat{V}_{st}} v_{kontrol} = kv_{kontrol} \quad (2.3)$$

burada aşağıdaki eşitlik vardır.

$$k = \frac{V_d}{\hat{V}_{st}} = sabit \quad (2.4)$$

Anahtarın  $t_{on}/T_s$  oranı değiştirilerek  $V_o$  kontrol edilebilir.  $V_o$  ortalama çıkış gerilimi, kontrol gerilimi ile lineer olarak değişir. Şekil 2.4'de düşürücü tip bir dc-dc dönüştürücü görülüyor.

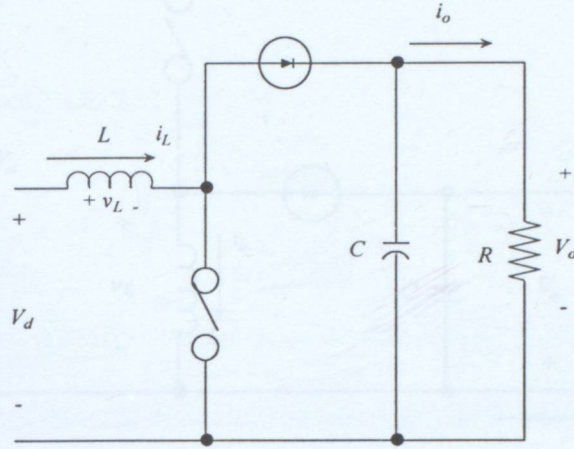


Şekil 2.4 Düşürücü tip dc-dc dönüştürücü.

### 2.1.2.2 Yükseltici Tip Dönüştürücü

Şekil 2.5 yükseltici tip bir dönüştürücüyü göstermektedir. Başlıca uygulaması regüleli dc güç kaynakları ve dc motorların dinamik (regeneratif) frenlenmesidir. İsmi de ifade ettiği gibi, çıkış gerilimi giriş geriliminden daha büyüktür. Anahtar iletimde iken, diyot ters öngerilimlidir, bu yüzden çıkış katını izole eder. Giriş endüktansa enerji aktarır. Anahtar kesimde iken, çıkış katı girişten ve endüktanstan enerji alır. Burada verilen sürekli hal k

analizinde, sabit bir çıkış gerilimi  $v_o(t) \cong V_o$  sağlamak için çıkış filtre kondansatörünün çok büyük olduğu kabul edilir.



Şekil 2.5 Yükseltici tip dc-dc dönüştürücü.

Giriş ve çıkış gerilimleri arasında aşağıdaki bağıntı vardır.

$$\frac{V_o}{V_d} = \frac{T_s}{t_{off}} = \frac{1}{1-D} \quad (2.5)$$

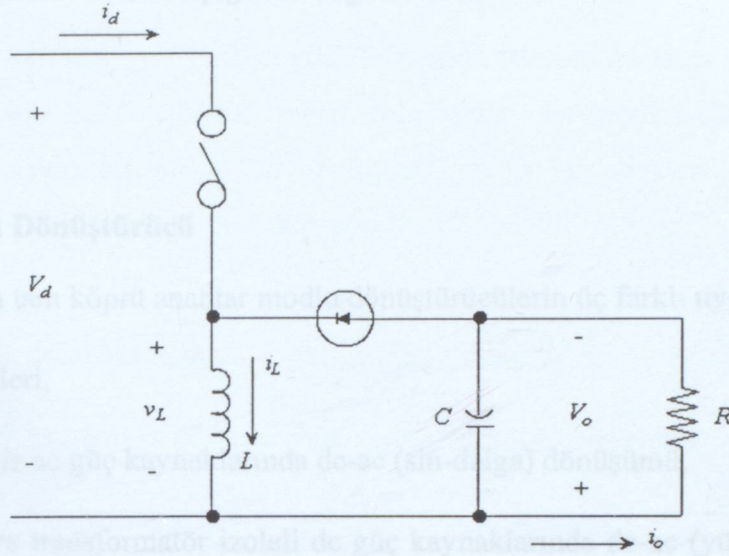
### 2.1.2.3 Düşürücü-Yükseltici Tip Dönüştürücü

Düşürücü-Yükseltici dönüştürücünün başlıca uygulama alanı, giriş geriliminin ortak ucuna göre negatif çıkış geriliminin ve giriş geriliminden daha yüksek veya daha düşük olabilen çıkış geriliminin istendiği regüle edilmiş dc güç kaynaklarıdır.

Bir düşürücü-yükseltici dönüştürücü iki temel dönüştürücünün kaskad bağlanması ile elde edilebilir; yükseltici dönüştürücü ve düşürücü dönüştürücü. Gerilim dönüştürme oranı kaskad bağlı iki dönüştürücünün dönüştürme oranlarının bir sonucudur. Her iki dönüştürücüdeki anahtarların aynı iletim oranına sahip oldukları kabul edilerek aşağıdaki eşitlik elde edilir.

$$\frac{V_o}{V_d} = D \frac{1}{1-D} \quad (2.6)$$

Bu durum çıkış geriliminin D oranına bağlı olarak giriş geriliminden daha yüksek veya daha düşük olmasına imkan verir. Düşürücü ve yükseltici dönüştürücülerin kaskad bağlanmasıyla Şekil 2.6'da görüldüğü gibi düşürücü-yükseltici dönüştürücü elde edilir.

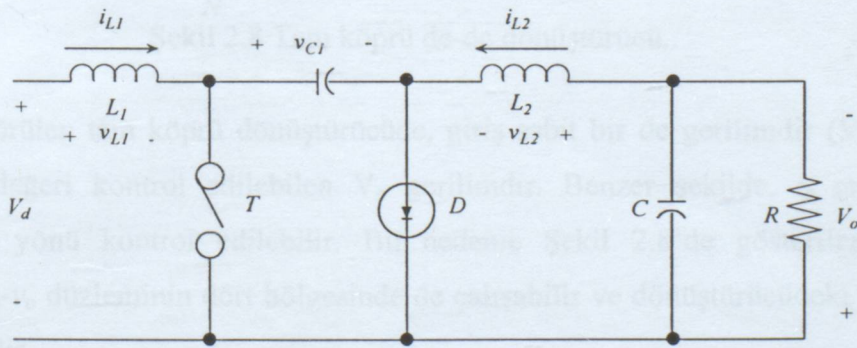


Şekil 2.6 Düşürücü-yükseltici tip dc-dc dönüştürücü.

Anahtar kapalıyken diyot ters öngerilimlidir ve bu durumda giriş endüktansa enerji sağlar. Anahtar açıldığında, endüktansta depolanan enerji çıkışa transfer edilir. Bu aralıkta, girişten enerji transfer edilmez. Burada çıkış geriliminin çok büyük olduğu kabul edilir ki, bu durum sabit çıkış gerilimi  $v_o(t) \cong V_o$  ile sonuçlanır.

#### 2.1.2.4 Cuk Tipi Dönüştürücü

Kendisini tasarlayan kişiden sonra ismi verilen Cuk dönüştürücü Şekil 2.7'de görülüyor. Bu dönüştürücü önceki kısımda ele alınan bir düşürücü-yükseltici tip dönüştürücü devresindeki ikilik prensibi kullanılarak elde edilir. Cuk dönüştürücü giriş geriliminin ortak ucuna göre negatif polariteli regüle edilmiş bir çıkış gerilimi sağlar.



Şekil 2.7 Cuk tipi dc-dc dönüştürücü.

Giriş ve çıkış gerilimleri arasında aşağıdaki bağıntı vardır.

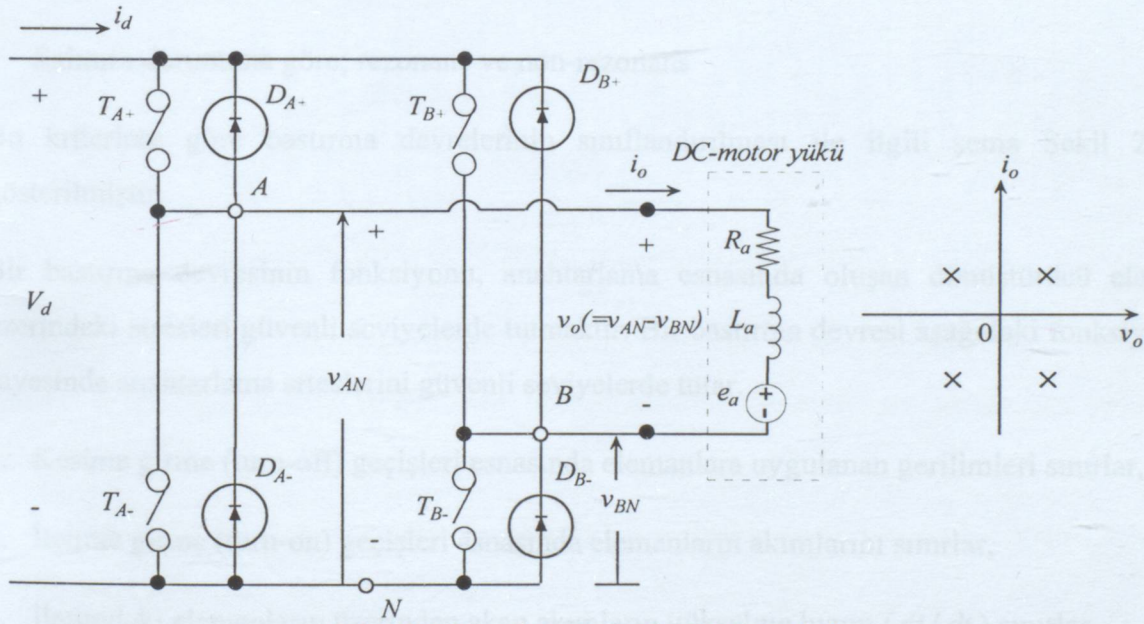
$$\frac{V_o}{V_d} = \frac{D}{1-D} \quad (2.6)$$

### 2.1.2.5 Tam Köprü Dönüştürücü

Şekil 2.8'de görülen tam köprü anahtar modlu dönüştürücülerin üç farklı uygulama alanı vardır:

- dc motor sürücüleri,
- tek fazlı kesintisiz ac güç kaynaklarında dc-ac (sin-dalga) dönüşümü,
- anahtar modlu ve transformator izoleli dc güç kaynaklarında dc-ac (yüksek-orta frekans) dönüşümü.

Tam köprü topolojisi bu üç uygulamada aynı kalsa da kontrol tipi uygulamaya bağlıdır.



Şekil 2.8 Tam köprü dc-dc dönüştürücü..

Şekil 2.8'de görülen tam köprü dönüştürücüde, giriş sabit bir dc gerilimdir ( $V_d$ ). Çıkış ise polaritesi ve değeri kontrol edilebilen  $V_o$  gerilimdir. Benzer şekilde,  $i_o$  çıkış akımının büyüklüğü ve yönü kontrol edilebilir. Bu nedenle Şekil 2.8'de gösterilen tam köprü dönüştürücü,  $i_o$ - $v_o$  düzleminin dört bölgesinde de çalışabilir ve dönüştürücüdeki güç akışı her iki yönde olabilir.

## 2.2 Bastırma Devreleri

Bir dönüştürücüde bulunan yarı iletken güç elemanları üzerindeki stres nominal değerlerin üzerinde ise, problemi azaltmanın iki temel yolu vardır. Kullanılan eleman, daha büyük nominal değerlere sahip bir eleman ile değiştirilir veya bu stresleri güvenli seviyelere indirmek için temel dönüştürücüye bastırma devresi eklenebilir.

Yarı iletken güç elemanlarının zarar görmeden ve verimli bir şekilde çalışabilmeleri için gerekli olan bastırma devreleri aşağıdaki gibi sınıflandırılabilir.

- Şarj veya deşarj durumuna göre; ilettime girme (turn-on) veya kesime girme (turn-off) bastırma devresi
- Boyutuna göre; büyük, normal ve küçük
- Kutup durumuna göre; kutuplu veya kutupsuz
- Yapısındaki elemanlara göre; aktif ve pasif bastırma devresi
- Salınım durumuna göre; rezonans ve non-rezonans

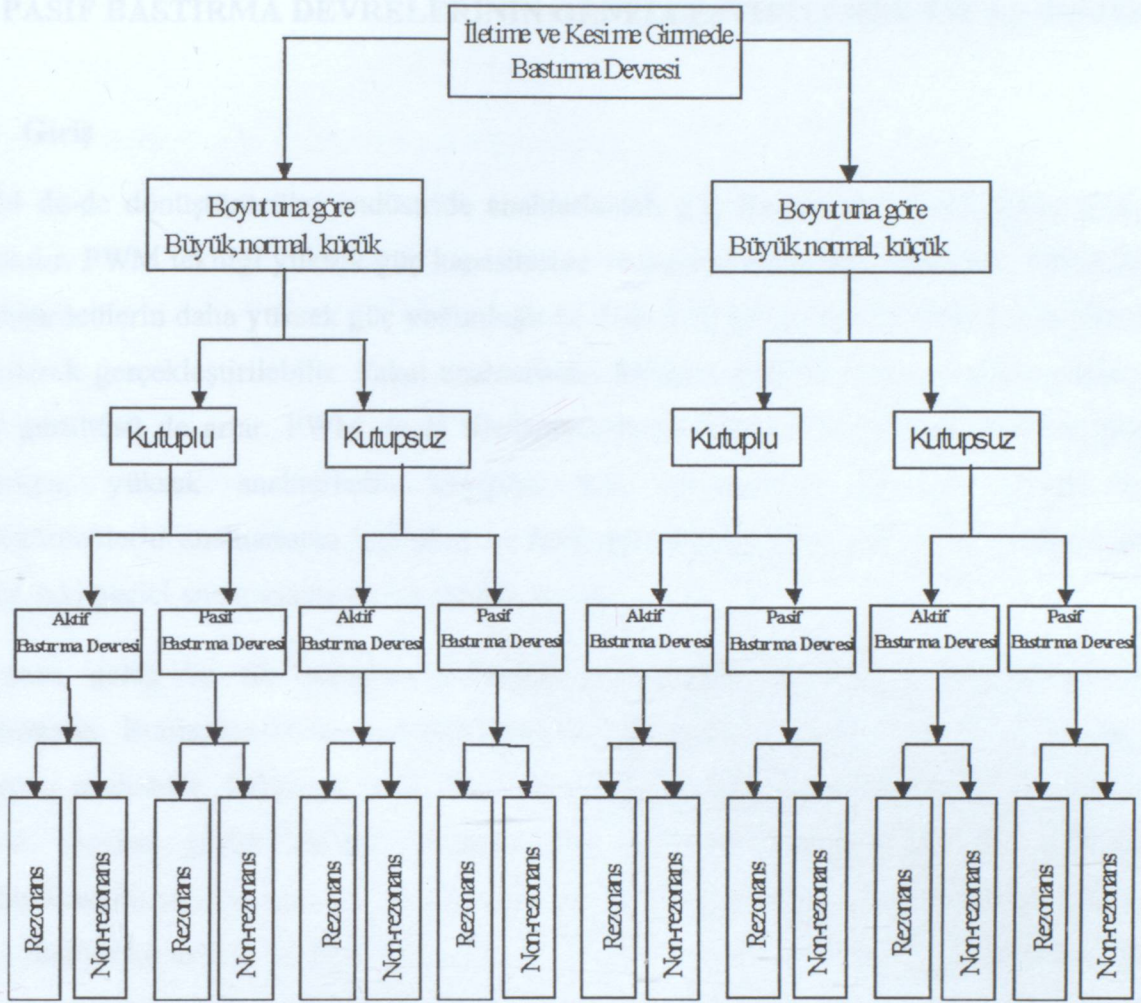
Bu kriterlere göre bastırma devrelerinin sınıflandırılması ile ilgili şema Şekil 2.9'da gösterilmiştir.

Bir bastırma devresinin fonksiyonu, anahtarlama esnasında oluşan dönüştürücü elemanı üzerindeki stresleri güvenli seviyelerde tutmaktır. Bir bastırma devresi aşağıdaki fonksiyonlar sayesinde anahtarlama sırtelerini güvenli seviyelerde tutar.

1. Kesime girme (turn-off) geçişleri esnasında elemanlara uygulanan gerilimleri sınırlar,
2. İlettime girme (turn-on) geçişleri esnasında elemanların akımlarını sınırlar,
3. İletimdeki elemanların üzerinden akan akımların yükselme hızını ( $di / dt$ ) sınırlar,
4. Elemanın kesime girme durumunda eleman üzerindeki gerilim yükselme hızını ( $dv / dt$ ) sınırlar.

Devre topolojisi açısından bakılırsa bastırma devrelerinin üç genel sınıfı vardır.

1. Ters toparlanma sırasında  $dv / dt$  değerini ve maksimum gerilimi sınırlayarak diyotları ve tristörleri koruyan kutupsuz seri R-C bastırma devreleri,



Şekil 2.9 Bastırma devrelerinin sınıflandırılması (Elasser,1996).

2. Kutuplu R-C bastırma devreleri. Bu bastırma devreleri elemanlara uygulanan gerilimleri güvenli seviyelerde tutmak ve elemanın kesime girmesi esnasında  $dv/dt$  gerilim yükselme hızını sınırlamak için kullanılır.

3. Kutuplu L-R bastırma devreleri. Bu bastırma devreleri elemanın iletme girmesi esnasında  $di/dt$  akım yükselme hızını sınırlamak için kullanılır.

Rezonans veya quasi-rezonans dönüştürücüler sınıfı kullanılarak da anahtarlama stresleri kontrol edilebilir.

Bastırma devrelerinin bir dönüştürücü devresinin temel parçası olmadığını belirtmek gerekir. Bastırma devresi temel dönüştürücüye yapılan bir ilavedir, genellikle yarı iletken bir güç elemanı üzerindeki stresleri azaltmak için ilave edilir. Bastırma devreleri tek başına veya gereksinimlere bağlı olarak bir kombinasyon olarak kullanılabilir.

### 3. PASİF BASTIRMA DEVRELERİNİN GENELLEŞTİRİLEREK İNCELENMESİ

#### 3.1 Giriş

PWM dc-dc dönüştürücüler endüstride anahtarlamalı güç kaynakları olarak geniş biçimde kullanılır. PWM tekniği yüksek güç kapasitesine ve kontrol kolaylığına sahiptir. PWM dc-dc dönüştürücülerin daha yüksek güç yoğunluğu ve daha hızlı geçiş cevabı, anahtarlama frekansı artırılarak gerçekleştirilebilir. Fakat anahtarlama frekansı artarken anahtarlama kayıpları ve EMI gürültüsü de artar. PWM dc-dc dönüştürücülerin kontrolü ile EMI gürültüsü girişim yaparken, yüksek anahtarlama kayıpları güç kapasitesini düşürür. PWM dc-dc dönüştürücülerin anahtarlama kayıpları ve EMI gürültüsü esasen iletme ve kesime girme sırasındaki geçici anahtarlama durumlarında üretilir.

Meydana gelen bu tür sorunları gidermek için çeşitli anahtarlama teknolojileri ileri sürülmüştür. Bunlardan birisi olan aktif bastırma devreleri, yardımcı anahtar kullanarak bu sorunları azaltabilir. Fakat yardımcı bir anahtar güç ve kontrol devrelerinin karmaşıklığını artırır. Ayrıca geçici durum sırasında iki anahtarın kontrol sinyalleri arasındaki senkronizasyon sorunları kontrol tekniğini zorlaştırır. Aktif bastırma devrelerinin kullanılması devre maliyetini artırır ve güvenilirliği azaltır. Direnç, kondansatör ve diyottan oluşan RCD bastırma devreleri en basit yapıya, dolayısıyla en düşük maliyete sahiptirler. Fakat en kötü performansa sahiptirler, anahtarlama kayıpları dirençlerde harcandığından devrenin verimi düşüktür. Rezonans dönüştürücüler anahtarlama kayıplarını azaltmak için ZVS veya ZCS ile komütasyon gerçekleştirirler. Bununla birlikte yüksek sirkülasyon akımları içerdiklerinden iletim kayıpları artar. Aynı zamanda geniş bir anahtarlama frekansı aralığı nedeniyle EMI filtresi ve kontrol devresi tasarlamak zorlaşır. Kısaca değinilen bu üç teknoloji ile kıyaslandığında pasif bir bastırma devresi, aktif olmayan ve güç harcamayan elemanlar kullanarak anahtarlama kayıplarını önemli ölçüde sınırlandırabilir. Kontrol stratejisi hemen hiç etkilenmez ve üretilen sirkülasyon enerjisi nispeten küçüktür. Devre yapısı RCD bastırma devreleri kadar basit, verim aktif bastırma devreleri ve rezonans dönüştürücüler kadar yüksektir. Sonuç olarak pasif bastırma devreleri düşük maliyete, yüksek performansa, yüksek performans/maliyet oranına ve yüksek güvenilirliğe sahiptirler (Smith,1999).

### 3.2 Pasif Yumuşak Anahtarlama Dönüştürücülerin Topolojik ve Elektriksel Özellikleri

PWM dönüştürücülerde kullanılan yumuşak anahtarlama tekniği ile elde edilen sıfır akımda iletme girme ve sıfır gerilimde kesime girme sonucu güç devresindeki ana anahtarın  $di/dt$  ve  $dv/dt$  oranları düşer. Bunun sonucunda anahtarlama kayıpları azalır. Ayrıca anahtarın  $di/dt$  oranı kontrol edildiğinden ilave bir anahtarlama kaybına neden olan diyotların ters toparlanma akımları da kontrol edilir. Pasif yumuşak anahtarlama tekniği ile geri kazanılamayan tek kayıp enerji, anahtarın kaçak kapasitansındaki enerjidir. Fakat bu kayıp diğer anahtarlama kayıplarından çok küçüktür ve aktif metoddaki yardımcı bir anahtar kullanılarak maruz kalınan kayıptan daha küçük olabilir.

Pasif yumuşak anahtarlama tekniğinde sıfır akımda iletme girmeyi ve sıfır gerilimde kesime girmeyi gerçekleştirmek için devreye eklenmesi gereken iki bileşen küçük bir endüktans ve kapasitedir. Kapasite anahtarın sıfır gerilimde kesime girmesini sağlarken, endüktans anahtarın sıfır akımda iletme girmesini sağlar ve diyotların ters toparlanma akımını sınırlar. Geleneksel olarak endüktans ve kapasite, anahtar ile sırasıyla seri ve paralel olarak bağlanır. Bununla birlikte birçok başka bağlantılar olabilir, eleman sayısı ve anahtar stresi azaltılabilir. Ayrıca kapasite ve endüktansa ilave devre bağlantısının yapılması ile bu elemanların enerjileri girişe ve yüke geri verilir. Bunu gerçekleştirmek için önerilen birçok farklı devre bulunmaktadır. Bu bölümde yeni devrelerin tasarımını kolaylaştırmak için, enerji geri alma devrelerini tanımlayan genel topolojik ve elektriksel özellikler incelenmiş, rezonans endüktansı ve kapasitesinin yerleri belirlenmiştir. Ayrıca, yeni yumuşak anahtarlama devrelerinin tasarımını basitleştiren devre hücreleri gerçekleştirilmiştir.

#### 3.2.1 Kayıpsız Pasif Yumuşak Anahtarlama PWM Dönüştürücülerin Tanımlanması

Aşağıdaki tanımlamalar temel sert anahtarlama PWM dönüştürücüyü tarif eden elemanları ve kayıpsız pasif yumuşak anahtarlama için eklenen elemanları listeliyor. Yalıtılmış topolojilerin başlıca elemanı olan transformatörler temel PWM dönüştürücü elemanlarının dışında bırakılmıştır. Burada değinilmemesine rağmen transformatörler bir ilave olarak görülebilir. Ayrıca PWM dönüştürücüde sadece bir tane anahtar olduğu varsayılıyor. Kabul ve kanıtların çoğu için, aşağıda tanımlanan elemanlardan oluşan PWM dönüştürücü bir G grafi olarak değerlendirilir ve graf teorisindeki terimler kullanılır.

### Temel PWM Dönüştürücü:

- DC gerilim kaynağı grubu  $V_g = (V_{gi}, i = 1, 2, \dots, n_g)$
- Zamanla değişmeyen (LTI) direnç grubu  $R = (R_i, i = 1, 2, \dots, n_r)$
- Zamanla değişmeyen (LTI) endüktans grubu  $L = (L_i, i = 1, 2, \dots, n_l)$
- Zamanla değişmeyen (LTI) kapasite grubu  $C = (C_i, i = 1, 2, \dots, n_c)$
- Aktif anahtar  $S$
- Diyot grubu  $D = (D_i, i = 1, 2, \dots, n_d)$

### Kayıpsız Yumuşak Anahtarlama İçin Pasif Elemanlar:

- Sıfır akım endüktans grubu  $L_r = (L_{ri}, i = 1, 2, \dots, n_{lr})$   
 $L_r, S$  anahtarının sıfır akımda ilettime girmesini sağlar.
- Bastırma devresi endüktans grubu  $L_s = (L_{si}, i = 1, 2, \dots, n_{ls})$
- Sıfır gerilim kapasite grubu  $C_r = (C_{ri}, i = 1, 2, \dots, n_{cr})$   
 $C_r, S$  anahtarının sıfır gerilimde kesime girmesini sağlar.
- Bastırma devresi kapasite grubu  $C_s = (C_{si}, i = 1, 2, \dots, n_{cs})$
- Bastırma devresi transformatör grubu  $T_s = (T_{si}, i = 1, 2, \dots, n_{ts})$
- Bastırma devresi diyot grubu  $D_s = (D_{si}, i = 1, 2, \dots, n_{ds})$

### Gerilim Depolama Elemanı (VSD):

Bir VSD enerjiyi gerilim şeklinde depolayan bir eleman ya da küçük bir devredir. Yani bir kapasite, gerilim kaynağı ve transformatör kuplajlı gerilim kaynağı gibi.

### Pasif İletime ve Kesime Girme Bastırma Devreleri:

Anahtar akım ve gerilimini sırasıyla anahtarın ilettime ve kesime girme aralıklarında sınırlamak için temel sert anahtarlama dönüştürücüye eklenen ve yumuşak anahtarlama için olan pasif eleman gruplarıdır.

**Kabul A1:**

Her bir R yükü, ( $C \cup V_g$ ) deki elemanların alt grupları ile bir çevre oluşturur.

**Kabul A2:**

G grafında ve anahtar gruplarını iletme sokarak oluşturulan anahtarlanmış alt grafların her birinde, ne yalnızca  $C \cup V_g$  deki elemanlardan oluşan çevreler ne de yalnızca  $L$ 'deki elemanlardan oluşan kesitlemeler vardır.

**Kabul A3:**

PWM dönüştürücüdeki aktif anahtar iki yönlü akıma sahiptir.

**Kabul A4:**

Temel PWM dönüştürücü grafi, bir  $L_r$  grubu yerleştirme işlemi dışında bastırma devresi elemanları ile değiştirilmeyecektir. Üstelik  $L_r$  grubu R ve  $C \cup V_g$  elemanlarının alt grubu ile oluşturulan çevreyi kesmeyecektir.

**Notasyon Kabulü:**

$f_x$ ,  $f_x^T$  sabitleri tek değerlidirler veya kesitleme içerisindeki x elemanının yerleştirilmesine bağlı olarak 0,1,-1'i ya da o eleman için seçilen akım, gerilim polarite kabulünü içeren satır vektörleridir.

Günümüzde pek çok pratik dönüştürücü iki yönlü akıma sahip anahtarlar kullanır ve Kabul A3 bu gerçeğe dayanır. MOSFET anahtarı doğal gövde diyodu yüzünden iki yönlüdür. Ayrıca birçok izole kapılı bipolar transistör (IGBT) yapısında ters paralel diyotlara sahiptir. Böylece daha geniş uygulama türleri için kullanılabilirler. Kabul A4, pasif yumuşak anahtarlama elemanlarının temel PWM dönüştürücüye nasıl eklendiğini tanımlar.

**3.2.2 Kayıpsız Pasif İletime ve Kesime Girme Bastırma Devresi Gereksinimleri**

Kayıpsız pasif iletme ve kesime girme bastırma devresi sadece anahtarın sırasıyla  $di/dt$  ve  $dv/dt$  hızlarını yavaşlatmakla kalmamalı, aynı zamanda sıfır akım endüktans (ZCL) ve sıfır gerilim kapasite (ZVC) enerjilerini kayıpsız şekilde geri almalı, anahtar ve diyotlar üzerindeki kabul edilebilir gerilim stresini devam ettirmelidir. Bu fonksiyonların hepsi, anahtar iletme ve kesime girme geçişleri sırasındaki küçük bir rezonans aralığı olan anahtar geçiş aralığı sırasında yerine getirilir. Anahtar geçiş aralığının uzunluğu anahtar hızına, dönüştürücü

karakteristiklerine ve yumuşak anahtarlama elemanlarının boyutuna bağlıdır. Geri kalan zamanda dönüştürücü normal PWM dönüştürücü modunda çalışır. İletime ve kesime girme sırasındaki küçük anahtar geçiş zaman aralıkları dışında bastırma devrelerinin, PWM dönüştürücü çalışmasını değiştirmedikleri kabul edilir.

İletime girme bastırma devresinin başlıca amacı anahtar akımı yükselme hızını yavaşlatmaktır. Devrenin uygun yerlerine ZCL yani  $L_r$  yerleştirilmesi ile bu gerçekleştirilir. Bununla birlikte bu ZCL'ler kayıpsız çalışmayı sürdürmek için sonuçta mutlaka R yüküne veya  $V_g$  gerilim kaynağına yeniden verilmesi gereken enerjiyi depolayacaktır. Bu enerji iki kaynaktan gelir; D diyodunun ters toparlanma akımı ve L filtre ve/veya enerji transfer endüktanslarından gelen PWM dönüştürücü akımı. Her iki durumda da  $D_i$  diyodu veya S anahtarı kesime girdiğinde bastırma devresi bir iletim yolu sağlamalıdır. Eğer yol sağlanmaz ise her iki eleman da bir gerilim piki ile zarar görebilir. Bir endüktans, enerjisini dönüştürücü iletim kayıplarını arttırabilen akım şeklinde depo ettiğinden ZCL'nin enerjisini bir VSD'ye mümkün olduğunca hızlı bir şekilde transfer etmesi istenir. Bu yüzden diyodun ters toparlanma akımından enerji alımı, diyodun ters toparlanması kadar hızlı bir şekilde yapılmalıdır. Enerjiyi geri almak için devre bağlantısının yapılması anahtar ve diyotlar üzerinde kabul edilebilir bir gerilim zorlanmasını devam ettirmelidir.

Kesime girme bastırma devresinin başlıca görevi anahtar gerilim yükselme hızını yavaşlatmaktır. Devre içerisine ZVC yani  $C_r$ 'lerin yerleştirilmesi ile bu gerçekleştirilir. Bu kapasiteler bir sonraki kesime girme aralığından önce yüke veya gerilim kaynağına transfer edilmesi gereken enerjiyi biriktirirler. Pasif bir devre olduğundan, S anahtarı iletime girdiğinde bu enerji geri alınmalıdır.

### 3.2.3 Aktif Anahtarın Sıfır Akımda İletime Girmesi

Bu bölümde anahtar akımını iletime girme sırasında yavaşça yükselmeye zorlamak için, sert anahtarlama bir PWM dönüştürücünün anahtarını içeren her çevrede yerleştirilmiş olması gereken endüktanslar tanımlanıyor. Daha önce açıklandığı gibi ilave elemanlar ZCL enerjisini yönetmek ve anahtarın yumuşak biçimde kesime girmesini sağlamak için eklenir. Bununla birlikte bu elemanlar sıfır akımda iletime girme karakteristiğini bozmamalıdır.

#### Özellik 1: Sıfır Akım Endüktans Yerleşimi

Temel PWM dönüştürücüde bir endüktans içermeyen S'li tüm çevrelere bir  $L_r$  grubu yerleştirilir. Oluşturulan yumuşak anahtarlama topolojisinden şu sonuç elde edilir; S

anahtarının ilettime girdiği zaman civarında kesitlemedeki herhangi bir diyottan geçen akımın sıfır olduğu S anahtarı, boş olmayan bir  $L_r$  alt grubu ve  $(L \cup L_s \cup D_s)$  alt grubundan oluşan bir kesitleme mevcuttur.

**Kanıt:**

Yukarıda tanımlanan kesitlemelere Kirşof Akım Yasası uygulanarak S anahtar akımı bulunabilir.

$$i_s = f_{L_r}^T i_{L_r} + f_L^T I_L + f_{L_s}^T i_{L_s} + f_{D_s}^T i_{D_s} \quad (3.1)$$

burada  $f_L^T I_L$  terimleri sert anahtarlama PWM elemanları içindir, diğerleri yumuşak anahtarlama elemanlarını temsil eder.

Bu taktirde diyot akımları da verildiği gibi sıfır olduğundan, iletimde S anahtar akımı şöyle verilir:

$$i_s(0^-) = f_{L_r}^T i_{L_r} + f_L^T I_L + f_{L_s}^T i_{L_s} = 0 \quad (3.2)$$

$I_s(0^-) = 0$  olduğundan  $I_s(0^+) = 0$  olur, çünkü anahtar akımı yalnızca endüktans akımlarına bağlıdır ve sıfır akımda ilettime girme gerçekleştirilir. Bu durum kanıtı tamamlar.

$L_r$ 'nin yerleştirildiği çevrelerdeki elemanları tanımlayan aşağıdaki sonucun dahil edilmesi için çeşitli nedenler vardır. Bu sonuç, anahtar iletimdeyken  $L_r$  üzerine yüklenen gerilimi tanımlamak ve daha sonra açıklanacak Özellik 2'yi kanıtlamak için kullanılır. Ayrıca yumuşak anahtarlama için gerekli ZCL'lerin minimum sayısını tespit etmek için daha sonra değinilecek sentez prosedüründe kullanılır.

**Sonuç 1: Sfir Akım Endüktans Çevreleri**

Herbir  $L_{r_i}$  elemanı boş olmayan bir D alt grubu, boş olmayan bir  $(V_g \cup C)$  alt grubu ve S anahtarından oluşan bir çevre oluşturur.

**Kanıt:**

Özellik 1 ve Kabul A4'den, L ve R dışında herhangi bir sert anahtarlama elemanı ve S anahtarı içeren çevrelere  $L_r$  yerleştirilebildiği görülür. Bu durum kanıtı tamamlar.

S anahtarı ve ZCL çevresi içerisindeki diğer elemanlar arasındaki gerilim ilişkisini elde etmek için Sonuç 1, Kirşof Gerilim Yasası'nı kullanır.

$$V_s = f_g^T V_g + f_C^T V_C + f_D^T V_D + f_{Lri}^T V_{Lri} \quad (3.3)$$

Başka çevreler mümkün olmasına karşın, seçilen çevrelerdeki diyotların S'in iletimde oldukları anda iletimde oldukları kabul edilir. Sonuç olarak diyotlar üzerindeki gerilim  $f_D^T V_D$  sıfırdır, çünkü anahtar gerilimi de sıfırdır. Böylece Denklem (3.3) şu hale gelir:

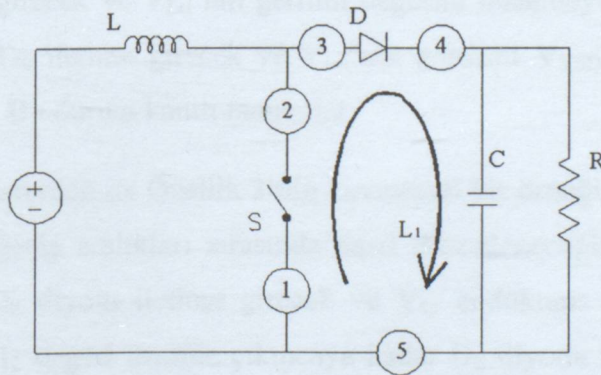
$$0 = f_g^T V_g + f_C^T V_C + f_{Lri}^T V_{Lri} \quad (3.4)$$

Endüktans gerilimi aşağıdaki gibi çözülebilir:

$$f_{Lri}^T V_{Lri} = -[f_g^T V_g + f_C^T V_C] = -V_{dc} \quad (3.5)$$

Bu gerilim, anahtarın sıfır akımda iletime girmesi sırasında ZCL üzerine yüklenen gerilimdir. Sert anahtarlamalı dönüştürücüler için  $V_{dc}$ , anahtarın kesimdeki gerilim zorlanmasını temsil eder.

Özellik 1'i kullanarak verilen bir sert anahtarlamalı topoloji için ZCL'nin olası yerleşimleri bulunabilir. Örneğin Şekil 3.1, daire içerisinde gösterilen ZCL'lerin olası yerleşimleri ile birlikte bir yüksek çıkışlı dönüştürücüyü gösteriyor. Şimdiye kadar kayıpsız pasif yumuşak anahtarlamalı dönüştürücüler için sadece 2 ve 3 yerleşimleri önerilmişti. Bununla birlikte 1 ve 4 yerleşimleri rezonans endüktansının yeni bağlantıları için uygulanabilir. 5 yerleşimi yeni olmasına ve S'in sıfır akımda iletime girmesini sağlayacak olmasına rağmen, yük gerilimini ve geri besleme kontrol devre bağlantısı yapmayı ters yönde etkileyecektir. Bu nedenle yalnızca 1-4 yerleşimleri uygundur. Olası endüktans yerleşimlerini Özellik 1'i izleyerek elde etmenin kolaylığı görülmektedir.



Şekil 3.1 Yüksek çıkışlı dönüştürücü için ZCL yerleşimleri.

### 3.2.4 Sıfır Akım Endüktanslarının Enerji Yönetimi

Diyot kesime girdiğinde iletim kayıplarını minimuma indirmek için, bir diyodun ters toparlanma akımından gelen ve ZCL'de toplanan enerji deşarj edilmelidir. Anahtar kesime girdiğinde ZCL enerjisi, endüktansın topolojik yerleşimine bağılı olarak çeşitli geçiş deęişimlerine sahip olur. En açık durum ZCL'nin bir anahtar içeren kola yerleştirildięi zamandır. Bu durumda anahtar kesime girdiğinde endüktans enerjisi (yani akım), iletim kayıplarını minimize etmek için sıfıra dönmelidir. Anahtara bağılanan bir diyot koluna endüktans yerleştirildiğinde, anahtar kesimdeyken endüktans şarj edilmelidir. Endüktans, anahtar olmayan veya diyot olmayan bir kola yerleştirilirse anahtar kesimdeyken endüktans deşarj edilmeli ve daha sonra şarj edilmelir. Bu durumların hepsinde ZCL enerjisini kontrol etmek (yani şarj ve deşarj) ve büyük gerilim piklerini yok etmek için alternatif bir iletim yolu sağlanmalıdır. Özellik 2 bu enerjinin nasıl kontrol edileceğini tanımlar.

#### Özellik 2: Anahtar veya Diyot Kesimdeyken Endüktans Enerjisinin Yönetimi

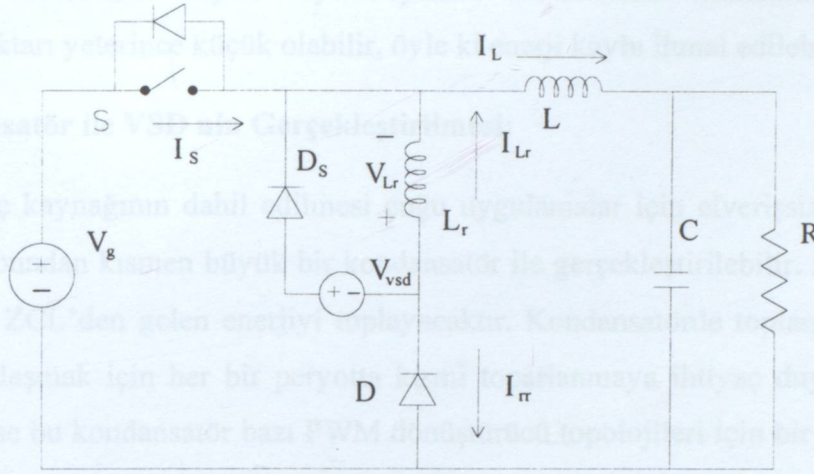
$L_{ri}$ 'li bir yol oluşturmak için boş olmayan bir  $D_s$  alt grubu ve bir VSD yerleştirilir. VSD'nin polaritesi  $D_s$ 'in iletimde olduđu durumdaki gibidir;  $-V_{dc}$ 'ye göre  $L_{ri}$  üzerine ters bir gerilim polaritesi yükler.  $V_{Lr} < V_{VSD}$  olduđuunda,  $D_s$ 'in polaritesi VSD gerilimini tutar.

#### Kanıt:

VSD,  $-V_{dc}$ 'ye göre endüktans üzerine ters bir gerilim polaritesi yükledięi için endüktans gerilimi anahtar geçiş aralığı sırasında  $-V_{dc}$  veya  $V_{VSD}$  deęerine ulaşır ve normal PWM peryodu sırasında sıfır olur. Kabul A3'e göre bir gerilim polaritesinde endüktans geriliminin büyüklüğü  $V_{dc}$ 'den daha büyük olamaz. Çevredeki anahtar sadece bir yöndeki gerilimi tutabileceğinden, şayet  $|V_{Lr}| = V_{dc}$  ise bu çevrenin etrafındaki D diyotları ve anahtarın ters paralel diyodu iletime girecek ve  $V_{Lr}$ 'nin gerilim deęerini düzenleyecektir. Aynı şekilde zıt gerilim polaritesi için  $D_s$  iletime girecek ve  $V_{Lr}$ 'nin gerilimi  $V_{VSD}$ 'ye eşit olduđuunda  $V_{Lr}$  gerilimi sabitlenecektir. Bu durum kanıtı tamamlar.

Şekil 3.2 bir buck dönüştürücü ile Özellik 2'nin kavramsal bir örneğini gösterir ve endüktans gerilimlerinin anahtar geçiş aralıkları sırasında nasıl düzenleneceğini açıklamada yardımcı olur. S kesimdeyken  $D_s$  diyodu iletime girecek ve  $V_{Lr}$  endüktans gerilimi  $V_{VDS}$  deęerine eşitlenecektir.  $I_{Lr}$  akımı  $I_L$  deęeri üzerine çıkıncaya kadar  $D_s$  diyodu iletime devam edecektir ( $D_s$  ters toparlanma akımına sahip olacaktır).  $D_s$  diyodu toparlandığı zaman  $I_{Lr}$  akımı  $I_L$ 'den daha büyük olduğundan S anahtarına ters paralel diyot ve D diyodu içerisinden akım geçmelidir. O zaman  $V_{Lr}, V_{dc}$  deęerine ulaşır (yani  $-V_g$ ). S iletime geçtiğinde  $V_{Lr} = -V_{dc}$  ve  $I_{Lr}$

akımı  $D$  diyodunun ters toparlanma akımı olan  $-I_{\pi}$  değerine gerileyecektir. Bu noktada  $D_S$  diyodu iletme girer ve bir kez daha  $V_{Lr}$ 'yi  $V_{VDS}$  değerine eşitler.  $D_S$  diyodu ve  $V_{VDS}$ , endüktans enerjisinin yönetilmesini, anahtar ve diyot üzerindeki gerilim stresinin kontrol edilmesini sağlar.



Şekil 3.2 Kavramsal enerji yönetim örneği.

Özellik 2'den elde edilen iki önemli gözlem anahtar uygulaması ve anahtar gerilim stresini ele alır. Birinci gözlem şudur; iki yönlü gerilime sahip anahtarlara ihtiyaç duyan dönüştürücüler endüktans enerjisini pasif olarak geri alamazlar. Bu dönüştürücüler Sonuç 1 ile tanımlanan çevrelere sahiptir, burada çevre etrafındaki gerilim farklı çalışma durumları altında (yani farklı iletim oranları) polariteyi değiştirir. Bu yüzden VSD polaritesi her durumda  $-V_{dc}$ 'ye karşı koyamaz ve endüktans enerjisinin kontrolünü daha fazla garanti edemez. Bir başka gözlem de anahtar gerilim stresinin  $V_{Lri}$  ( $V_{Lri} \leq V_{VSD}$ ) ile arttırılacağını gösteren Denklem (3.3) den elde edilir. Bütün bunlar sıfır akımda iletme girmeyi sağlarlar fakat dönüştürücünün gerilim stresini arttırabilirler.

Özellik 2'den anlaşıldığı gibi, her endüktans için bir yönetim çevresi gereklidir. Bununla birlikte, bir enerji yönetim çevresinden fazlası sağlanabilir ve (SUD) alt grubu içerebilir. Bu durumda bu çevreler sadece, (SUD) alt grubunda olmayan kesim diyotları ve anahtarları için etkilidir.

### Özellik 2'nin Genelleştirilmesi:

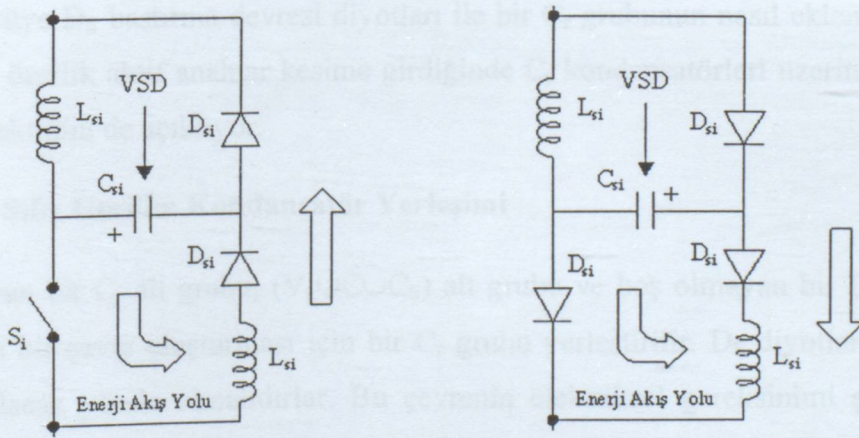
$L_r$ , boş olmayan  $D_S$  alt grubu, (SUD) alt grubu ve bir VSD'den oluşan çevreler (SUD) alt grubunda olmayan kapama anahtarları ve diyotlar için endüktans enerjisi yönetebilirler. VSD'nin polaritesi,  $D_S$  iletimde iken  $L_{ri}$  üzerinde  $-V_{dc}$ 'ye göre ters polarite yükleyecek

şekildedir. Ayrıca  $V_{Lr1} < V_{VSD}$  olduğunda  $D_S$  polaritesi VSD gerilimini tutar.

Özellik 2 ile tanımlanan bir çevreye sahip olmayan devreler teorik olarak kayıplıdır fakat halâ bir dönüştürücünün toplam kayıplarını azaltabilirler. Sonuç olarak, ana diyodun ters toparlanma akımı geri alınmaz ve bu durumda diyot üzerindeki gerilim pikleri çok büyük olabilir. Bu devrelerde büyük veya doyumlu endüktanslar kullanılırsa ters toparlanma akımının miktarı yeterince küçük olabilir, öyle ki enerji kaybı ihmal edilebilir.

### Bir Kondansatör ile VSD nin Gerçekleştirilmesi:

İlave bir güç kaynağının dahil edilmesi çoğu uygulamalar için elverişsiz olduğundan, VSD ( $C_S \cup C$ ) grubundan kısmen büyük bir kondansatör ile gerçekleştirilebilir. Bu kondansatör her bir periyotta ZCL'den gelen enerjiyi toplayacaktır. Kondansatörde toplanan enerji bir denge gerilimine ulaşmak için her bir periyotta kısmi toparlanmaya ihtiyaç duyar. VSD sadece C grubundan ise bu kondansatör bazı PWM dönüştürücü topolojileri için bir filtre kondansatörü olabilir. Seçilen bu topolojiler için kondansatör enerjiyi doğrudan yük direncine transfer eder. Aksi takdirde ikinci bir endüktans ve diyot yerleştirilerek enerji geri alınabilir. Şekil 3.3'de görüldüğü gibi bir L-C-D devresi bir anahtar veya diyot ile paralel bağlıdır. Bu düzenleme ile anahtar (veya diyot) iletimde iken kondansatör enerjiyi endüktansa aktarır. Anahtar (veya diyot) kesimde iken endüktans bu enerjiyi giriş kaynağına, yüke veya enerji transfer kondansatörüne aktaracaktır. İlave endüktansın boyutunun değeri öyle belirlenmelidir ki anahtarın veya diyodun ilave iletim kaybı küçük olsun. Bununla birlikte endüktans değeri artırılırken, anahtar gerilim stresi daha büyük hale gelir.

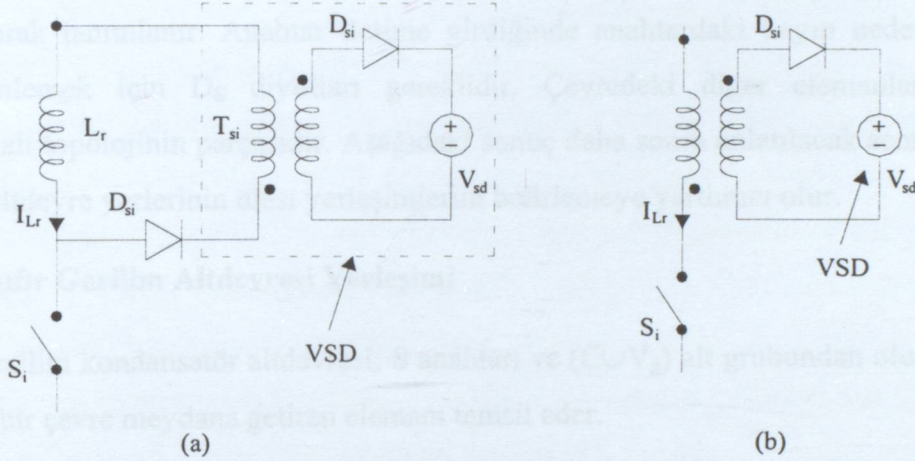


Şekil 3.3  $C_{Si}$  enerjisinin geri alınması ile ilgili örnek.

### Bir Transformatör Kuplajı ile VSD nin Gerçekleştirilmesi:

İleri yönde veya geri dönüşlü transformatör kuplajı bir anahtar için Şekil 3.4(a) ve (b) de

görüldüğü gibi bir VSD gerçekleştirmek için kullanılabilir. Transformator kuplajının avantajı şudur; her bir periyotta ZCL enerjiyi direkt olarak bara gerilimine veya dönüştürücüdeki başka gerilim depolama elemanına transfer eder. İleri yönde transformator metodu önerilen birçok dönüştürücü için kullanılmıştır. İki transformator kuplaj metodundan her biri, anahtar veya diyot kesimde olduğu zaman transformator kaçak endüktansı büyük gerilim piklerine neden olabilir. Bu nedenle önerilen tüm devreler bu kaçak endüktans enerjisini kontrol etmek için bazı ilave gerilimdüzenleme metodlarını (kayıplı veya kayıpsız) kullanırlar.



Şekil 3.4 Transformator kuplajı ile VSD gerçekleştirilmesi (a) ileri yönde transformator ve (b) geri dönüşlü transformator.

### 3.2.5 Aktif Anahtarın Sıfır Gerilimde Kesime Girmesi

Aşağıdaki özellik aktif anahtarın sıfır gerilimde kesime girmesini gerçekleştirmek için dönüştürücüye  $D_s$  bastırma devresi diyotları ile bir  $C_r$  grubunun nasıl ekleneceğini açıklıyor. Üstelik bu özellik aktif anahtar kesime girdiğinde  $C_r$  kondansatörleri üzerindeki gerilimin ne olması gerektiğini de açıklıyor.

#### Özellik 3: Sıfır Gerilim Kondansatör Yerleşimi

Boş olmayan bir  $C_r$  alt grubu, ( $V_g \cup C \cup C_s$ ) alt grubu ve boş olmayan bir  $D_s$  alt grubu ile  $S$  anahtarının bir çevre oluşturması için bir  $C_r$  grubu yerleştirilir.  $D_s$  diyotları  $S$  kesimde iken iletimde olacak yönde olmalıdırlar. Bu çevrenin elektriksel gereksinimi şudur;  $S$  anahtarı açıldığında kesimden sonraki anda çevre etrafındaki gerilim halâ sıfır geriliminde olmalıdır.

#### Kanıt:

Kirşof Gerilim Yasası, özellik içerisinde tanımlanan elemanlara göre yazılabilir:

$$V_s = f_g^T V_g + f_C^T V_C + f_{Cr}^T V_{Cr} + f_{Cs}^T V_{Cs} + f_{Ds}^T V_{Ds} = 0 \quad (3.6)$$

Anahtar kesimde olduğunda  $f_{Ds}^T V_{Ds}$  sıfırdır, çünkü diyotlar iletimde olmalıdır. S'in sıfır gerilimde kesime girmesi için  $C_r$ 'de depo edilen gerilim aşağıdaki denkleme eşit olmalıdır ve bu durum kanıtı tamamlar.

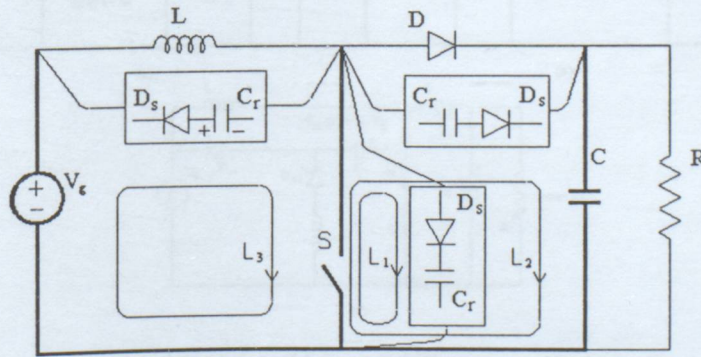
$$f_{Cr}^T V_{Cr} = -[f_g^T V_g + f_C^T V_C + f_{Cs}^T V_{Cs}] \quad (3.7)$$

Özellik 3'ü karşılayan çevreyi oluşturan bastırma devresi elemanları ( $C_r, C_s$  ve  $D_s$ ) ZVC alt devresi olarak tanımlanır. Anahtar iletime girdiğinde anahtardaki kayıp nedeniyle  $C_r$ 'deki enerjiyi önlemek için  $D_s$  diyotları gereklidir. Çevredeki diğer elemanlar temel sert anahtarlama topolojinin parçasıdır. Aşağıdaki sonuç daha sonra anlatılacak sentez prosedürü için ZVC altdevre yerlerinin olası yerleşimlerini belirlemeye yardımcı olur.

## Sonuç 2: Sıfır Gerilim Altdevresi Yerleşimi

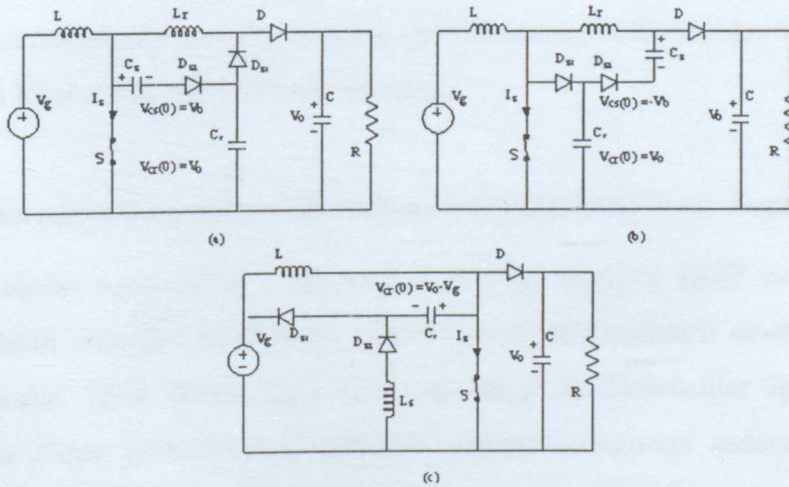
Her sıfır gerilim kondansatör altdevresi; S anahtarı ve ( $C \cup V_g$ ) alt grubundan oluşan en büyük alt graftan bir çevre meydana getiren elemanı temsil eder.

Özellik 3'ün bir örneği olarak, Şekil 3.5'teki yüksek çıkışlı dönüştürücü S aktif anahtarı ve kutularda görülen ZVC altdevreleri için olası üç farklı çevreyi gösteriyor. Sonuç 2'de tanımlandığı gibi alt graf koyu halde görülüyor, ki bu alt graf her ZVC altdevresi ile bir çevre oluşturuyor. Örnek olarak  $\mathcal{L}_3$  çevresi ele alınsın ve anahtarın ihmal edilebilir parazitik kapasitansa sahip olduğu kabul edilsin. S anahtarı kesimde olduğunda  $C_r$  kapasitesi üzerindeki gerilim giriş gerilimi  $V_g$ 'ye eşit olmalıdır, böylece çevre etrafındaki gerilim sıfır gerilime eşit olur. Bu durum, anahtar üzerindeki gerilimin  $I_L$  endüktans akımı ve  $C_r$  kondansatör değeri ile belirlenen bir hızda sıfırdan itibaren artmasını sağlar.



Şekil 3.5 Anahtar S'in sıfır gerilimde kesime girmesini gerçekleştirmek için olası çevreler.

Pasif yumuşak anahtarlama dönüştürücüler için ZVC, Özellik 3'ün ihtiyaçlarını karşılayan bir gerilime ayarlı olmalıdır. Anahtar iletme girdiğinde ayar meydana gelir. Ayrıca kayıpsız çalışmayı sağlamak için  $C_r$ 'deki enerji mutlaka giriş kaynağına veya dönüştürücü yüküne transfer edilmelidir. Bir L-C rezonansı bu enerjiyi kayıpsız olarak transfer etmek için en pratik yoldur. Şekil 3.6 bir yüksek çıkışlı dönüştürücü için kullanılabilen farklı L-C devrelerini gösteriyor. Ayar devreleri  $C_r$ 'deki enerjiyi giriş kaynağına veya her anahtarlama periyodu sırasında tamamen ya da kısmen yüke deşarj eden bir başka kondansatöre transfer eder (şekilde ilave devre düzenlemesi görülmüyor). Ayar periyodu başladığında anahtar iletmedir ve endüktans akımının sıfır olduğu kabul edilir. Şekil 3.6 her ayar devresi için enerji transferinin nasıl meydana geldiğini tanımlıyor. Şekil 3.6 (a) da görülen ayar devresi için ZVC gerilimi  $V_{Cr}$ , ilk olarak  $V_0$  çıkış gerilimine eşittir. Devre enerjinin tümünü  $L_r$  bastırma devresi endüktansına transfer eder  $V_{Cr}$  gerilimini sıfıra ayarlar. Bu anda  $L_r$ 'deki enerji,  $V_{Cr}$  gerilimi  $-V_{Cs}$  gerilimine eşit oluncaya kadar  $C_r$ 'ye geri transfer edilir. Daha sonra enerji paralel  $C_s$  ve  $C_r$  kombinasyonuna transfer edilir. İlave devre düzenlemesi  $C_s$ 'deki enerjiyi yüke veya girişe transfer etmelidir. Şekil 3.6 (b) de görülen ayar devresi  $V_{Cr}$ 'nin sıfıra deşarj olurken endüktans enerjisinin sürekli olarak  $C_s$ 'e transfer edilmesi dışında çok benzer olarak çalışır. Şekil 3.6 (c) de görülen deşarj devresinde kondansatördeki enerji endüktansa transfer edilir, daha sonra farklı bir polarite ile döner. Kondansatör üzerindeki gerilim sadece bir defa  $-V_g$ 'ye eşit olur. Bu gerilim tamamen ayarlıdır ve endüktansdaki enerjinin geri kalan kısmı  $V_g$  gerilim kaynağına transfer edilir. Kondansatörün ilk gerilimi  $V_g$ 'den daha büyük olmadıkça Şekil 3.6 (c) tamamıyla ayarlı olmayacaktır. Bu durum devrenin çalışma aralığını sınırlar.



Şekil 3.6  $C_r$  için olası ayar devreleri (a) ( $V_{Cr} > -V_{Cs}$ ) iken enerji akışı  $C_r \Rightarrow L_r \Rightarrow C_r$  ve sonra  $L_r \Rightarrow C_r$  ve  $C_s$ , (b) enerji akışı  $C_r \Rightarrow L_r$  ve  $C_s \Rightarrow C_s$ , (c) ( $V_{Cs} > -V_g$ ) iken enerji akışı  $C_r \Rightarrow L_s \Rightarrow C_r$  ve sonra  $L_s \Rightarrow V_g$  ( $V_{Cs} = -V_g$ ).

Bu ayar devreleri aktif anahtara ilave akım stresleri ekler. Daha küçük rezonans süresi daha küçük iletim kayıpları demektir. Fakat dezavantajı şudur; rezonans sürelerini düşürmek için ZCL ve ZVC'nin boyutu daha küçük yapılır ki bu durum, bir peryottaki anahtarlama kayıplarını artırır.

### 3.2.6 En Düşük Anahtar Gerilim Stresleri

#### Özellik 4: En Düşük Anahtar Gerilim Stresi

Bütün  $L_r$ 'lerin D diyotlarına bitişik yerleştirilmesi durumunda en düşük anahtar gerilim stresi gerçekleştirilebilir. Bu durumda temel PWM topoloji diyotları D'lerin yaptığı gibi, anahtardan ( $C \cup V_g$ ) alt grubuna aynı akım yolunu sağlamak için bir  $D_s$  grubu yerleştirilebilir. Bu devre düzenlemesi yardımıyla ilave  $D_s$  diyotları, anahtar iletime geçmeden önce iletimi durdurur ve böylece sıfır akımda iletime girmeyi gerçekleştirirler.

#### Kanıt:

$D_s$  diyodu, anahtar üzerindeki gerilimin temel sert anahtarlama PWM dönüştürücü için olan stresden daha büyük olmamasını temin eder.

Bu Özellik'de "bitişik" kelimesi  $L_{ri}$  ve  $D_i$  arasında meydana gelen, başka elemanlar içermeyen bir bağlantı ve aralarındaki düğümün sadece iki kola sahip olması anlamındadır. Özellik 1'i kullanan devre içerisine yerleştirilen ZCL, D diyotları vasıtasıyla bir gerilim kaynağına bağlanmak için artık anahtarın kesim geçişine olanak vermeyecektir. Bu nedenle anahtar üzerindeki en düşük gerilim stresinin sürdürülmesi için, ayrı bir bastırma devresi diyot akımı iletim yolu,  $L_r$  endüktansı yerleştirilmeden önce D diyodunun mücade ettiği orijinal iletim yolunun benzerini oluşturmalıdır. Anahtar stresi minimize edilmesine rağmen, D diyotlarının gerilim stresi bu metodla daha yüksek olacaktır.

### 3.3 Pasif Kayıpsız Yumuşak Anahtarlama Dönüştürücülerin Sentezi

Yukarıda anlatılan topolojik ve elektriksel özellikler, kayıpsız pasif yumuşak anahtarlama dönüştürücülerin sentezini basitleştirir. Sentez işlemi tek anahtarlı dc-dc dönüştürücü grubu için anlatılmıştır, fakat birden fazla anahtara sahip dönüştürücüler için genelleştirilebilir. Özellik 1 ve 3'den görülebileceği gibi bir anahtar olduğunda sadece bir ZCL ve ZVC, sırasıyla anahtarın sıfır akımda iletime ve sıfır gerilimde kesime girmesini sağlayabilir.  $L_r$  iletime girme endüktansının ve  $C_r$  kesime girme kondansatörünün yerleri, verilen bir temel PWM dönüştürücü için temel yumuşak anahtarlama topolojileri olarak tanımlanır. Bu temel

topolojiler, verilen bir PWM temel dönüştürücüden çıkarılan karakteristiklere sahip tüm pasif yumuşak anahtarlamalı devreleri tanımlarlar. ZCL ve ZVC'den gelen enerjinin geri alınmasını sağlamak için ilave kayıpsız pasif elemanlara ihtiyaç duyulur. İlave elemanların sayısı ve ara bağlantıları gerçekte sınırsızdır. Sentez prosedüründeki adımlar aşağıdaki gibidir.

### Adım 1:

Özellik 1'i karşılayan olası endüktans yerleri bulunur. Minimum sayıda ZCL kullanmak için Sonuç 1'i karşılayan tüm çevrelerin eleman kesişmesinden yararlanır. Elde edilen eleman grubu, ZCL ile bir kesitleme yapmak için ZCL'nin yerleştirilebileceği yerdedir. Kaynak ve yük kondansatörü arasındaki ortak düğümü yok edecek şekilde  $V_g$  kaynağına sahip bir kola ZCL yerleştirilmez.

### Adım 2:

Adım 1'in her endüktans yeri için, Özellik 3'ü kullanan sıfır gerilim kondansatör alt devresinin yerleri tanımlanır. Sonuç 2'de tanımlanan alt graf kullanılarak ve S anahtarının her iki tarafındaki alt grafta bulunan düğümlerin sayısı sırasıyla  $N_1$  ve  $N_2$  olarak tanımlanarak yerlerin sayısı bulunabilir. Bir ZCL yeri için kondansatör alt devresinin yerlerinin sayısı aşağıdaki gibidir:

$$C_{loc} = (N_1).(N_2) \quad (3.8)$$

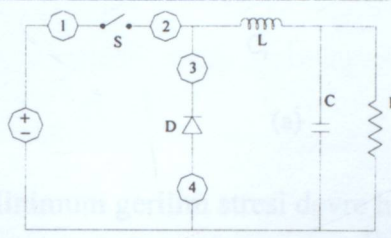
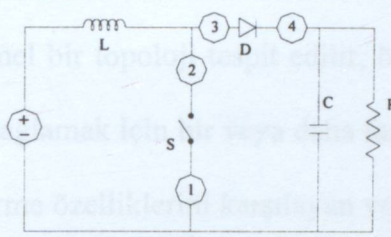
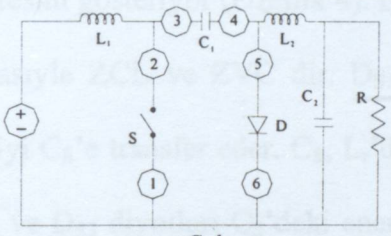
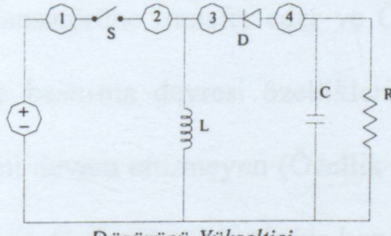
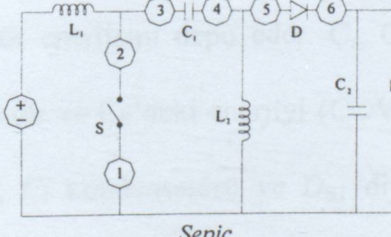
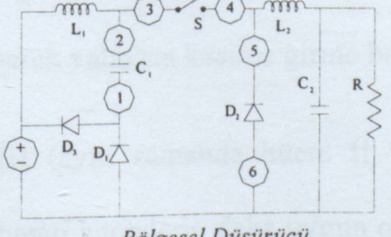
Bu endüktans ve kondansatör altdevre yerleri temel yumuşak anahtarlama topolojilerini oluşturur.

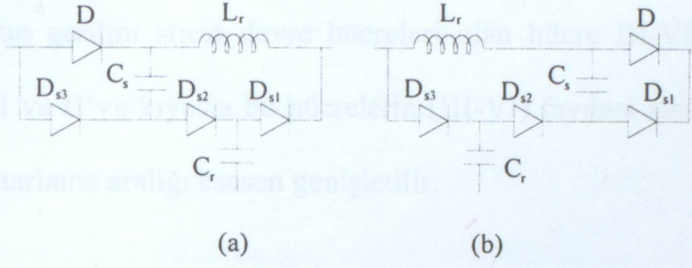
### Adım 3:

Her temel topoloji için, topolojik ve elektriksel özelliklerin geri kalanının karşılanmasını sağlamak için verilen devre hücrelerinin bir ya da daha fazlası ZCL ve ZVC altdevre yerlerine eşleştirilir.

Çizelge 3.1 sentez prosedürünün 1. ve 2. adımlarını kullanan tek anahtarlı dc-dc dönüştürücü grubu için temel topolojileri tanımlıyor. Her bir sert anahtarlamalı dönüştürücü için makul ZCL yerleri görülüyor. Her ZCL yeri için olası ZVC altdevrelerinin sayısı listeleniyor. Örneğin yüksek çıkışlı dönüştürücünün  $L_1$  olarak belirtilen birinci ZCL yeri sadece bir ZVC altdevre yerine sahiptir. Bu yüzden bu yer için çizelge kaydı L1-1 dir. Temel topolojilerin toplam sayısı da her bir dönüştürücü için listeleniyor.

Çizelge 3.1 Bir DC-DC dönüştürücü grubu için temel yumuşak anahtarlama topolojileri.

$L_r$ Yerleşimleri	$C_r$ Yerleşimleri	Toplam
 <p>Düşürücü</p>	$L 1-1$ $L 2-3$ $L 3-3$ $L 4-3$	10
 <p>Yükseltici</p>	$L 1-1$ $L 2-3$ $L 3-3$ $L 4-3$	10
 <p>Cuk</p>	$L 1-2$ $L 2-3$ $L 3-3$ $L 4-6$ $L 5-6$ $L 6-6$	26
 <p>Düşürücü-Yükseltici</p>	$L 1-1$ $L 2-3$ $L 3-3$ $L 4-3$	10
 <p>Sepic</p>	$L 1-2$ $L 2-3$ $L 3-3$ $L 4-6$ $L 5-6$ $L 6-6$	26
 <p>Bölgesel Düşürücü</p>	$L 1-2$ $L 2-1$ $L 3-1$ $L 4-2$ $L 5-2$ $L 6-2$	10

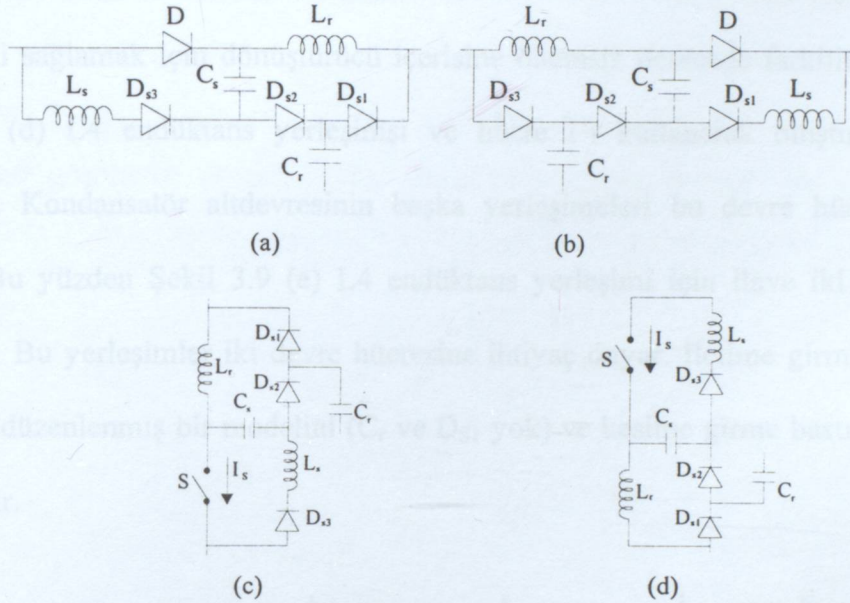


Şekil 3.7 Minimum gerilim stresi devre hücresi. Bu devreler Özellik 4'ü sağlar (a) Hücre I, (b) Hücre II.

Öncelikle temel bir topoloji tespit edilir, özelliklerin tümünü karşılamada gerekli ilave devre bağlantısını sağlamak için bir veya daha fazla devre hücresi kullanılır. Şekil 3.7 uygun iletme ve kesime girme özelliklerini karşılayan ve anahtar üzerinde minimum gerilim stresi sağlayan iki devre hücresini gösteriyor (Özellik 4). Devre hücrelerinde Özellik 1 ve 3'ü karşılamak için  $L_r$  ve  $C_r$ , sırasıyla ZCL ve ZVC dir.  $D_{S1}$  ve  $C_r$  ZVC altdevresini oluştururlar. Ayrıca  $L_r$ ,  $C_r$ 'deki enerjii  $C_s$ 'e transfer eder.  $C_s$ ,  $L_r$ 'deki (Özellik 2) ve  $C_r$ 'deki (Özellik 3) enerjii geri alır.  $D_{S1}$ ,  $D_{S2}$  ve  $D_{S3}$  diyotları  $C_s$ 'deki enerjiiyi her anahtarlama periyodunda yüke veya enerji transfer kondansatörüne transfer eder ve Özellik 4'ü karşılarlar. Şekil 3.8 uygun iletme ve kesime girme bastırma devresi özelliklerini karşılayan fakat anahtar üzerindeki en düşük gerilim stresini devam ettirmeyen (Özellik 4'ü karşılamayan) dört devre hücresini gösteriyor. Bu hücreler için  $C_s$  kısmen büyük bir kondansatördür ve periyottan periyoda  $L_r$  endüktans ve  $C_r$  kondansatör enerjisini depo eder.  $C_r$ ,  $C_s$  ve  $D_{S2}$  elemanları ZVC altdevresini içerir.  $L_s$  kısmen büyüktür ve  $C_s$ 'deki enerjiiyi ( $C \cup V_g$ ) alt grubuna transfer eder. Şekil 3.7 ve 3.8'deki tüm hücreler,  $C_r$  kondansatörü ve  $D_{S1}$  diyodu kaldırılarak sadece iletme girme bastırma devresi haline getirilir. Hücre V ve VI, Özellik 1'i karşılayan bir çevre içerisine  $L_r$  endüktansı yerleştirilmeyerek yalnızca kesime girme bastırma devreleri haline getirilir.

Hücre I ve III (aynı zamanda hücre II ve IV) aynı yerlerde kullanılabildiğinden, farklı uygulamalar hangi hücrelerin daha uygun olduğunu belirleyecektir. Hücre I ve II, ana anahtar üzerindeki gerilim stresini minimize eder. Bununla birlikte bu hücrelerin yumuşak

anahtarlama aralıkları diğer devre hücreleri (III-VI) ile kıyaslandığında sınırlandırılabilir. Minimum olmayan gerilim stresi devre hücreleri olan hücre III-VI, ana anahtarın stresini arttırlar. Hücre I ve II'ye kıyasla bu hücrelerin (III-VI) faydası şudur; aynı  $L_r$  ve  $C_r$  boyutu ile yumuşak anahtarlama aralığı esasen genişletilir.

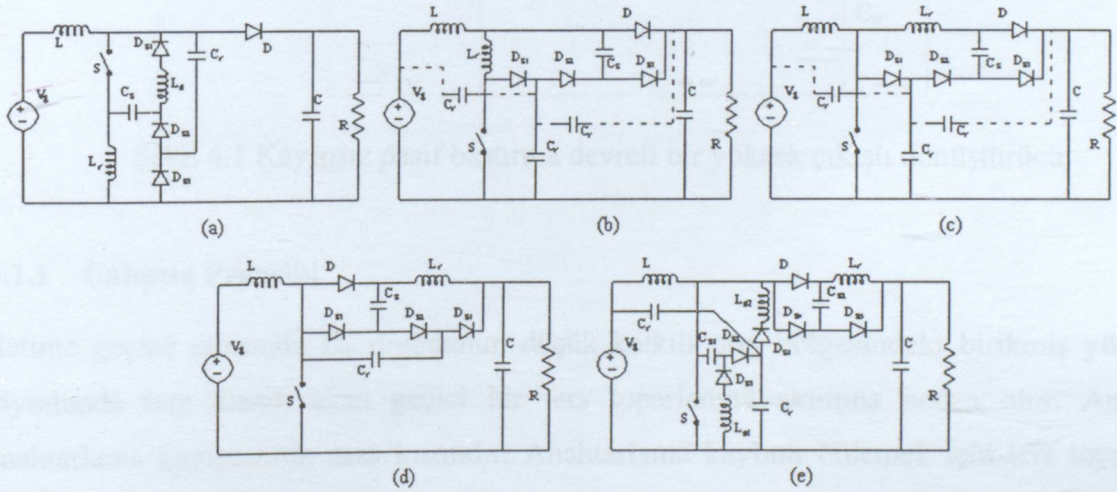


Şekil 3.8 Minimum olmayan gerilim stresi devre hücreleri. Bu hücreler  $L_r$  endüktansını ayarlamak için bir kapasite kullanır. (a) Hücre III, (b) Hücre IV, (c) Hücre V, (d) Hücre VI.

Temel topolojilerin çoğu tam yumuşak anahtarlama için sadece bir devreye ihtiyaç duyar. Bununla birlikte temel topolojilerden birkaçı iki devre hücresi kullanmalıdır, bir tane iletme girme bastırma devresi için ve bir tane kesime girme bastırma devresi için. İki temel topoloji olan Cuk ve Sepic dönüştürücüleri ve bölgesel düşürücü topolojisi gerçekleştirildiğinde hücre V bir kesime girme bastırma devresi olarak çalışmak için önemsiz bir değişikliğe gereksinim duyar. Bu topolojiler için C enerji transfer kondansatörü  $C_s$ 'i içeren kola yerleştirilir, böylece  $C_s$  ile bir kesitleme oluşturur.

Şekil 3.9, yüksek çıkışlı dönüştürücü için sentez prosedürü sonuçlarını gösteriyor. Her bir temel topoloji için bir tane olmak üzere yumuşak anahtarlama devre grubu gösteriliyor. Her devre, aktif anahtarın sıfır akımda iletme ve sıfır gerilimde kesime girmesinin her ikisini de sağlar. On devrenin yedisi temel PWM dönüştürücüdeki ile aynı gerilim stresine sahip anahtar

sağlar (Özellik 4). Şekil 3.9 (a) L1 endüktans yerleşimi ve devre hücresi VI'yı kullanarak oluşturulan devreyi gösteriyor. Şekil 3.9 (b) L2 endüktans yerleşimi ve devre hücresi II'yi kullanarak oluşturulan üç devreyi gösteriyor. Farklı her  $C_r$  kapasitör bağlantısı farklı bir ZVC alt devre yerleşimi oluşturur. Şekil 3.9 (c) L3 endüktans yerleşimi ve devre hücresi II'yi kullanarak oluşturulan üç devreyi gösteriyor. Burada devre hücresi, farklı endüktans yerleşimini sağlamak için dönüştürücü içerisine önemsiz derecede farklılıklarla yerleştirilir. Şekil 3.9 (d) L4 endüktans yerleşimi ve hücre I'i kullanarak oluşturulan bir devreyi gösteriyor. Kondansatör altdevresinin başka yerleşimleri bu devre hücresi ile mümkün değildir. Bu yüzden Şekil 3.9 (e) L4 endüktans yerleşimi için ilave iki ZVC altdevresini gösteriyor. Bu yerleşimler iki devre hücresine ihtiyaç duyar. İletime girme bastırma devresi hücre I'in düzenlenmiş bir modelini ( $C_r$  ve  $D_{S1}$  yok) ve kesime girme bastırma devresi hücre V'i kullanır.



Şekil 3.9 Yüksek çıkışlı dönüştürücü için sentez sonuçları. Yerleşimler (a) L1-1, (b) L2-3, (c) L3-3, (d) L4-1, (e) L4-2.

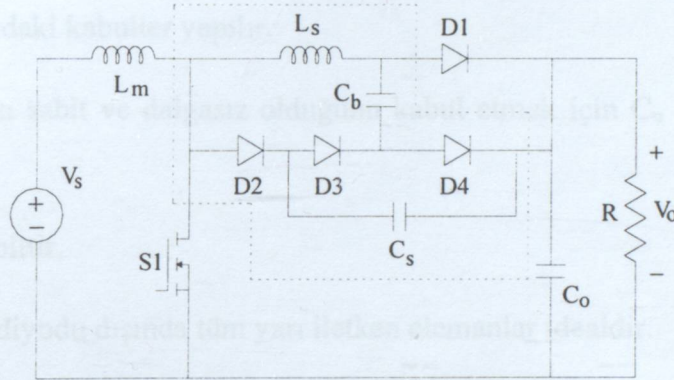
Bu bölümde kayıpsız pasif yumuşak anahtarlamalı dönüştürücülerin tümünde ortak olan genel topolojik ve elektriksel özellik incelendi ve yeni dönüştürücülerin tasarımı için sentez prosedürü anlatıldı. Sentez prosedürü, yumuşak anahtarlamayı gerçekleştirmek için eklenen rezonans endüktanslarının ve kondansatörlerinin olası bütün yerlerini tespit etmek için kullanılır.

#### 4. PASİF BASTIRMA DEVRESİ ÖRNEKLERİ

Bu bölümde pasif bastırma devrelerine örnek olarak değişik PWM topolojileri için geliştirilen üç pasif bastırma devresi ele alınmıştır. Bu devrelerin çalışma prensipleri kısaca açıklanmış böylece yeni bastırma devrelerinin tasarımı için genel bir alt yapı oluşturulmuştur.

##### 4.1 İzolasyonsuz PWM DC-DC Dönüştürücüler İçin Bir Kayıpsız Pasif Bastırma Devresi

Şekil 4.1'de kesikli çizgilerle çevrilmiş kayıpsız pasif bastırma devreli bir yüksek çıkışlı dönüştürücü görülüyor (Tseng,1998). Önerilen bastırma devresi bir endüktans ( $L_s$ ), iki kondansatör ( $C_s$  ve  $C_b$ ) ve üç yardımcı diyottan ( $D_2$ - $D_3$  ve  $D_4$ ) meydana gelir.



Şekil 4.1 Kayıpsız pasif bastırma devreli bir yüksek çıkışlı dönüştürücü.

##### 4.1.1 Çalışma Prensibi

İletime geçme sırasında  $D_1$  diyodunun düşük katkılı orta bölgesindeki birikmiş yükler  $D_1$  diyodunda ters olarak akan geçici bir ters toparlanma akımına neden olur. Ani akım anahtarlama kayıplarının esas kısmıdır. Anahtarlama kaybını önlemek için ters toparlanma akım hızının artışı  $L_s$  bastırma devresi endüktansı ile sınırlandırılır. İletime geçme kaybının parazitik savak-kaynak kapasitesinin deşarjından dolayı oluşan kısmı pasif bir bastırma devresi ile ortadan kaldırılamadığından, anahtarlama elemanı olarak kullanılan MOSFET, yaklaşık olarak sıfır akımda anahtarlama (ZCS) ile iletme girer.

Kesime girme sırasında savak-kaynak gerilimi çok hızlı bir biçimde çıkış gerilimine yükselir. Hızlı  $dv/dt$ , kesime girme kaybını artırır ve daha da önemlisi büyük elektromagnetik girişim (EMI) gürültüsü üretir. Sıfır gerilimde anahtarlama (ZVS) ile kesime girmeyi elde etmek ve EMI gürültüsünü azaltmak için savak-kaynak geriliminin hızlı artışı  $C_s$  bastırma

kondansatörü ile sınırlandırılır. Aynı zamanda serbest dolaşım diyodunun iletme ve kesime girmesi ZVS ile olur.

İletime ve kesime girmedeki anahtarlama kayıpları sırasıyla bastırma devresi endüktansı ve kondansatörü ile azaltılır.  $C_b$  şönt kondansatörüne transfer edilen enerji  $L_S$  bastırma devresi endüktansında ve  $C_S$  bastırma devresi kondansatöründe biriken enerjinin toplamı olarak düşünülebilir. Enerjinin geri alınması  $C_b$  kondansatörünün çıkışa deşarj edilmesi ile gerçekleştirilir. Teorik olarak bu bastırma devresinin pasif elemanlarında hiç güç harcanmaz veya birikmez.

#### 4.1.2 Eşdeğer Devre Analizi

Şekil 4.1'de görülen devrenin kararlı durum çalışmasını analiz etmek için bir anahtarlama periyodu sırasında aşağıdaki kabuller yapılır.

- $V_O$  çıkış geriliminin sabit ve dalgasız olduğunu kabul etmek için  $C_o$  çıkış kondansatörü yeterince büyüktür.
- $V_S$  giriş gerilimi sabittir.
- $D_1$  serbest dolaşım diyodu dışında tüm yarı iletken elemanlar idealdir.
- $L_m$  ana endüktansı,  $L_S$  bastırma devresi endüktansından çok daha büyüktür.

Bu kabullere dayanarak, bir anahtarlama periyodundaki devre çalışması Şekil 4.2 (a)-(h)'de görüldüğü gibi sekiz aralığa ayrılabilir.

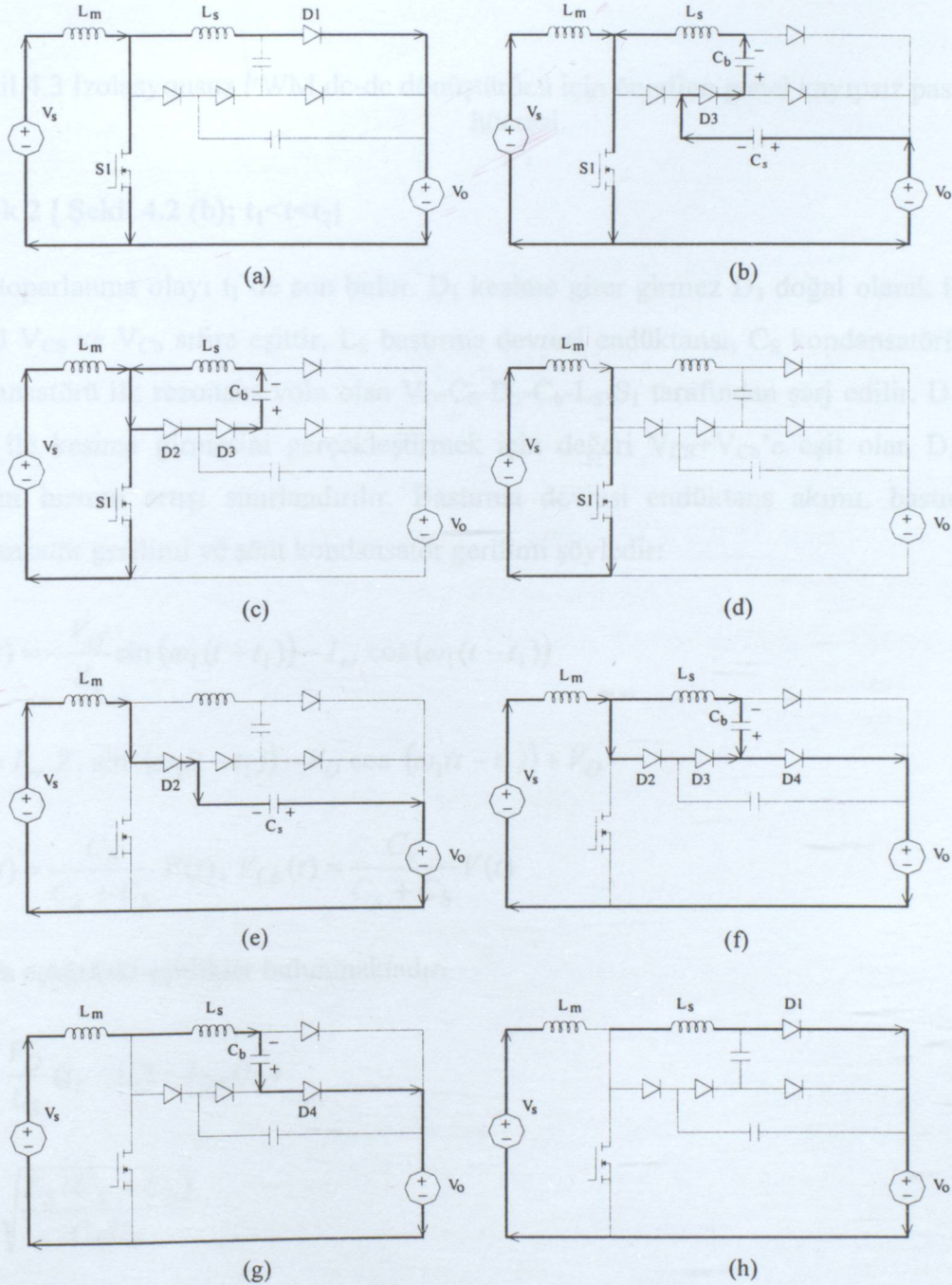
Yukarıda açıklanan iletme girme ve kesime girmedeki bastırma devresi hücrelerinin birleştirilmesi ile elde edilen ve izolasyonsuz PWM dc-dc dönüştürücüler için önerilen kayıpsız pasif bastırma devresi hücresi Şekil 4.3'de görülüyor. A ve K düğümleri dönüştürücünün  $D_1$  serbest dolaşım diyodunun sırasıyla anot ve katoduna bağlıdır. A' düğümü serbest dolaşım diyodunun anoduna bağlı elemana bağlıdır. Aşağıda devrenin sekiz kısma ayrılan çalışması kısaca anlatılıyor.

#### Aralık 1 [ Şekil 4.2 (a); $t_0 < t < t_1$ ]

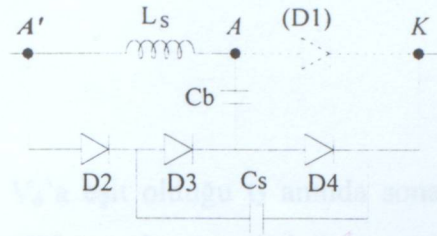
$S_1$  anahtarı  $t_0$ 'da iletme girer. İletime girme sırasında, ters toparlanma olayı nedeniyle  $D_1$  hemen kesime girmez. MOSFET'in ZCS ile iletme girmesini gerçekleştirmek için anahtar akım hızının artışı bastırma devresi endüktansı ile sınırlandırılır.  $L_S$  bastırma devresinin akımı

şöyledir:

$$I_{LS}(t) = I_{Lm}(t_0) - \frac{V_O}{L_s}(t - t_0) \quad (4.1)$$



Şekil 4.2 Bir anahtarlama periyodu sırasındaki eşdeğer devreler (a) Aralık 1 ( $S_1$  iletimde), (b) Aralık 2 ( $D_1$  kesimde,  $D_3$  iletimde), (c) Aralık 3 ( $D_2$  iletimde), (d) Aralık 4 ( $D_2, D_3$  kesimde), (e) Aralık 5 ( $S_1$  kesimde,  $D_2$  iletimde), (f) Aralık 6 ( $D_3, D_4$  iletimde), (g) Aralık 7 ( $D_2, D_3$  kesimde), (h) Aralık 8 ( $D_1$  iletimde,  $D_4$  kesimde).



Şekil 4.3 İzolasyonsuz PWM dc-dc dönüştürücü için önerilen genel kayıpsız pasif bastırma hücresi.

#### Aralık 2 [ Şekil 4.2 (b); $t_1 < t < t_2$ ]

Ters toparlanma olayı  $t_1$ 'de son bulur.  $D_1$  kesime girer girmez  $D_3$  doğal olarak ilettime girer, çünkü  $V_{CS}$  ve  $V_{Cb}$  sıfıra eşittir.  $L_S$  bastırma devresi endüktansı,  $C_S$  kondansatörü ve  $C_b$  şönt kondansatörü ilk rezonans yolu olan  $V_O$ - $C_S$ - $D_3$ - $C_b$ - $L_S$ - $S_1$  tarafından şarj edilir.  $D_1$  diyodunun ZVS ile kesime girmesini gerçekleştirmek için değeri  $V_{CS}+V_{Cb}$ 'e eşit olan  $D_1$  üzerindeki gerilim hızının artışı sınırlandırılır. Bastırma devresi endüktans akımı, bastırma devresi kondansatör gerilimi ve şönt kondansatör gerilimi şöyledir:

$$I_{LS}(t) = -\frac{V_O}{Z_1} \sin(\omega_1(t-t_1)) - I_{rr} \cos(\omega_1(t-t_1)) \quad (4.2)$$

$$V(t) = I_{rr} \cdot Z_1 \sin(\omega_1(t-t_1)) - V_O \cos(\omega_1(t-t_1)) + V_O \quad (4.3)$$

$$V_{CS}(t) = \frac{C_b}{C_s + C_b} V(t), \quad V_{Cb}(t) = \frac{C_s}{C_s + C_b} V(t) \quad (4.4)$$

burada aşağıdaki eşitlikler bulunmaktadır.

$$I_{rr} = \frac{V_O}{L_S} (t_1 - t_0) - I_{Lm}(t_0) \quad (4.5)$$

$$Z_1 = \sqrt{\frac{L_S(C_S + C_b)}{C_S C_b}} \quad (4.6)$$

$$\omega_1 = \sqrt{\frac{C_S + C_b}{L_S C_S C_b}} \quad (4.7)$$

$S_1$  anahtarının pik akımı,  $I_{Lm}$  ana endüktans akımı ile  $I_{LS, p}$  bastırma devresi endüktansının toplamı ile elde edilir.  $I_{LS, p}$  akımı  $V_{Cb}+V_{CS}$  toplamı  $V_O$ 'a eşit olduğu zaman ortaya çıkar ve

ifadesi şöyledir:

$$I_{LS,p} = \frac{\sqrt{V_O^2 + (I_{rr}Z_1)^2}}{Z_1} \quad (4.8)$$

Birinci rezonans  $V_{CS}$  'nin  $V_O$ 'a eşit olduğu  $t_2$  anında sona erer, çünkü  $D_2$  iletme girer.  $t_2$  anındaki bastırma devresi endüktans akımı şöyle bulunur:

$$I_{LS}(t_2) = \frac{\sqrt{(I_{rr}Z_1)^2 + V_O^2 - \left(V_O \frac{C_S}{C_b}\right)^2}}{Z_1} \quad (4.9)$$

Denklem (4.9)'dan  $L_S$  ile  $C_S$ 'de depo edilen enerji şöyle verilebilir:

$$E_{LS}(t_2) + E_{Cb}(t_2) = \frac{1}{2} L_S I_{LS}^2(t_2) + \frac{1}{2} C_b V_{Cb}^2(t_2) = \frac{1}{2} L_S I_{rr}^2 + \frac{1}{2} C_S V_O^2 \quad (4.10)$$

### Aralık 3 [ Şekil 4.2 (c); $t_2 < t < t_3$ ]

$V_{CS}$  gerilimi  $t_2$ 'de çıkış gerilimi seviyesine şarj olduktan sonra  $D_2$  iletme girer ve  $V_{CS}$  sabit kalır.  $L_S$ 'deki akım,  $L_S$ - $D_2$ - $D_3$ - $C_b$  ikinci rezonans yolu ile  $C_b$ 'yi şarj etmeye başlar.  $D_2$  ve  $D_3$  diyotları nedeniyle  $L_S$  ve  $C_b$  bir yöndeki rezonansı yerine getirebilir.  $L_S$ 'deki akım ve  $C_b$  üzerindeki gerilim şöyledir:

$$I_{LS}(t) = \frac{C_S V_O}{C_b Z_2} \sin(\omega_2(t - t_2)) - I_{S2} \cos(\omega_2(t - t_2)) \quad (4.11)$$

$$V_{Cb}(t) = I_{S2} \cdot Z_2 \sin(\omega_2(t - t_2)) + \frac{C_S}{C_b} V_O \cos(\omega_2(t - t_2)) \quad (4.12)$$

burada şu eşitlikler mevcuttur;

$$I_{S2}(t) = \frac{V_O}{Z_1} \sin(\omega_1(t_2 - t_1)) + I_{rr} \cos(\omega_1(t_2 - t_1)) \quad (4.13)$$

$$Z_2 = \sqrt{\frac{L_S}{C_b}} \quad (4.14)$$

$$\omega_2 = \sqrt{\frac{1}{L_S C_b}} \quad (4.15)$$

İkinci rezonans  $I_{LS}(t_3)$ 'ün sıfır olduğu  $t_3$ 'de sona erer. Bu aşamada  $L_S$ 'deki enerji tamamıyla

$C_b$ 'ye transfer edildiğinden,  $t_3$  anında  $C_b$ 'de depo edilen enerji aşağıdaki gibi bulunabilir:

$$\frac{1}{2} C_b V_{Cb}^2(t_3) = E_{Cb}(t_3) = E_{LS}(t_2) + E_{Cb}(t_2) = \frac{1}{2} L_S I_{rr}^2 + \frac{1}{2} C_S V_O^2 \quad (4.16)$$

Ayrıca şönt kondansatör pik gerilimi  $V_{Cb,p}$  şöyledir:

$$V_{Cb,p} = V_{Cb}(t_3) = \sqrt{\frac{L_S I_{rr}^2 + C_S V_O^2}{C_b}} \quad (4.17)$$

Bu ifade aynı zamanda serbest dolaşım diyodunun gerilim stresini de tanımlar, ki değeri  $V_O$  ile  $V_{Cb,p}$ 'nin toplamına eşittir.

#### Aralık 4 [ Şekil 4.2 (d); $t_3 < t < t_4$ ]

$t_3$ 'de  $D_2$  ve  $D_3$  eşzamanlı olarak kesime girerken  $I_{LS}$  sifıra doğru azalır.  $t_3$ 'den sonra akım sıfır olarak alınır ve  $C_b$  üzerindeki gerilim sabit kalır. Denklem (4.16)'dan,  $C_b$ 'ye transfer edilen toplam enerjinin  $L_S$  ve  $C_S$  de biriken enerjinin toplamı olarak düşünebilir.

#### Aralık 5 [ Şekil 4.2 (e); $t_4 < t < t_5$ ]

$S_1$  anahtarı  $t_4$ 'de kesime girdikten sonra  $C_S$ 'yi çıkışa deşarj etmek için  $I_{Lm}(t_4)$  ana endüktans akımı  $D_2$ 'den geçer.  $D_3$  ve  $D_4$  iletme girmez çünkü  $V_{CS}$  ile ters öngerilime maruz kalırlar.  $S_1$ 'in savak-kaynak gerilimi  $V_O$ 'dan sifıra deşarj olurken savak-kaynak geriliminin daha yavaş  $dv/dt$  değeri elde edilir. Bu aşamada  $I_{Lm}$ 'nin sabit olduğu kabul edilerek, elde edilen  $V_{CS}$  değeri şöyledir:

$$V_{CS}(t) = V_O - \frac{I_{Lm}(t_4)}{C_S} (t - t_4) \quad (4.18)$$

#### Aralık 6 [ Şekil 4.2 (f); $t_5 < t < t_6$ ]

$V_{CS}$  gerilimi  $t_5$ 'de sifıra deşarj olduğunda  $D_3$  ve  $D_4$  diyotları  $I_{Lm}(t_5)$  ana endüktans akımı tarafından iletme sokulur.  $L_S$  üzerindeki gerilim  $V_{Cb}$ 'ye eşittir ve bu nedenle  $C_b$ 'yi çıkışa deşarj etmek için  $I_{LS}$  azalır. Devrenin çalışması Aralık 2'deki ikinci rezonansa benzemektedir.  $I_{LS}$  ve  $V_{Cb}$  şöyledir:

$$I_{LS}(t) = \frac{V_{Cb}(t_2)}{Z_2} \sin(\omega_2(t - t_5)) \quad (4.19)$$

$$V_{Cb}(t) = V_{Cb}(t_2) \cos(\omega_2(t - t_5)) \quad (4.20)$$

### Aralık 7 [ Şekil 4.2 (g); $t_6 < t < t_7$ ]

$t_6$ 'da  $I_{LS}$  akımı  $I_{Lm}(t_6)$ 'ya yükselir;  $D_2$  ve  $D_3$  kesime girer.  $t_6$ 'dan sonra,  $D_4$  vasıtasıyla  $I_{Lm}$  akımı  $C_b$ 'yi çıkışa deşarj eder.  $I_{Lm}$ 'nin bu aralıkta sabit olduğu kabul edilirse  $V_{Cb}$  şöyledir:

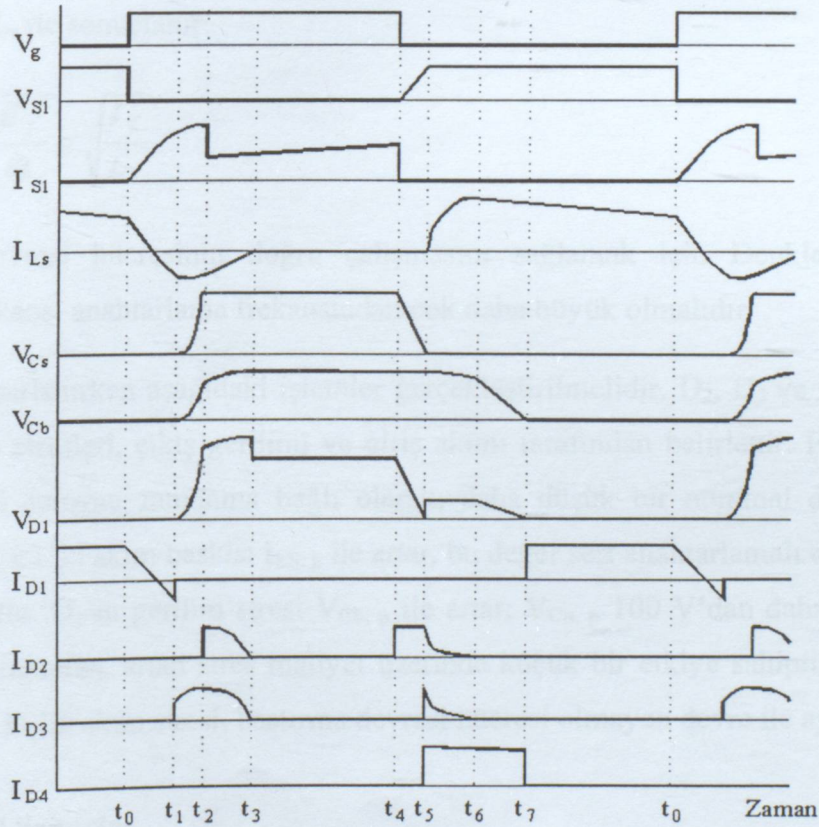
$$V_{Cb}(t) = V_{Cb}(t_6) - \frac{I_{Lm}(t_6)}{C_b}(t - t_6) \quad (4.21)$$

$V_{Cb}$ 'nin yavaş  $dv/dt$  değeri ile  $D_1$  diyotunun ZVS'de ilettime girmesi gerçekleştirilir.

### Aralık 8 [ Şekil 4.2 (h); $t_7 < t < t_0$ ]

$V_{Cb}$  gerilimi  $t_7$ 'de sıfıra deşarj olur.  $D_4$  kesime girer ve  $D_1$  ilettime girer.  $C_b$  şönt kondansatöründeki tüm enerji çıkışa transfer edildiğinde bastırma devresinin enerji geri alım işlemi sona erer.  $C_s$ 'nin ters olarak şarj edilmesini önlemek için  $I_{Lm}$  ana endüktans akımı  $D_4$  diyodu yerine  $D_1$  diyodundan akar.  $S_1$  anahtarı bir sonraki anahtarlama periyodundaki  $t_0$ 'da ilettime girdiği zaman devrenin çalışması Aralık 1'de anlatıldığı gibi olacaktır.

Önerilen bastırma devresine sahip yüksek çıkışlı dönüştürücünün temel dalga şekilleri Şekil 4.4'de gösterilmiştir.



Şekil 4.4 Kayıpsız pasif bastırma hücresine sahip yüksek çıkışlı dönüştürücünün temel dalga şekilleri.

$L_S$  bastırma devresi endüktansı,  $C_S$  bastırma devresi kondansatörü ve  $C_b$  şönt kondansatörü tasarlanması gereken üç temel elemandır.  $L$  ve  $C$  değerleri hesaplanırken aşağıdaki kurallara dikkat edilmesi gerekir:

- Aralık 6'da  $C_b$  gerilimi sıfıra inmeden önce  $D_2$  ve  $D_3$  diyotları doğal olarak kesime girmelidir, aksi takdirde mevcut akım tam anahtarlama periyodunda  $D_2, D_3$  ve  $D_4$  diyotlarını ilettime sokacaktır. Başka bir ifadeyle aşağıdaki eşitsizliğe uyulmalıdır:

$$\frac{1}{2}L_S I_F^2 < \frac{1}{2}L_S I_{rr}^2 + \frac{1}{2}C_S V_O^2 \quad (4.22)$$

Daha yüksek  $I_{rr}$  veya daha büyük  $C_S$  gerekir.

- Daha büyük  $C_S$ , daha yüksek MOSFET akım ve gerilim stresi ile sonuçlanır.
- Çıkış gerilimi 400 V olduğunda  $V_{Cb}$ 'yi 100 V ile sınırlamak için,  $C_b$  değeri  $C_S$  değerinin en az 16 katı olmak zorundadır. Pratik olarak ters toparlanma enerjisi gözönüne alınarak  $C_b$  değeri  $C_S$  değerinin yaklaşık 30 katı olmalıdır.
- Ters toparlanma kaybını azaltmak için bastırma devresi endüktansı  $L_S$  mümkün olduğunca büyük seçilmelidir. Bununla birlikte aşağıdaki eşitliğe bağlı olarak daha büyük  $L_S$  değeri daha düşük  $I_{rr}$  ile sonuçlanır:

$$I_{rr} \propto \sqrt{I_f \frac{dI_f}{dt}} \propto \sqrt{\frac{I_f}{L_S}} \quad (4.23)$$

- Bastırma devresi hücrelerinin doğru çalışmasını sağlamak için Denklem (4.15)'deki rezonans frekansı anahtarlama frekansından çok daha büyük olmalıdır.

$L_S$ ,  $C_S$  ve  $C_b$  tasarlanırken aşağıdaki işlemler gerçekleştirilmelidir.  $D_2$ ,  $D_3$  ve  $D_4$  diyotlarının gerilim ve akım stresleri, çıkış gerilimi ve giriş akımı tarafından belirlenir. Fakat daha kısa bastırma devresi çalışma zamanına bağlı olarak, daha düşük bir nominal değer de kabul edilebilir. MOSFET'in akım baskısı  $I_{LS, p}$  ile artar, bu değer sert anahtarlama durumdakinden çok daha düşüktür.  $D_1$ 'in gerilim stresi  $V_{Cb, p}$  ile artar;  $V_{Cb, p}$  100 V'dan daha düşük olacak şekilde tasarlandığından, artan stres maliyet üzerinde küçük bir etkiye sahiptir. MOSFET'in gerilim stresi ve  $D_1$ 'in akım stresi, bastırma devresi hücresi olmayan devre ile aynıdır.

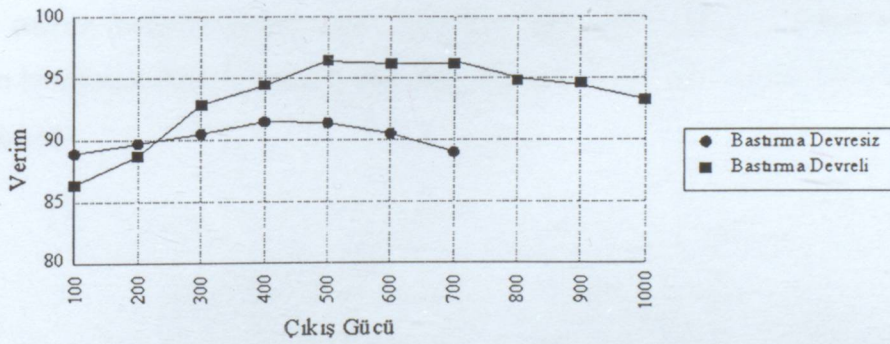
### 4.1.3 Deneysel Sonuçlar

Çalışma prensibini ve teorik analizi gerçeklemek için 1 kW ve 100 kHz değerinde pasif

kayıpsız bastırma devresine sahip bir yüksek çıkışlı dönüştürücü prototipi gerçekleştirilmiştir. L4981A ile gerçekleştirilen kontrol devresi vasıtasıyla, çıkış gerilimi 380 V dc gerilime ayarlanmıştır. Elemanların özellikleri Çizelge 4.1’de verilmiştir. Kıyaslamak için aynı özelliklere sahip sert anahtarlama bir yüksek çıkışlı dönüştürücü gerçekleştirilmiştir. Farklı yüklenme durumlarında bu iki devrenin verimleri Şekil 4.5’te görülüyor. En yüksek verim 700 W çıkış gücü için %96 olarak ölçülmüştür.

Çizelge 4.1 Geliştirilen prototip güç devresinin eleman listesi.

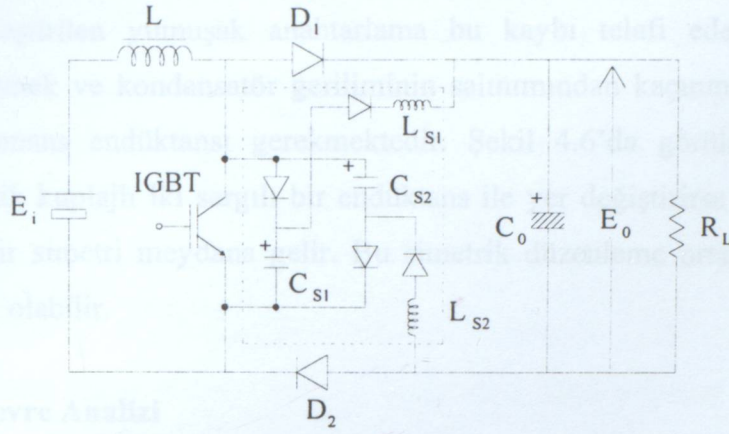
Eleman	Tipi	Eleman	Değeri
D	IRFP460	$L_s$	5 $\mu$ H
$D_1$	HFA15TB60	$C_s$	3.3 nF
$D_2$	HFA15TB60	$C_b$	100 nF
$D_3$	HFA15TB60	L	180 $\mu$ H
$D_4$	HFA15TB60	C	940 $\mu$ F



Şekil 4.5 Bastırma devreli ve bastırma devresiz yüksek çıkışlı dönüştürücülerin verimi.

#### 4.2 Yumuşak Anahtarlama Yüksek Çıkışlı Dönüştürücüler İçin Yeni Bir Kayıpsız Bastırma Devresi

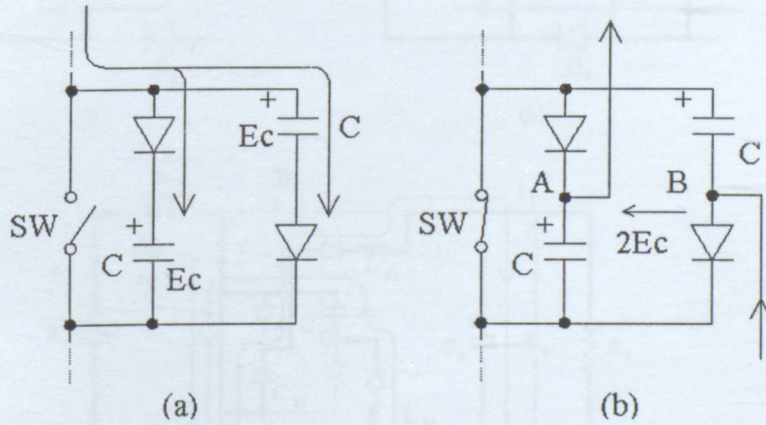
Yüksek çıkışlı temel dc-dc dönüştürücüye uygulanmış olan önerilen yeni bastırma devresi Şekil 4.6’da görülüyor (Fujiwara, 1999). Yeni bastırma devresi sadece yüksek çıkışlı dönüştürücüler için kullanılabilmesine karşın yüksek çıkışlı dönüştürücü tabanlı güç devrelerindeki çeşitli uygulamalarda yer alır.



Şekil 4.6 Yeni bastırma devreli yüksek çıkışlı dc-dc dönüştürücü.

#### 4.2.1 Çalışma Prensibi

Şekil 4.7'deki SW paralel bağlı polarize olmuş iki kondansatörün uçları arasında bulunduran herhangi bir yarı iletken anahtarı temsil eder. Şekil 4.7 (a)'da SW iletimden çıktığında devrede depo edilen enerji ile iki kondansatör eşit şekilde şarj olur. Her kondansatörün son gerilimi  $E_C$ , genellikle kaynak gerilimi veya yük geriliminden biraz daha yüksektir. Şekil 4.7 (b)'de SW iletime girdiğinde bu iki gerilim birbirine ilave olunur ve A-B uçları arasında  $2E_C$  ortaya çıkar. Bu iki uç, self üzerinden kaynak veya yüke bağlanırsa kondansatör gerilimleri rezonansa maruz kalarak deşarj olur. Böylece bastırma devresi enerjisi geri alınır. SW anahtarının kondansatörlerle paralel bağlanmasından dolayı sıfır gerilimde yumuşak biçimde iletimden çıkar.



Şekil 4.7 Yeni bastırma devresinin yapısı. (a) SW kesime girdiğinde iki bastırma devresi kondansatörü paralel olarak şarj olur (b) SW iletime girdiğinde seri olarak deşarj olur.

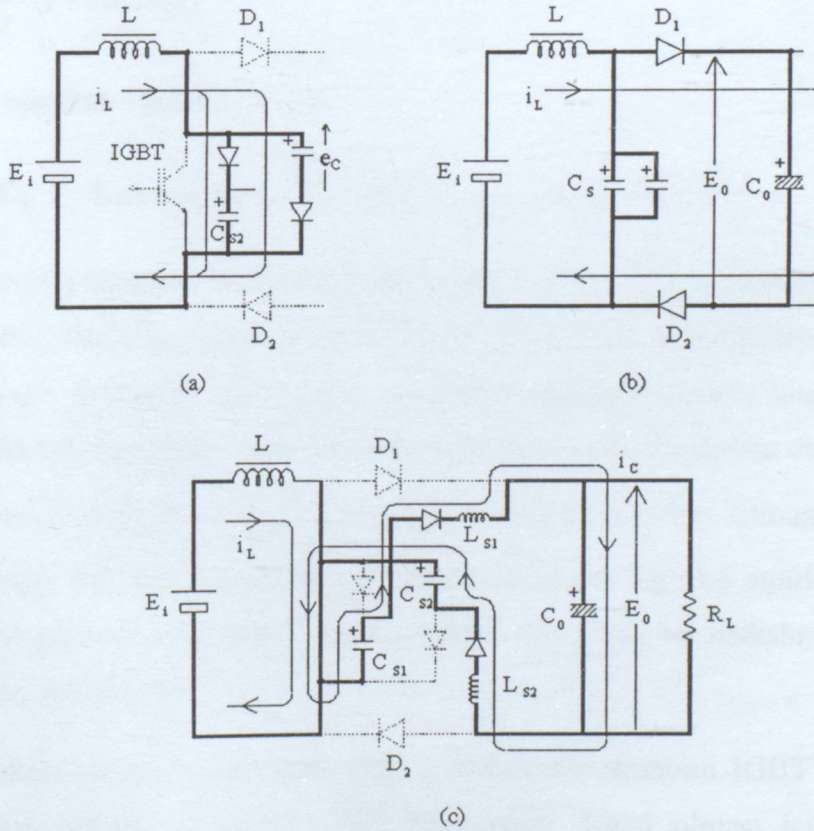
Şekil 4.6'daki devrede ana anahtarın (IGBT) iletime girmesi sırasında bastırma devresi kondansatörünün kısa devre olmasını önlemek için  $D_2$  diyodu eklenir. Bu durum dönüştürücünün iletim kayıplarını önemsiz derecede artırır, fakat kayıpsız bastırma devresi

tarafından gerçekleştirilen yumuşak anahtarlama bu kaybı telafi eder. Ayrıca simetrik çalışmayı temin etmek ve kondansatör geriliminin salınımından kaçınmak için diyotla seri bağlı bir çift rezonans endüktansı gerekmektedir. Şekil 4.6'da görüldüğü gibi, L giriş endüktansı magnetik kuplajlı iki sargılı bir endüktans ile yer değiştirirse devrenin alt ve üst yaraları arasında bir simetri meydana gelir. Bu simetrik düzenleme ortak mod gürültüsünü azaltmak için etkili olabilir.

#### 4.2.2 Eşdeğer Devre Analizi

Şekil 4.8 (a)'da ana anahtar sıfır gerilimde kesime girer ve  $i_L$  endüktans akımı, bastırma devresi kondansatörleri  $C_{S1}$  ve  $C_{S2}$ 'nin gerilimleri çıkış gerilimi  $E_0$ 'a eşit oluncaya kadar bu kondansatörlere transfer edilir.  $C_{S1}=C_{S2}=C_S$ 'deki başlangıç gerilimlerinin sıfır olduğu ve kesimdeki  $I_{LO}$  endüktans akımının bu aralıkta sabit kaldığı kabul edilerek, her bir  $e_C$  kondansatör gerilimi aşağıdaki biçimde elde edilir:

$$e_C(t) = \frac{I_{LO}}{2C_S} t \quad (4.24)$$



Şekil 4.8 Sürekli enüktans akımı modundaki komütasyon sırasında eşdeğer devreler. (a) IGBT kesime girdikten hemen sonra bastırma devresi kondansatörleri şarj olur, (b) bastırma devresi gerilimleri  $E_0$ 'da sabitlenir, (c) IGBT kesime girdikten hemen sonra bastırma devresi gerilimleri  $E_0$ 'a doğru deşarj olur.

Şekil 4.8 (b)'de kondansatör gerilimi  $E_0$  olduğunda  $D_1$  ve  $D_2$  diyotları ilettime girer. Sürekli akım modunda bastırma devresi gerilimleri, IGBT'nin iletimde olmadığı sırada  $E_0$  değerinde sabit kalır. Şekil 4.6'daki her bir kondansatör  $D_1$  ve  $D_2$  iletimi sürdürdüğü müddetçe yeniden şarj olabilirken, üzerindeki gerilimler  $E_0$ 'dan büyükse deşarj olabilirler. Gerçek devrede kaçak endüktanslar,  $E_0$ 'dan biraz daha yüksek olan kondansatör gerilimini bir kez sürerler ve daha sonra aşırı gerilim  $E_0$ 'a doğru yönelir.

Şekil 4.8 (c), ana anahtarın iletimde olduğu durumdaki akım yollarını gösterir.  $D_1$  ve  $D_2$  diyotlarının her ikisi de,  $C_0$  çıkış kondansatör geriliminin olduğu gibi her bir bastırma devresi kondansatör geriliminin de IGBT üzerinden kısa devre olmasını önler. Birbirine eklenmiş olan kondansatör gerilimi (başlangıçta  $2E_0$ ) rezonans sonucu  $E_0$  çıkış gerilimine deşarj olur. IGBT elemanı, ana akım  $i_L$  ve deşarj akımı  $i_C$ 'nin her ikisini de taşır. Kayıplar ihmal edilerek, kondansatör akımı  $i_C$  ve kondansatör gerilimi  $e_C$  aşağıdaki biçimde elde edilir:

$$i_C(t) = \frac{E_0}{2Z_S} \sin \omega_S t \quad (4.25)$$

$$e_C(t) = \frac{E_0}{2} (1 + \cos \omega_S t) \quad (4.26)$$

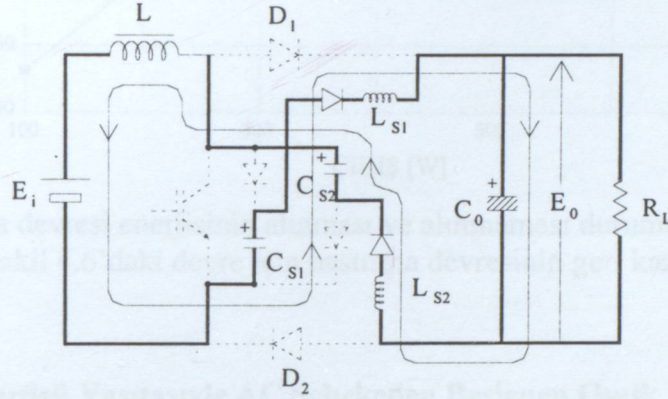
burada şu eşitlikler vardır;

$$C_{S1}=C_{S2}=C_S, \quad L_{S1}=L_{S2}=L_S, \quad Z_S=\sqrt{L_S/C_S}, \quad \omega_S=1/\sqrt{L_S C_S} \quad (4.27)$$

Gerçek devre yolundaki kayıplara bağlı olarak,  $\omega t = \pi$ 'de kondansatör gerilimi tamamen sıfıra düşmez, başlangıç geriliminin küçük bir kısmı kalır. Kondansatördeki bu artık gerilim düşük kayıplı elemanlar kullanılarak minimize edilebilir. Ayrıca ana akımın iletim oranı bastırma devresi tarafından az da olsa etkilenir. Bastırma devresinin deşarj süresi, minimum iletim süresini sabit bir  $\pi\sqrt{L_S C_S} = 2-3 \mu s$  değerinde sınırlar. Bununla birlikte endüktans akımına bağlı olan şarj süresi, esasen minimum kesim süresini sınırlamaz. Çünkü yüksek çıkışlı dönüştürücülerin kendileri etkili çalışma için pratik bir maksimum iletim oranı (0.6-0.7) sınırına sahiptirler.

Kesintili akım çalışması sırasında, yani  $i_L$  endüktans akımının IGBT'nin kesim aralığında sona ermesi durumu,  $i_L$  değeri sıfıra düştüğünde deşarj olması için kondansatörler  $E_0$  başlangıcına şarj olur.  $2E_0 > E_0 + E_i$  olduğundan, Şekil 4.9'da görüldüğü gibi kondansatörler  $E_0$  ve  $E_i$  gerilimlerine karşı akım yolu bulurlar. Bu durum kondansatör gerilimlerini yaklaşık

$E_i$  kaynak gerilimine azaltır ki bu durum IGBT'nin iletimde olduğu sırada tamamlanmamış bir enerji geri alınması ile sonuçlanır. Bundan dolayı kesintili akım modunda çalışan bir dönüştürücünün dc kaynağının ters akım akışını kabul etmesi durumunda yeni bastırma devresi etkili değildir. Yeni bastırma devresinin kullanımı pratik olarak bastırma devresi olmayan aynı devrenin sürekli endüktans akım aralığını genişletmez veya daraltmaz. Çünkü bastırma devresinde herhangi bir anda depo edilen enerjinin çoğu yüke geri verilir.



Şekil 4.9 Kesintili akım modunda deşarj akım yolları.

#### 4.2.3 Deneysel Sonuçlar

Şekil 4.6'daki devrenin temel çalışmasını doğrulamak için aşağıdaki elemanlar kullanılarak 600 W ve 20 kHz değerinde bir prototip yapılmıştır.

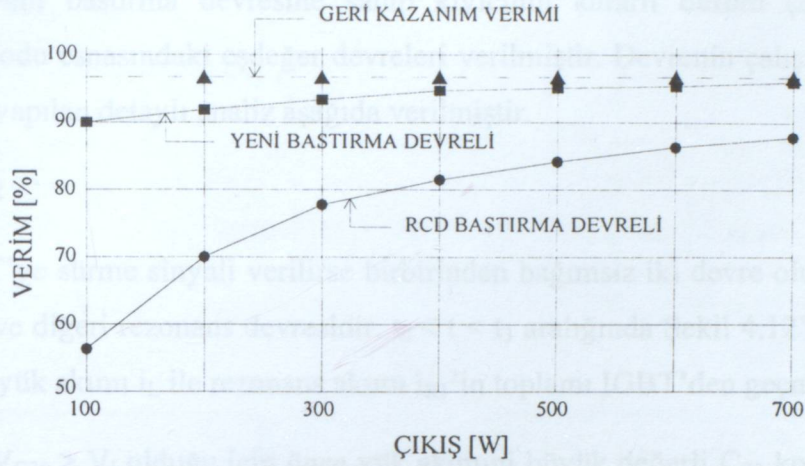
$$L=1.25 \text{ mH} \quad , \quad L_{S1}=L_{S2}=L_S=10 \mu\text{H}$$

$$C_0=1800 \mu\text{F} \quad , \quad C_{S1}=C_{S2}=C_S=0.068 \mu\text{F}$$

$E_i$  kaynak gerilimi 100 V ve iletim oranı 200 V çıkış için yaklaşık 0.5 dir. IGBT üzerindeki  $dv/dt$  oranını uygun bir değerde sınırlandırmak için  $C_S$  bastırma devresi kondansatörü gerekli kapasitansın yarısı olabilir. Denklem (4.24)'ten, 20 A değerinde maksimum endüktans akımının  $C_S$ 'i 200 V'a 1  $\mu\text{s}$ 'de şarj etmesi durumu için  $C_S=0.05 \mu\text{s}$  bulunur.

Şekil 4.10, yeni bastırma devresine sahip dönüştürücünün ölçülen verimini gösterir. Yeni devre için yaklaşık %97'lik geri dönüşüm yüzdesine sahip %95 değerinde yüksek bir verim elde edilmiştir. Kayıpsız bastırma devresinin geri dönüşüm verimi hakkında fikir edinmek için geleneksel RCD bastırma devresine (kayıplı bastırma devresi) sahip dönüştürücü verimi ölçülmüştür. Aynı çıkış gücü için her iki devrenin (kayıpsız bastırma devresine sahip ve sahip olmayan) bastırma devresi kayıplarından başka kayıpları aynı kabul edilerek, bastırma devresi kondansatörü üzerindeki ölçülmüş maksimum gerilimler vasıtasıyla geri dönüşüm verimi

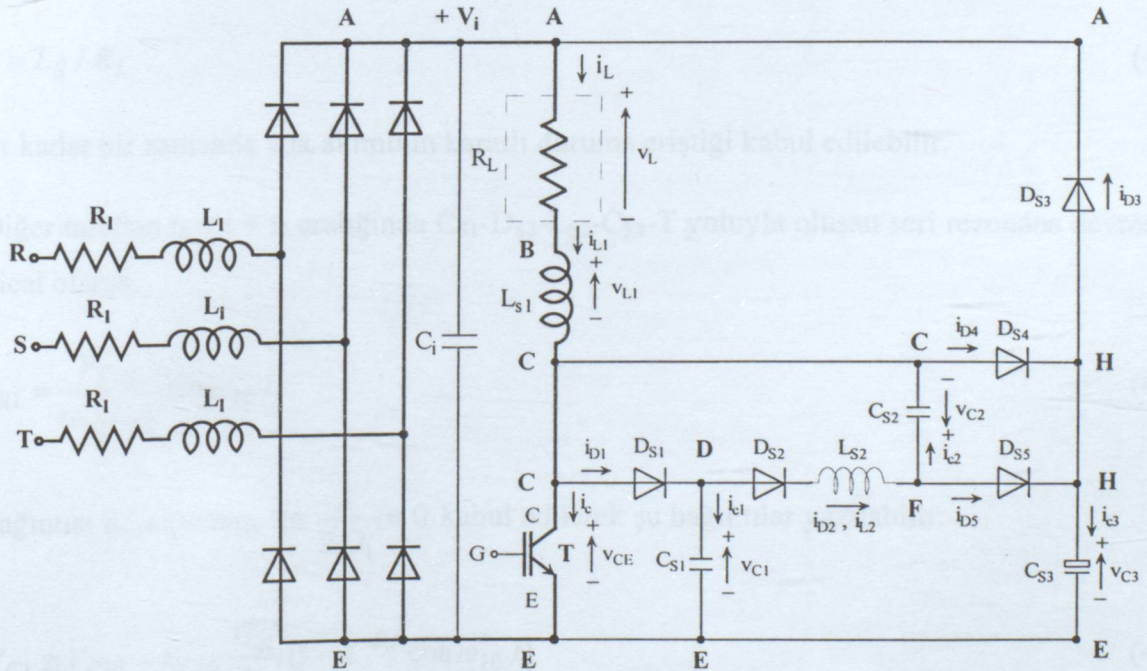
hesaplanabilir.



Şekil 4.10 Bastırma devresi enerjisinin alınması ve alınmaması durumu için dönüştürücü verimleri ve Şekil 4.6'daki devre için bastırma devresinin geri kazanım verimi.

### 4.3 Bir Diyot Köprüsü Vasıtasıyla AC Şebekeden Beslenen Omik Yüklü ve IGBT'li PWM DC Kıyıcı İçin Kayıpsız Pasif Bir Bastırma Hücresi Dizaynı

Dizayn edilen pasif kayıpsız bastırma hücresi ile kurulan, diyot köprüsü vasıtasıyla ac şebekeden beslenen omik yüklü ve IGBT'li PWM dc kıyıcı Şekil 4.11'de gösterilmiştir [7].



Şekil 4.11 Kayıpsız pasif bir bastırma hücresine sahip diyot köprüsü vasıtasıyla ac şebekeden beslenen omik yüklü ve IGBT'li PWM dc kıyıcı.

### 4.3.1 Çalışma Prensibi ve Eşdeğer Devre Analizi

Şekil 4.12'de, yeni bastırma devresine sahip kıyıcının kararlı durum çalışmasında bir anahtarlama periyodu esnasındaki eşdeğer devreleri verilmiştir. Devrenin çalışmasında oluşan 8 aralık için için yapılan detaylı analiz aşağıda verilmiştir.

#### $t_0 < t < t_3$ aralığı:

$t=t_0$  anında IGBT'ye sürme sinyali verilirse birbirinden bağımsız iki devre oluşur. Bunlardan biri yük devresi ve diğeri rezonans devresidir.  $t_0 < t < t_3$  aralığında Şekil 4.12'deki (b), (c) ve (d) devrelerinde, yük akımı  $i_L$  ile rezonans akımı  $i_{R1}$ 'in toplamı IGBT'den geçmektedir.

Yük devresinde  $V_{C30} > V_i$  olduğu için önce yük akımını büyük değerli  $C_{S3}$  kondansatörü  $D_{S3}$  diyodu üzerinden geçirmeye başlar, Şekil 4.12 (a).  $V_A \approx V_{C3} < V_i$  olmasıyla yük akımını kaynak devralmaya başlar, Şekil 4.12 (b).  $V_A > V_{C3}$  olmasıyla  $D_{S3}$  diyodu söner ve yükü tamamen kaynak besler, Şekil 4.12 (c). Burada şebeke akımının artışı yumuşak olur ve aynı zamanda  $L_{S1}$  endüktansı da yük akımı artış hızını sınırlar.

Her üç eşdeğer devrede de  $V_A \approx V_i$  kabul edilirse aşağıdaki bağıntılar yazılabilir:

$$i_L = \frac{V_i}{R_L} (1 - e^{-t/\tau}) \quad (4.28)$$

$$\tau = L_S / R_L \quad (4.29)$$

$3\tau$  kadar bir zamanda yük akımının kararlı duruma eriştiği kabul edilebilir.

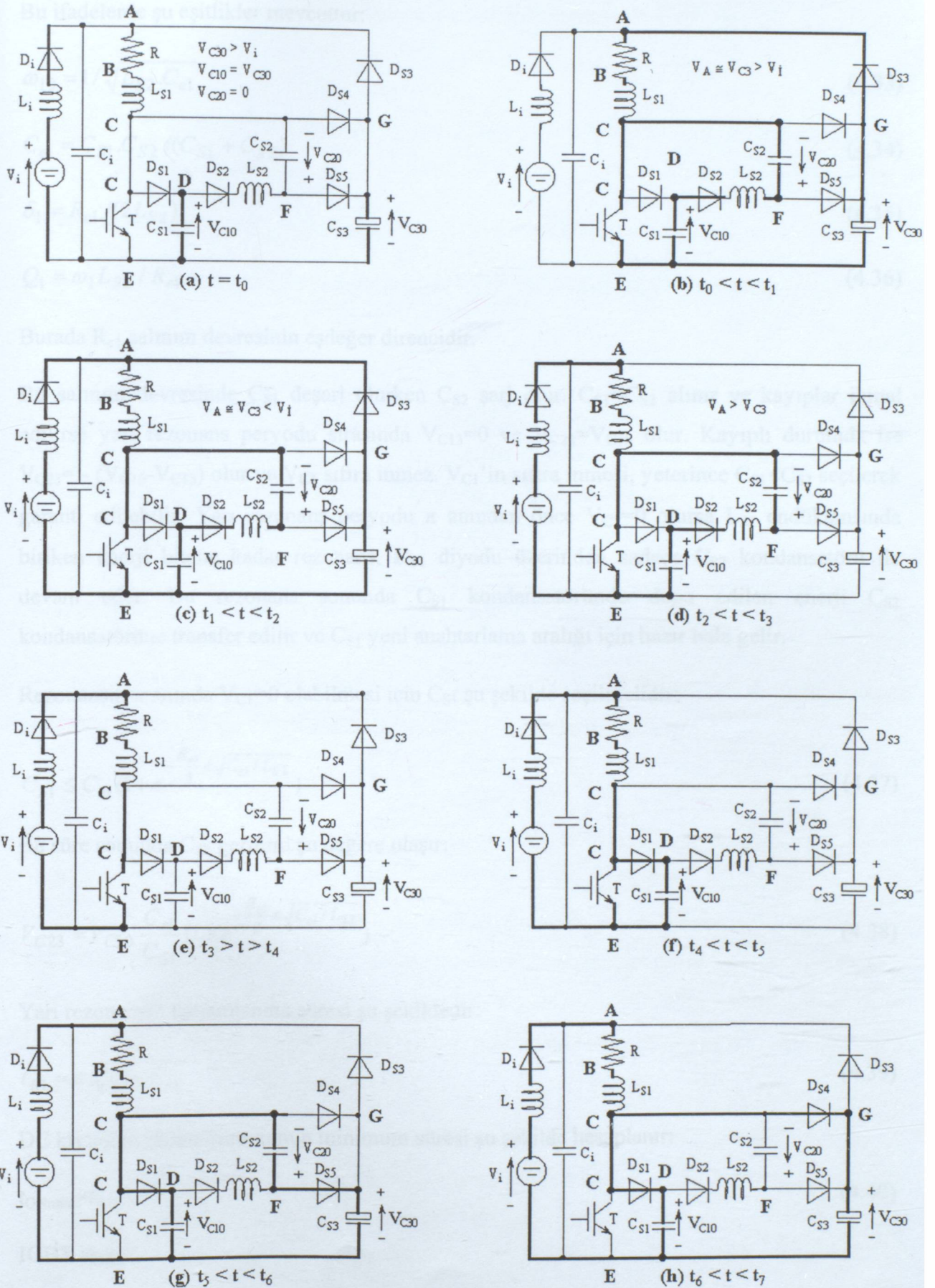
Diğer taraftan  $t_0 < t < t_3$  aralığında  $C_{S1}$ - $D_{S2}$ - $L_{S2}$ - $C_{S2}$ -T yoluyla oluşan seri rezonans devresinde ideal olarak,

$$i_{R1} = \frac{V_{C10}}{\omega_{10} L_{S2}} \sin \omega_{10} t \quad (4.30)$$

bağıntısı ile  $\omega_1 = \omega_{10}$  ve  $\frac{1}{2.O_1} = 0$  kabul edilerek şu bağıntılar yazılabilir:

$$V_{C1} \cong V_{C10} - V_{C10} \frac{C_{e1}}{C_{S1}} (1 - e^{-\delta_1 t} \cos \omega_{10} t) \quad (4.31)$$

$$V_{C2} \cong V_{C10} \frac{C_{e1}}{C_{S1}} (1 - e^{-\delta_1 t} \cos \omega_{10} t) \quad (4.32)$$



Şekil 4.12 Bir anahtarlama periyodu esnasındaki eşdeğer devreler.

Bu ifadelerde şu eşitlikler mevcuttur:

$$\omega_{10} = 1 / \sqrt{L_{S2} \cdot C_{e1}} \quad (4.33)$$

$$C_{e1} = C_{S1} \cdot C_{S2} / (C_{S1} + C_{S2}) \quad (4.34)$$

$$\delta_1 = R_{e1} / (2L_{S2}) \quad (4.35)$$

$$Q_1 = \omega_1 L_{S2} / R_{e1} \quad (4.36)$$

Burada  $R_{e1}$  salınım devresinin eşdeğer direncidir.

Bu salınım devresinde  $C_{S1}$  deşarj olurken  $C_{S2}$  şarj olur.  $C_{S1}=C_{S2}$  alınır ve kayıplar ihmal edilirse yarı rezonans periyodu sırasında  $V_{C13}=0$  ve  $V_{C23}=V_{C10}$  olur. Kayıplı durumda ise  $V_{C23} = - (V_{C10}-V_{C13})$  olur ve  $V_{C1}$  sifıra inmez.  $V_{C1}$ 'in sifıra inmesi, yeterince  $C_{S1}<C_{S2}$  seçilerek garanti edilebilir. Yarı rezonans periyodu  $\pi$  anından önce  $V_{C1}=0$  olursa  $L_{S2}$  endüktansında biriken enerji bitene kadar rezonans,  $D_{S1}$  diyodu üzerinden sadece  $C_{S2}$  kondansatörü ile devam eder. Bu rezonans sonunda  $C_{S1}$  kondansatöründe depo edilen enerji  $C_{S2}$  kondansatörüne transfer edilir ve  $C_{S1}$  yeni anahtarlama aralığı için hazır hale gelir.

Rezonansın  $\pi$  anında  $V_{C1}=0$  olabilmesi için  $C_{S1}$  şu şekilde seçilmelidir:

$$C_{S1} \leq C_{e1} \left( 1 + e^{-\frac{R_{e1}}{2} \pi \sqrt{C_{e1} / L_{S2}}} \right) \quad (4.37)$$

Bu süre sonunda  $C_{S2}$  gerilimi şu değere ulaşır:

$$V_{C23} = V_{C10} \frac{C_{e1}}{C_{S1}} \left( 1 + e^{-\frac{R_{e1}}{2} \pi \sqrt{C_{e1} / L_{S2}}} \right) \quad (4.38)$$

Yarı rezonansın tamamlanma süresi şu şekildedir:

$$t_{R1} = \pi \cdot \sqrt{L_{S2} \cdot C_{e1}} \quad (4.39)$$

DC kıyıcının iletim durumunun minimum süresi şu şekilde hesaplanır:

$$t_{ONmin} = t_{R1} \quad (4.40)$$

IGBT akımı;

$$i_C = i_L + i_{R1} \quad (4.41)$$

olup yükselme süresi  $t_r$  sonunda aldığı değer şu şekilde hesaplanabilir:

$$I_{Cr} = i_L(t_r) + i_{R1}(t_r) \quad (4.42)$$

Çok düşük olan bu değer IGBT'de ilettime girişte yaklaşık olarak sıfır akımda anahtarlama (ZCS) sağlandığını gösterir.

**$t_3 < t < t_4$  aralığı:**

Yük akımının kararlı rejim durumuna eriştiği kabul edilerek şu eşitlik yazılabilir:

$$I_L = V_i / R_L \quad (4.43)$$

**$t_4 < t < t_5$  aralığı:**

IGBT'nin giriş sinyalinin kesilmesiyle başlayan bu aralıkta düşme süresi  $t_f$  kadar sürede sabit kabul edilen  $I_L$  yük akımı lineer olarak IGBT'den  $C_{S1}$  kondansatörüne aktarılmış olacaktır. Bu süre sonunda  $D_{S1}$  üzerinden şarj olan  $C_{S1}$  kondansatör geriliminin değeri şöyledir:

$$V_{C15} = \frac{I_L}{2C_{S1}} t_f \quad (4.44)$$

Bu değerde IGBT iletimden çıkar. Çok düşük olan bu değer IGBT'nin iletimden çıkışta yaklaşık olarak sıfır gerilimde anahtarlama (ZVS) sağlandığını gösterir.

**$t_5 < t < t_6$  aralığı:**

Bu aralıkta paralel konuma gelen  $C_{S1}$  ve  $C_{S2}$  kondansatörleri vasıtasıyla  $V_i$ - $R_L$ - $L_{S1}$ - $D_{S1}$ - $C_{S1}$  ve  $V_i$ - $R_L$ - $L_{S1}$ - $C_{S2}$ - $D_{S5}$ - $V_{C32}$  yolları üzerinden yeni bir rezonans devresi oluşur. Bu rezonans devresinde  $C_{S3}$  kondansatörü gerilim kaynağı olarak kabul edilir ve  $C_{S1}$  ve  $C_{S2}$  kondansatörlerinin gerilim değişim miktarları eşit olur. Rezonans olayı  $C_{S2}$  geriliminin sıfır olması ve  $D_{S5}$ 'in kesime,  $D_{S4}$ 'in ilettime girmesiyle sona erer. Rezonans sonunda, daha önce  $C_{S1}$ 'den  $C_{S2}$ 'ye aktarılmış olan IGBT kesim anahtarlama enerjisi şimdi de  $C_{S2}$ 'den  $C_{S3}$ 'e aktarılır.

Rezonans devresi akımı  $i_{R2}$  ve  $C_{S2}$  kondansatör gerilimi  $V_{C2}$  değerleri şu şekildedir:

$$i_{R2} = e^{-\delta_2 t} \left[ \left( \frac{V_{C23}}{\omega_2 L_{S1}} - \frac{I_L}{2Q_2} \right) \sin \omega_2 t + I_L \cos \omega_2 t \right] \quad (4.45)$$

$$V_{C2} = e^{-\delta_2 t} \left[ V_{C23} \cos \omega_2 t + \left( \frac{V_{C23}}{2Q_2} - \frac{I_L}{\omega_2 C_{e2}} \right) \sin \omega_2 t \right] \quad (4.46)$$

Rezonans tamamlanma süresi ise şöyledir:

$$t_{R2} = \frac{1}{\omega_2} \left( \pi + \text{inv tan} \frac{2\omega_2 L_{S1} C_{S2} V_{C23}}{2L_{S1} I_L - R_L C_{e2} V_{C23}} \right) \quad (4.47)$$

Bu ifadelerde şu eşitlikler mevcuttur:

$$\omega_2 = \sqrt{\frac{1}{L_{S1} \cdot C_{e2}} - \frac{R_L^2}{4L_{S1}^2}} \quad (4.48)$$

$$C_{e2} = C_{S1} + C_{S2} \quad (4.49)$$

$$\delta_2 = R_L / (2L_{S1}) \quad (4.50)$$

$$Q_2 = \omega_2 L_{S1} / R_L \quad (4.51)$$

**$t_6 < t < t_7$  aralığı:**

Rezonans sonunda  $L_{S1}$  endüktansında kalabilecek enerji  $D_{S4}$  diyodunun ilettime girmesiyle  $V_{C3} \geq V_i$  oluncaya kadar  $C_{S3}$  kondansatörüne aktarılır, daha sonra  $D_{S3}$  üzerinden serbestçe dolaşarak yükte harcanır. Bu süre ihmal edilebilecek kadar küçüktür. Böylece IGBT kesim durumunun minimum süresi şu şekilde hesaplanabilir:

$$t_{OFF \min} \cong t_f + t_{R2} \quad (4.52)$$

Şekil 4.13'de verilen dc kıyıcı için temel çalışma dalga şekilleri görülmektedir.

### 4.3.2 Deneysel Sonuçlar

Önerilen devre Çizelge 4.2'de verilen elemanlarla laboratuvarında gerçekleştirilmiştir. Elemanların seçiminde, ilettime girişte yükselme süresi  $t_r$  sonunda IGBT akımının nominal yük akımının %10'una erişmesi, iletimden çıkışta düşme süresi  $t_f$  sonunda IGBT geriliminin kaynak geriliminin %10'u olması, iletim ve kesim durumlarının minimum sürelerinin yaklaşık olarak 7  $\mu$ s civarında kalması hedeflenmiştir.

Devre 500 V kaynak gerilimi ve 10 A yük akımı ile 30 kHz'e kadar değişken anahtarlama frekanslarında başarılı bir şekilde çalışmıştır. Önerilen pasif kayıpsız bastırma hücresi ile çalıştırılan devrede bir anahtarlama enerji kaybının 0.25 mJ ve normal RCD bastırma hücresi ile çalıştırılan devrede 10 mJ olduğu gözlenmiştir. İletim ve kesim durumlarının minimum sürelerinin 8  $\mu$ s civarında olduğu tespit edilmiştir.



## 5. YÜKSEK GÜÇ ve FREKANSLI IGBT-PWM DC-DC DÖNÜŞTÜRÜCÜ UYGULAMALARI İÇİN YENİ BİR PASİF BASTIRMA HÜCRESİ DİZAYNI

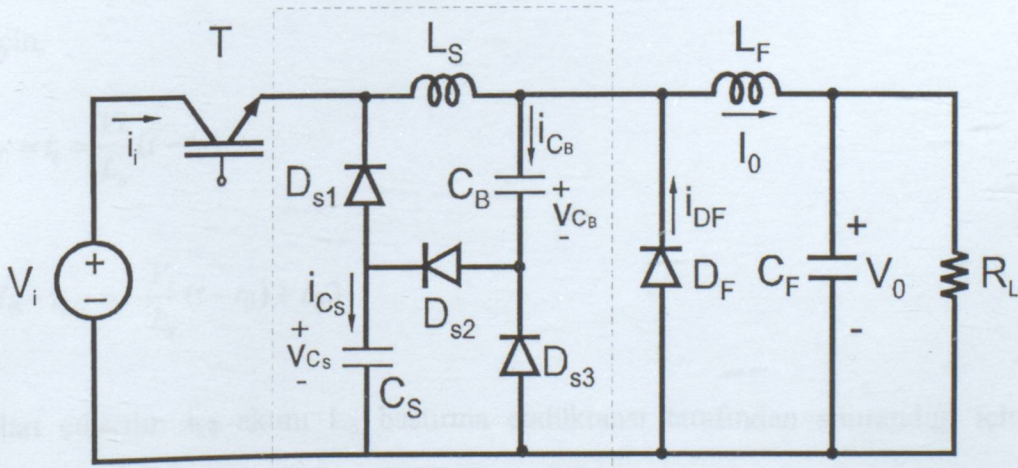
### 5.1 Giriş

Bu bölümde, aktif bastırma hücrelerinin çoğundan daha büyük bir toplam devre verimi ve daha geniş bir yük çalışma aralığı sağlayan, yeni bir rezonanslı pasif bastırma hücresi dizaynı sunulmaktadır. Bu bastırma hücresi oldukça basit yapılı ve kolay kontrollüdür, ve özellikle yüksek güç ve frekanslı endüstriyel uygulamalarda IGBT-PWM dönüştürücüler için uygundur. Sunulan bastırma hücreli bir dönüştürücüde, aktif ve pasif bütün yarı iletken elemanlar yumuşak anahtarlama ile çalışır. Önerilen bastırma hücresi ile donatılan bir IGBT-PWM düşük çıkışlı dönüştürücünün çalışma prensibi ve etraflı bir kararlı durum analizi sunulmuştur. Sunulan teorik analiz, 6. Bölümde giriş gerilimi 500 V, darbe frekansı 50 kHz ve gücü 5 kW olan düşük çıkışlı bir prototip ile doğrulanmıştır.

### 5.2 Çalışma Prensibi ve Analizi

#### 5.2.1 Tanım ve Kabuller

Sunulan yeni rezonanslı pasif bastırma hücresi ile donatılan IGBT-PWM düşük çıkışlı dönüştürücünün devre şeması Şekil 5.1'de görülmektedir. Sunulan bastırma hücresi, bir bastırma endüktansı ( $L_S$ ) ve bir bastırma kondansatörü ( $C_S$ ) ile bir tampon kondansatör ( $C_B$ ) ve üç yardımcı diyottan ( $D_{S1}$ ,  $D_{S2}$ ,  $D_{S3}$ ) oluşmaktadır.



Şekil 5.1 Sunulan yeni rezonanslı pasif bastırma hücreli IGBT-PWM düşük çıkışlı dönüştürücünün devre şeması.

Şekil 5.1'de verilen devrenin bir anahtarlama peryodu esnasındaki kararlı durum analizini kolaylaştırmak için aşağıdaki kabuller yapılır.

- Giriş gerilimi  $V_i$  sabittir.
- Çıkış gerilimi  $V_o$  sabittir veya çıkış kondansatörü  $C_F$  çok büyüktür.
- Çıkış akımı  $I_o$  sabittir veya ana endüktans  $L_F$  çok büyüktür.
- Ana endüktans  $L_F$  bastırma endüktansı  $L_S$ 'den çok büyüktür.
- Rezonans devreleri idealdir veya kayıpsızdır.
- Yarı iletken elemanlar idealdir.
- Sadece ana diyot  $D_F$ 'nin ters toparlanma süresi dikkate alınır.

### 5.2.2 Çalışma Aralıkları

Sunulan pasif bastırma hücreli IGBT-PWM dc-dc dönüştürücünün bir anahtarlama peryodundaki kararlı durum çalışmasında dokuz aralık oluşur. Bu aralıkların eşdeğer devre şemaları Şekil 5.2'de ve bu aralıklarla ilgili temel dalga şekilleri Şekil 5.3'te görülmektedir. Aşağıda bütün çalışma aralıklarının sırasıyla detaylı birer analizi sunulur.

#### Aralık 1 [ Şekil 5.2 (a); $t_0 < t < t_2$ ] :

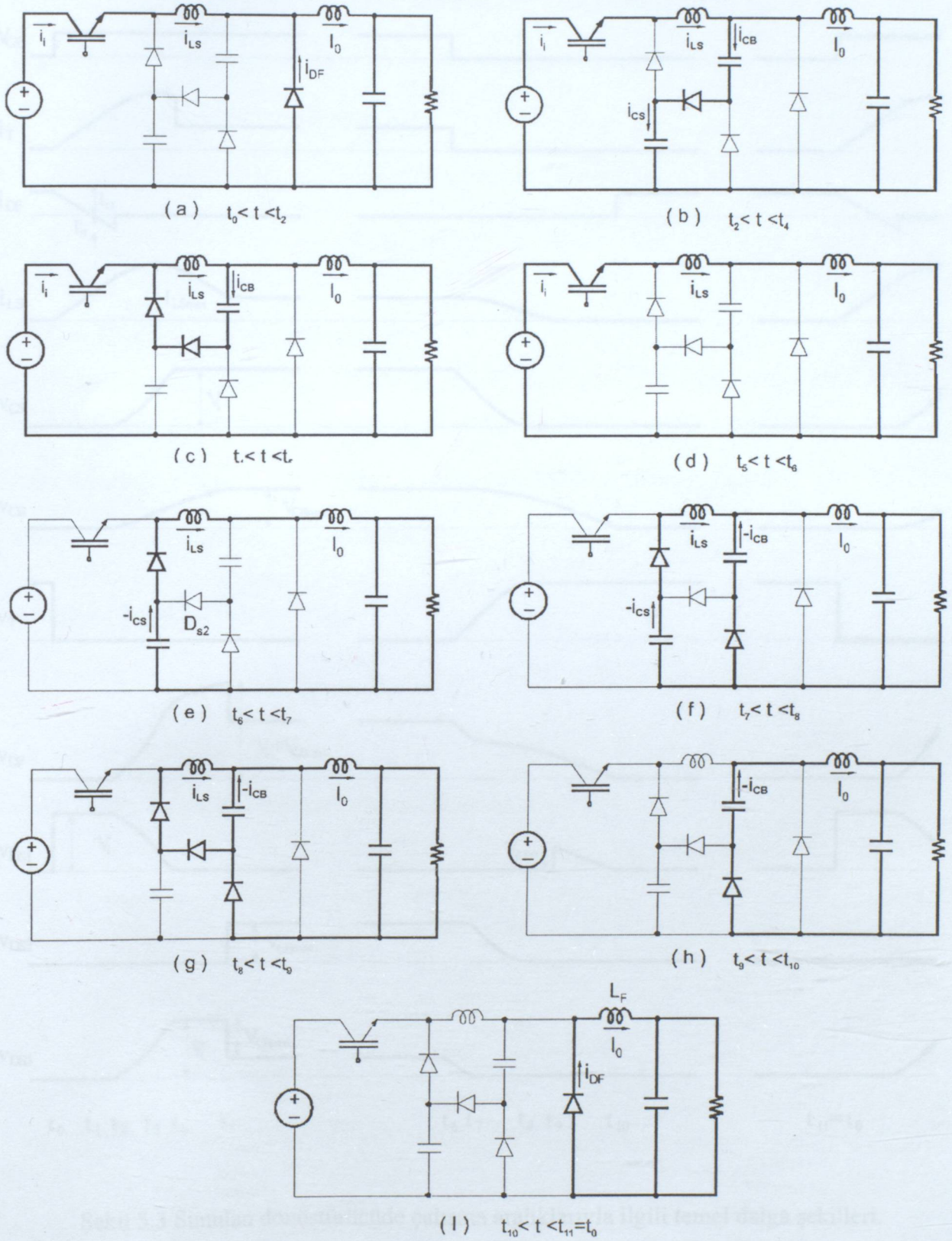
Bu aralık başında  $i_T=0$ ,  $i_{DF}=I_o$ ,  $i_{LS}=0$ ,  $v_{CS}=0$  ve  $v_{CB}=0$  eşitlikleri mevcuttur.

$t=t_0$  anında T ana transistörünün kapısına kapama sinyalinin uygulanması ile başlayan bu aralık için,

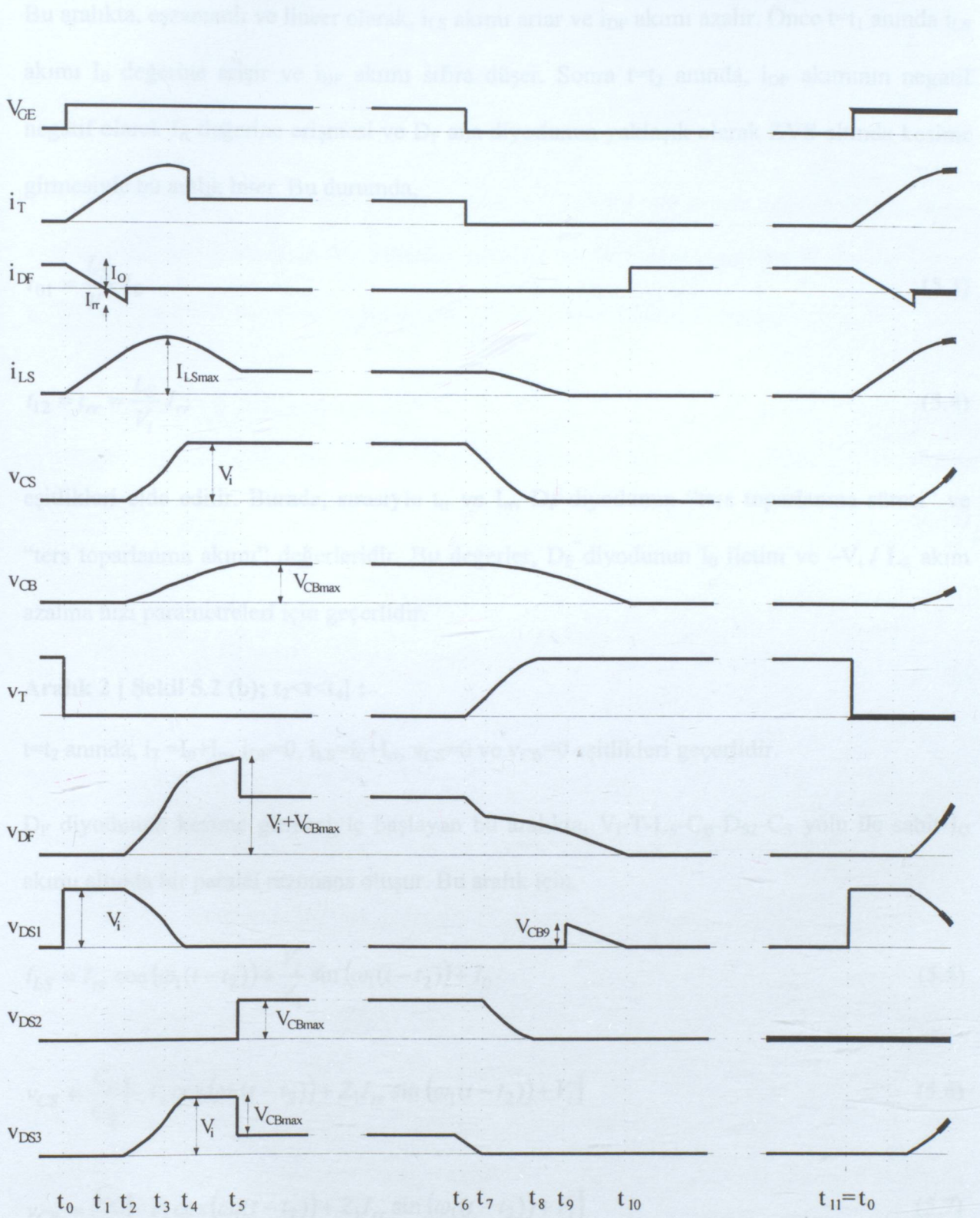
$$i_{LS} = i_T = i_i = \frac{V_i}{L_s} (t - t_0) \quad (5.1)$$

$$i_{DF} = I_o - i_{LS} = -\frac{V_i}{L_s} (t - t_0) + I_o \quad (5.2)$$

bağıntıları çıkarılır.  $i_{LS}$  akımı  $L_S$  bastırma endüktansı tarafından sınırlandırıldığı için, T ana transistörü yaklaşık ZCS altında ilettime girer.



Şekil 5.2 Sunulan dönüştürücüde çalışma aralıklarının eşdeğer devre şemaları.



Şekil 5.3 Sunulan dönüştürücüde çalışma aralıklarıyla ilgili temel dalga şekilleri.

Bu aralıkta, eşzamanlı ve lineer olarak,  $i_{LS}$  akımı artar ve  $i_{DF}$  akımı azalır. Önce  $t=t_1$  anında  $i_{LS}$  akımı  $I_0$  değerine erişir ve  $i_{DF}$  akımı sıfıra düşer. Sonra  $t=t_2$  anında,  $i_{DF}$  akımının negatif negatif olarak  $I_{rr}$  değerine erişmesi ve  $D_F$  ana diyodunun yaklaşık olarak ZVS altında kesime girmesiyle bu aralık biter. Bu durumda,

$$t_{01} = \frac{L_S}{V_i} I_0 \quad (5.3)$$

$$t_{12} = t_{rr} = \frac{L_S}{V_i} I_{rr} \quad (5.4)$$

eşitlikleri elde edilir. Burada, sırasıyla  $t_{rr}$  ve  $I_{rr}$ ,  $D_F$  diyodunun “ters toparlanma süresi” ve “ters toparlanma akımı” değerleridir. Bu değerler,  $D_F$  diyodunun  $I_0$  iletim ve  $-V_i / L_S$  akım azalma hızı parametreleri için geçerlidir.

#### Aralık 2 [ Şekil 5.2 (b); $t_2 < t < t_4$ ] :

$t=t_2$  anında,  $i_T = I_0 + I_{rr}$ ,  $i_{DF} = 0$ ,  $i_{LS} = I_0 + I_{rr}$ ,  $v_{CS} = 0$  ve  $v_{CB} = 0$  eşitlikleri geçerlidir.

$D_F$  diyodunun kesime girmesiyle başlayan bu aralıkta,  $V_i$ -T- $L_S$ - $C_B$ - $D_{S2}$ - $C_S$  yolu ile sabit  $I_0$  akımı altında bir paralel rezonans oluşur. Bu aralık için,

$$i_{LS} = I_{rr} \cos(\omega_1(t-t_2)) + \frac{V_i}{Z_1} \sin(\omega_1(t-t_2)) + I_0 \quad (5.5)$$

$$v_{CS} = \frac{C_e}{C_S} [-V_i \cos(\omega_1(t-t_2)) + Z_1 I_{rr} \sin(\omega_1(t-t_2)) + V_i] \quad (5.6)$$

$$v_{CB} = \frac{C_e}{C_B} [-V_i \cos(\omega_1(t-t_2)) + Z_1 I_{rr} \sin(\omega_1(t-t_2)) + V_i] \quad (5.7)$$

bağıntıları elde edilir. Bu bağıntılarda,

$$C_e = C_S C_B / (C_S + C_B) \quad (5.8)$$

$$\omega_1 = 1/\sqrt{L_S C_e} \quad (5.9)$$

$$Z_1 = \sqrt{L_S / C_e} \quad (5.10)$$

eşitlikleri mevcuttur. Bu aralıkta, önce  $t=t_3$  anında,  $i_{LS}$  akımı maksimum değerine erişir. Sonra  $t=t_4$  anında,  $v_{CS}$  geriliminin  $V_i$  değerine erişmesi ve  $D_{S1}$  diyodunun ZVS altında iletme girmesiyle bu aralık tamamlanır. Bu durum için aşağıdaki ifadeler bulunur:

$$I_{LS\max} = \sqrt{L_{rr}^2 + (V_i / Z_1)^2} + I_0 \quad (5.11)$$

$$t_{23} = \frac{1}{\omega_1} \arctg \frac{V_i}{Z_1 I_{rr}} \quad (5.12)$$

$$t_{34} = \frac{1}{\omega_1} \arcsin \frac{\left(\frac{C_S}{C_e} - 1\right) V_i}{\sqrt{V_i^2 + Z_1^2 I_{rr}^2}} \quad (5.13)$$

### Aralık 3 [ Şekil 5.2 (c); $t_4 < t < t_5$ ] :

Kademe başında,  $i_T = I_{LS4}$ ,  $i_{DF} = 0$ ,  $i_{LS} = I_{LS4}$ ,  $v_{CS} = V_i$  ve  $v_{CB} = V_{CB4}$  eşitlikleri mevcuttur.

$t=t_4$  anında  $D_{S1}$  diyodunun iletme girmesiyle başlayan bu aralıkta  $L_S$ - $C_B$ - $D_{S2}$ - $D_{S1}$  yolu ile bir seri rezonans oluşur. Bu rezonans için,

$$i_{LS} = (I_{LS4} - I_0) \cos(\omega_2(t - t_4)) + \frac{V_{CB4}}{Z_2} \sin(\omega_2(t - t_4)) + I_0 \quad (5.14)$$

$$v_{CB} = V_{CB4} \cos(\omega_2(t - t_4)) + Z_2(I_{LS4} - I_0) \sin(\omega_2(t - t_4)) \quad (5.15)$$

ifadeleri çıkarılır. Bu ifadelerde,

$$\omega_2 = 1/\sqrt{L_S C_B} \quad (5.16)$$

$$Z_2 = \sqrt{L_S / C_B} \quad (5.17)$$

eşitlikleri geçerlidir.  $i_{LS}$  akımının tekrar  $I_0$  değerine düşmesi ve  $v_{CB}$  geriliminin maksimum değerine erişmesiyle,  $t=t_5$  anında,  $D_{S1}$  ile  $D_{S2}$  diyotları yaklaşık ZCS altında kesime girer ve bu aralık tamamlanır. Bu aralığın süresi,

$$t_{45} = \frac{1}{\omega_2} \arctg \frac{Z_2(I_{LS4} - I_0)}{V_{CB4}} \quad (5.18)$$

olarak bulunur.

#### Aralık 4 [ Şekil 5.2 (d); $t_5 < t < t_6$ ] :

Bu aralık boyunca, ana transistör T üzerinden dc kaynak gerilimi  $V_i$  ile yük beslenir ve bastırma devresi etkili değildir. Bu aralık süresi, normal PWM dönüştürücünün iletim süresinin büyük bir kısmıdır ve PWM kontrolü tarafından belirlenir. Bu aralıkta,

$$i_i = i_T = i_{LS} = I_0 \quad (5.19)$$

#### Aralık 5 [ Şekil 5.2 (e); $t_6 < t < t_7$ ] :

$t=t_6$  anında,  $i_T = I_0$ ,  $i_{DF} = 0$ ,  $i_{LS} = I_0$ ,  $v_{CS} = V_i$  ve  $v_{CB} = V_{CBmax}$  bağıntıları geçerlidir.

T ana transistörünün kapı sinyalinin kesilmesiyle başlayan bu aralıkta, ZVS altında iletime giren  $D_{S1}$  diyodu üzerinden  $C_S$  kondansatörü yükü beslemeye devam eder. Bu aralık için,

$$v_{CS} = -\frac{I_0}{C_S}(t - t_6) + V_i \quad (5.20)$$

ifadesi elde edilir.  $v_{CS}$  geriliminin  $V_{CB5} = V_{CBmax}$  değerine düşmesi ve  $D_{S3}$  diyodunun ZVS altında iletime girmesiyle bu aralık tamamlanır. Bu aralığın süresi,

$$t_{67} = \frac{C_S}{I_0}(V_i - V_{CBmax}) \quad (5.21)$$

şeklinde bulunur.

**Aralık 6 [ Şekil 5.2 (f);  $t_7 < t < t_8$  ] :**

Bu aralık başında,  $i_T=0$ ,  $i_{DF}=0$ ,  $i_{LS}=I_0$ ,  $v_{CS}=V_{CBmax}$  ve  $v_{CB}=V_{CBmax}$  eşitlikleri mevcuttur.

$t=t_7$  anında  $D_{S3}$  diyodunun ilettime girmesiyle başlayan bu aralıkta,  $L_S-C_B-D_{S3}-C_S-D_{S1}$  yolu ile yeni bir paralel rezonans oluşur. Bu rezonans için,

$$i_{LS} = \left(1 - \frac{C_e}{C_B}\right) I_0 \cos(\omega_1(t - t_7)) + \frac{C_e}{C_B} I_0 \quad (5.22)$$

$$v_{CS} = -\frac{C_e}{C_S} \left[ Z_1 \left(1 - \frac{C_e}{C_B}\right) I_0 \sin(\omega_1(t - t_7)) \right] - \frac{I_0}{C_S + C_B} (t - t_7) + V_{CBmax} \quad (5.23)$$

$$v_{CB} = \frac{C_e}{C_B} \left[ Z_1 \left(1 - \frac{C_e}{C_B}\right) I_0 \sin(\omega_1(t - t_7)) \right] - \frac{I_0}{C_S + C_B} (t - t_7) + V_{CBmax} \quad (5.24)$$

bağıntıları çıkarılır.  $v_{CS}$  geriliminin sıfıra düşmesi ve  $D_{S2}$  diyodunun ZVS altında ilettime girmesiyle bu aralık biter.  $C_B$ 'nin de yardımıyla  $C_S$  kondansatörü T ana transistörünün yaklaşık ZVS altında kesime girmesini sağlar.

**Aralık 7 [ Şekil 5.2 (g);  $t_8 < t < t_9$  ] :**

$t=t_8$  anında,  $i_T=0$ ,  $i_{DF}=0$ ,  $i_{LS}=I_{LS8}$ ,  $v_{CS}=0$  ve  $v_{CB}=V_{CB8}$  eşitlikleri geçerlidir.

$D_{S2}$  diyodunun ilettime girmesiyle başlayan bu aralıkta  $L_S-C_B-D_{S2}-D_{S1}$  yolu ile yeni bir paralel rezonans oluşur. Bu rezonans için,

$$i_{LS} = -(I_0 - I_{LS8}) \cos(\omega_2(t - t_8)) - \frac{V_{CB8}}{Z_2} \sin(\omega_2(t - t_8)) + I_0 \quad (5.25)$$

$$v_{CB} = V_{CB8} \cos(\omega_2(t - t_8)) - Z_2 (I_0 - I_{LS8}) \sin(\omega_2(t - t_8)) \quad (5.26)$$

ifadeleri elde edilir.  $i_{LS}$  akımının sıfır olması ve yaklaşık ZCS altında  $D_{S1}$  ile  $D_{S2}$  diyotlarının kesime girmesiyle bu aralık tamamlanır. Bu aralığın süresi,

$$t_{89} = \frac{1}{\omega_2} \left[ \arcsin \frac{Z_2 I_0}{\sqrt{Z_2^2 (I_0 - I_{LS8})^2 + V_{CB8}^2}} - \arctg \frac{Z_2 (I_0 - I_{LS8})}{V_{CB8}} \right] \quad (5.27)$$

olarak bulunur.

#### Aralık 8 [ Şekil 5.2 (h); $t_9 < t < t_{10}$ ] :

Bu aralık başında,  $i_T=0$ ,  $i_{DF}=0$ ,  $i_{LS}=0$ ,  $v_{CS}=0$  ve  $v_{CB}=V_{CB9}$  eşitlikleri mevcuttur.

$t=t_9$  anında  $D_{S1}$  ve  $D_{S2}$  diyotlarının kesime girmesiyle başlayan bu aralıkta,  $C_B$  kondansatörü sabit  $I_0$  akımı ile daşarj olur. Bu durum,

$$v_{CB} = -\frac{I_0}{C_B} (t - t_9) + V_{CB9} \quad (5.28)$$

bağıntısı ile ifade edilebilir.  $v_{CB}$  geriliminin sıfıra düşmesi ve  $D_F$  ana diyodunun ZVS altında iletme girmesiyle,  $t=t_{10}$  anında bu aralık sona erer. Bu aralık süresi için,

$$t_{910} = \frac{C_B}{I_0} V_{CB9} \quad (5.29)$$

eşitliği bulunur.

#### Aralık 9 [ Şekil 5.2 (i); $t_{10} < t < t_{11}$ ] :

Bu aralık boyunca, sabit  $I_0$  yük akımı serbest geçiş diyodu  $D_F$  üzerinden devresini tamamlar ve bastırma devresi aktif değildir. Bu aralığın süresi, normal PWM dönüştürücünün kesim süresinin büyük bir kısmıdır ve PWM kontrolü tarafından belirlenir. Bu aralık,

$$i_{DF} = I_0 \quad (5.30)$$

bağıntısı ile ifade edilebilir.

$t=t_{11}=t_0$  anında, T ana transistörünün kapısına yeniden kontrol sinyalinin uygulanmasıyla, bir anahtarlama periyodu tamamlanır ve yeni bir anahtarlama periyodu başlar.

### 5.2.3 Dizayn İşlemi

Sunulan rezonanslı pasif bastırma hücresi, yumuşak anahtarlama sayesinde ana transistör ve ana diyodun çok düşük anahtarlama kaybı ile çalışmasını sağlar, fakat ana ve yardımcı devrelerde bir miktar ek kayıpların oluşmasına neden olur.

Daha önceden sunulan dizayn işlemleri (Tseng 1998, Mao 1997) dikkate alınarak geliştirilen aşağıdaki dizayn işlemi, temel olarak maksimum çıkış akımında bile ana transistör ve ana diyodun yumuşak anahtarlama sağlanması ile oluşan ek kayıpların makul seviyelerde kalmasına dayalıdır.

1. Bastırma endüktansı  $L_S$ , ana transistörün iletme girmesi esnasında onun akım yükselme süresi kadar bir zamanda, en fazla maksimum yük akımı kadar bir akım artışına müsaade etmek üzere seçilir. Bu durum,

$$\frac{V_i}{L_S} t_r \leq I_{0\max} \quad (5.31)$$

şeklinde ifade edilebilir. Aynı zamanda, ana diyodun açılması esnasında onun ters toparlanma süresinin üç katı kadar bir zamanda, en fazla maksimum yük akımı kadar bir akım artışına müsaade etmelidir. Bu durumda ise,

$$\frac{V_i}{L_S} 3t_{rr\max} \leq I_{0\max} \quad (5.32)$$

bağıntısı yazılabilir. Burada,  $t_r$  ana transistörün akım yükselme süresidir.  $t_{rr}$  ise,  $I_{0\max}$  iletim akımı ve  $-V_i / L_S$  akım azalma hızı değerlerine karşılık gelen ana diyodun ters toparlanma süresidir.

2. Bastırma kondansatörü  $C_S$ , ana transistör geriliminin maksimum yük akımında bile en az onun akım düşme süresi kadar bir zamanda, kaynak gerilimine erişmesini sağlamak üzere seçilir. Ana transistörün kesime girmesi esnasında, bu kondansatörün sabit yük akımı ile deşarj olduğu kabul edilirse,

$$\frac{C_S}{I_{0\max}} V_i \geq t_f \quad (5.33)$$

ifadesi elde edilir. Burada,  $t_f$  ana transistörün akım düşme süresidir.

3. Tampon kondansatörü  $C_B$ , maksimum yük akımında en fazla örneğin kaynak geriliminin

yarısı kadar bir gerilime kadar dolmak üzere seçilir. Bu kondansatör, prensip olarak ana diyodun yumuşak kesime girmesi ve  $C_S$  kondansatörünün şarj olması esnasında  $L_S$  endüktansında biriken enerjileri üstlenir.  $C_B$ 'nin  $C_S$ 'den çok büyük olduğu kabul edilirse bu enerji dengesi yaklaşık olarak,

$$\frac{1}{2}C_S V_i^2 + \frac{1}{2}L_S I_{rr\max}^2 \cong \frac{1}{2}C_B V_{CB\max}^2 \quad (5.34)$$

şeklinde ifade edilebilir. Burada,  $I_{rr\max}$  ana diyodun  $I_{0\max}$  iletim akımı ve  $-V_i / L_S$  akım azalma hızı parametrelerine karşılık gelen ters toparlanma akımıdır. Şunu da hemen belirtmek gerekir ki,  $V_{CB\max}$  geriliminin büyük olması ana diyodun maruz kaldığı gerilimi artırır, küçük olması ise  $L_S$  endüktans enerjisinin yüke aktarılma süresini artırır.  $C_B$ 'nin  $C_S$ 'nin 5 katı civarında seçilmesinin iyi sonuçlar verdiği belirtilmesi de gerekir.

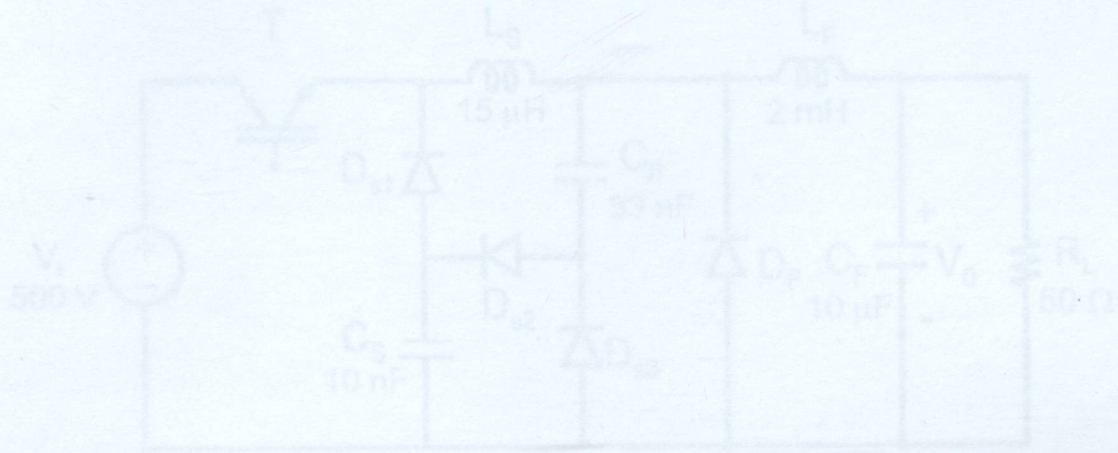
#### 5.2.4 Dönüştürücünün Özellikleri

Bu bölümde sunulan yeni dönüştürücünün özellikleri aşağıdaki gibi özetlenebilir.

- 1) Devredeki bütün aktif ve pasif yarı iletken elemanlar, tam veya yaklaşık ZVS ve/veya ZCS altında kapanır ve açılır. T ana transistörü, yaklaşık ZCS altında iletime ve yaklaşık ZVS ile kesime girer.  $D_F$  ana diyodu ZVS altında iletime ve kesime girer.  $D_{S1}$ ,  $D_{S2}$  ve  $D_{S3}$  yardımcı diyotları da yumuşak anahtarlama ile çalışır.
- 2) Dönüştürücü oldukça basit yapılı ve kolay kontrolludur. Ek bir kontrollu eleman yoktur. Yardımcı devre, bir endüktans, iki kondansatör ve üç küçük boyutlu diyottan oluşmaktadır.
- 3) Bastırma devresi, çalışma periyodunun çok küçük bir kısmında etkilidir. Ana transistörün iletime ve kesime girme işlemleri esnasında, bastırma devresinin en az sürelerde ve en faydalı bir şekilde çalışması sağlanır. Sirkülasyon enerjisi oldukça düşüktür ve dönüştürücü, periyodun büyük bir kısmında normal PWM dönüştürücü olarak çalışır.
- 4) Dönüştürücü oldukça geniş bir yük akımı aralığında çalışır.
- 5) Sunulan pasif bastırma hücresi, kolay bir şekilde diğer temel PWM dc-dc dönüştürücülere uygulanabilir.
- 6) Sunulan rezonanslı bastırma hücresi, daha önce önerilen daha pahalı ve karmaşık aktif bastırma hücrelerinin çoğundan daha büyük bir toplam devre verimi ve daha geniş bir yük akımı çalışma aralığı sağlar.

Ana transistör bir ek gerilim stresine ve ana diyot bir ek akım stresine maruz kalmaz. Ana transistörün ek akım stresi çok küçüktür, fakat maalesef ana diyot kaynak geriliminin iki katına yakın bir gerilim stresine maruz kalır.

Sonuç olarak, bu bölümde sunulan pasif bastırma hücresi, gerçekten çok basit yapılı ve kolay kontrollu, oldukça yararlıdır, özellikle yüksek güç ve frekanslı endüstriyel uygulamalarda IGBT'li PWM dönüştürücüler için uygundur.



Şekil 6.1 5 kW ve 50 kHz'lik IGBT-PWM aktif güçlü bir dönüştürücünün devresel devre şeması.

Uygulama devresinde kullanılan yarı iletken elemanların firması firma el kitabında yer alan bazı nominal değerleri Çizelge 6.1'de özetlemiştir.

Çizelge 6.1 Uygulama devresinde kullanılan yarı iletken elemanların bazı nominal değerleri.

ELEMAN	SERİ NUMARASI	V (V)	I (A)	C (nF)	L (μH)	R <sub>L</sub> (Ω)
T	IRSKM120A11	1200	33	150	700	-
D <sub>1</sub>	DSSE12-12A	1200	12	-	-	50
D <sub>2</sub>	MBR500	600	5	-	-	60

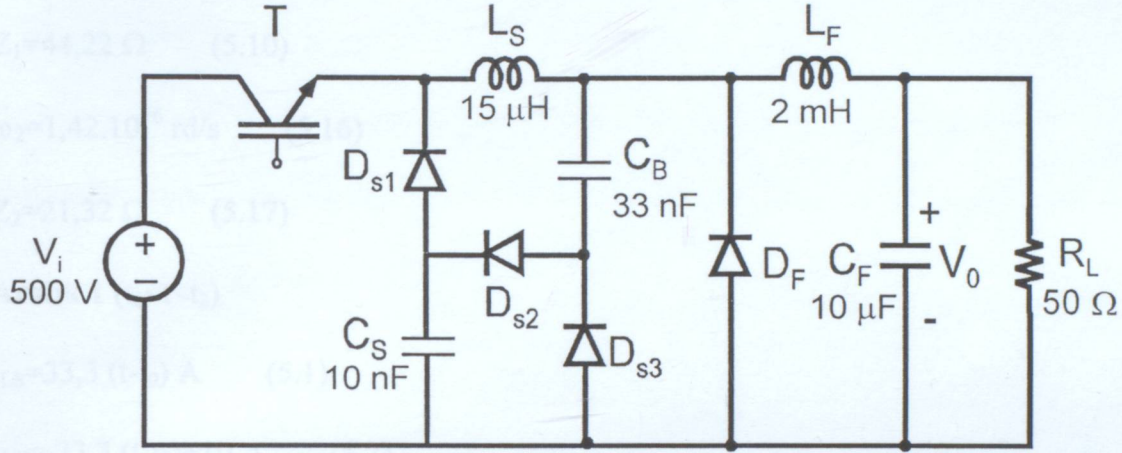
## 6.2. Zayıf Devre

Lab ortamında uygulamalar gerçekleştirilen ve Şekil 6.1'de verilen devredeki eleman değerleri için, aktif güç, reaktif güç, aktif güç faktörü kullanılarak yapılan sıfır bir hesap örneği aşağıda sunulmuştur.

## 6. DENEYSEL SONUÇLAR

### 6.1 Giriş

Bölüm 5'te sunulan rezonanslı pasif bastırma hücreli düşük çıkışlı PWM dönüştürücünün öngörülen çalışma prensibi ve teorik analizini doğrulamak için, Şekil 6.1'de görülen 5 kW ve 50 kHz'lik IGBT'li bir prototip gerçekleştirilmiştir.



Şekil 6.1 5 kW ve 50 kHz'lik IGBT-PWM düşük çıkışlı bir dönüştürücünün deneysel devre şeması.

Uygulama devresinde kullanılan yarı iletken elemanların üretici firma el kitaplarında yer alan bazı nominal değerleri Çizelge 6.1'de özetlenmiştir.

Çizelge 6.1 Uygulama devresinde kullanılan yarı iletken elemanların bazı nominal değerleri.

ELEMAN	SERİ NUMARASI	V (V)	I (A)	t <sub>r</sub> (ns)	t <sub>f</sub> (ns)	t <sub>rr</sub> (ns)
T	IXSK35N120AU1	1200	35	150	700	-
D <sub>F</sub>	DSEI 12-12A	1200	12	-	-	50
D <sub>S1</sub> , D <sub>S2</sub> , D <sub>S3</sub>	MUR 860	600	8	-	-	60

### 6.2 Hesap Örneği

Laboratuvarda uygulaması gerçekleştirilen ve Şekil 6.1'de verilen devredeki eleman değerleri için, teorik analizde elde edilen bağıntılar kullanılarak yapılan etraflı bir hesap örneği aşağıda sunulmuştur.

**Genel**

$$V_i=500 \text{ V} \quad V_{R_L}=50 \text{ } \Omega \quad I_{0\max}=10 \text{ A} \quad I_{rr}=10 \text{ A}$$

$$L_S=15 \text{ } \mu\text{H} \quad C_S=10 \text{ nF} \quad C_B=33\text{nF}$$

$$C_e=7,67 \text{ nF} \quad (5.8)$$

$$\omega_1=2,95 \cdot 10^6 \text{ rd/s} \quad (5.9)$$

$$Z_1=44,22 \text{ } \Omega \quad (5.10)$$

$$\omega_2=1,42 \cdot 10^6 \text{ rd/s} \quad (5.16)$$

$$Z_2=21,32 \text{ } \Omega \quad (5.17)$$

**Aralık 1** ( $t_0 < t < t_2$ )

$$i_{LS}=33,3 (t-t_0) \text{ A} \quad (5.1)$$

$$i_{DF}=-33,3 (t-t_0)+10 \text{ A} \quad (5.2)$$

$$t_{01}=300 \text{ ns} \quad (5.3)$$

$$t_{02}=300 \text{ ns} \quad (5.4)$$

**Aralık 2** ( $t_2 < t < t_4$ )

$$i_{LS}=10\cos(\omega_1(t-t_2))+11,3\sin(\omega_1(t-t_2))+10 \quad (5.5)$$

$$v_{CS}=-383,5\cos(\omega_1(t-t_2))+339,16\sin(\omega_1(t-t_2))+383,5 \quad (5.6)$$

$$v_{CB}=-116,21\cos(\omega_1(t-t_2))+102,77\sin(\omega_1(t-t_2))+116,21 \quad (5.7)$$

$$I_{LS\max}=25,1 \text{ A} \quad (5.11)$$

$$t_{23}=287 \text{ ns} \quad (5.12)$$

$$t_{34}=78 \text{ ns} \quad (5.13)$$

$$t_{24}=365 \text{ ns}$$

$t_{24}=365 \text{ ns}$ 'de  $I_{LS4}=24,7 \text{ A}$ ,  $V_{CS4}=500 \text{ V}$  ve  $V_{CB4}=151,6 \text{ V}$  olur.

**Aralık 3** ( $t_4 < t < t_5$ )

$$i_{LS} = 4,7 \cos(\omega_2(t-t_4)) - 7,11 \sin(\omega_2(t-t_4)) + 10 \quad (5.14)$$

$$v_{CB} = 151,6 \cos(\omega_2(t-t_4)) + 313,4 \sin(\omega_2(t-t_4)) \quad (5.15)$$

$$t_{45} = 789 \text{ ns} \quad (5.18)$$

$t_{45} = 789 \text{ ns}$ 'de  $I_{LS5} = 10 \text{ A}$  ve  $V_{CB5} = V_{CB\max} = 380,3 \text{ V}$  olur.

**Aralık 4** ( $t_5 < t < t_6$ )

Bu aralıkta T ana transistörü iletimdedir ve aralık boyunca  $i_i = i_T = i_{LS} = I_0 = 10 \text{ A}$  olur.

**Aralık 5** ( $t_6 < t < t_7$ )

$$v_{CS} = -1000 \cdot 10^{+6}(t-t_6) + 500 \quad (5.20)$$

$$t_{67} = 120 \text{ ns} \quad (5.21)$$

$t_{67} = 120 \text{ ns}$ 'de  $V_{CS7} = 380,3 \text{ V}$  olur.

**Aralık 6** ( $t_7 < t < t_8$ )

$$i_{LS} = -7,67 \cos(\omega_1(t-t_7)) + 2,33 \quad (5.22)$$

$$v_{CS} = -260 \sin(\omega_1(t-t_7)) - 232 \cdot 10^{+6}(t-t_7) + 380,3 \quad (5.23)$$

$$v_{CB} = 78,83 \sin(\omega_1(t-t_7)) - 232 \cdot 10^{+6}(t-t_7) + 380,3 \quad (5.24)$$

$t_{78} = 520 \text{ ns}$ 'de  $I_{LS8} = 2 \text{ A}$ ,  $V_{CS8} = 0 \text{ V}$  ve  $V_{CB8} = 338,4 \text{ V}$  olur.

**Aralık 7** ( $t_8 < t < t_9$ )

$$i_{LS} = -8 \cos(\omega_2(t-t_8)) - 15,87 \sin(\omega_2(t-t_8)) \quad (5.25)$$

$$v_{CB} = 338,4 \cos(\omega_2(t-t_8)) - 170,56 \sin(\omega_2(t-t_8)) \quad (5.26)$$

$$t_{89} = 92 \text{ ns} \quad (5.27)$$

$t_{89} = 92 \text{ ns}$ 'de  $I_{LS9} = 0 \text{ A}$  ve  $V_{CB9} = 313,3 \text{ V}$  olur.

**Aralık 8** ( $t_9 < t < t_{10}$ )

$$v_{CB} = -303 \cdot 10^{+6}(t-t_9) + 313,3 \quad (5.28)$$

$$t_{910} = 1033 \text{ ns} \quad (5.29)$$

### Aralık 9 ( $t_{10} < t < t_{11}$ )

Bu aralıkta  $D_F$  ana diyodu iletimdedir ve aralık boyunca  $i_{DF}=I_0=10$  A olur.

### 6.3 Deneysel Sonuçlar

Sert anahtarlama ve sunulan yumuşak anahtarlama IGBT-PWM düşük çıkışlı dönüştürücülerde, bazı çıkış gerilimleri için, deneysel olarak yarı iletken elemanların kayıpları ve toplam devre verimleri Çizelge 6.2’de verilmiştir.

Çizelge 6.2 Sert ve sunulan yumuşak anahtarlama dönüştürücülerde yarı iletken elemanların kayıpları ve toplam devre verimleri.

$V_i=500$ V, $f_p=50$ kHz ve $R_L=50\Omega$									
$V_o$ (V)	SERT veya YUMUŞAK	GÜÇ KAYIPLARI (W)					$P_i$ (W)	$P_o$ (W)	$\eta$ (%)
		T	$D_F$	$D_{S1}+D_{S2}+D_{S3}$	EK	TOPLAM			
200	SERT	149	6	-	33	188	988	800	81.0
	YUMUŞAK	17	6	6	17	46	846	800	94.6
250	SERT	185	7	-	39	231	1481	1250	84.4
	YUMUŞAK	21	5	6	17	49	1299	1250	96.2
300	SERT	221	7	-	48	276	2076	1800	86.7
	YUMUŞAK	26	7	6	18	57	1857	1800	96.9
350	SERT	257	8	-	56	321	2771	2450	88.4
	YUMUŞAK	30	7	6	19	62	2512	2450	97.5
400	SERT	293	9	-	65	367	3567	3200	89.9
	YUMUŞAK	35	6	6	19	66	3266	3200	98.0
450	SERT	329	10	-	75	414	4464	4050	90.7
	YUMUŞAK	39	5	6	19	69	4119	4050	98.3

Çizelge 6.2’de verilen deneysel sonuçlar, yarı iletken soğutucularındaki sıcaklık artışları ile devrenin giriş ve çıkışındaki gerilim ve akım değerleri ölçülerek belirlenmiştir. Ancak, sert anahtarlama dönüştürücüye ait deneysel sonuçlar, düşük frekanslarda çalıştırılan devreden

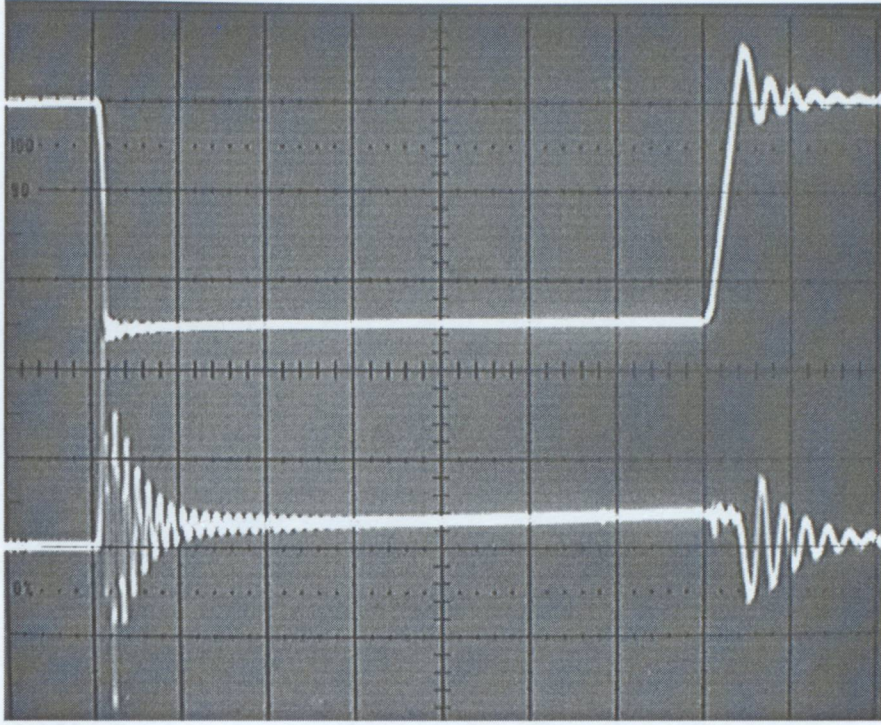
ölçülen değerlerden kıyas yolu ile tespit edilmiştir.

Laboratuvarında gerçekleştirilen sert ve sunulan yumuşak anahtarlama dönüştürücülerden elde edilen bazı osilogramlar Şekil 6.2-6.9'da ve karşılaştırılmalı verim diyagramları Şekil 6.10'da verilmiştir.

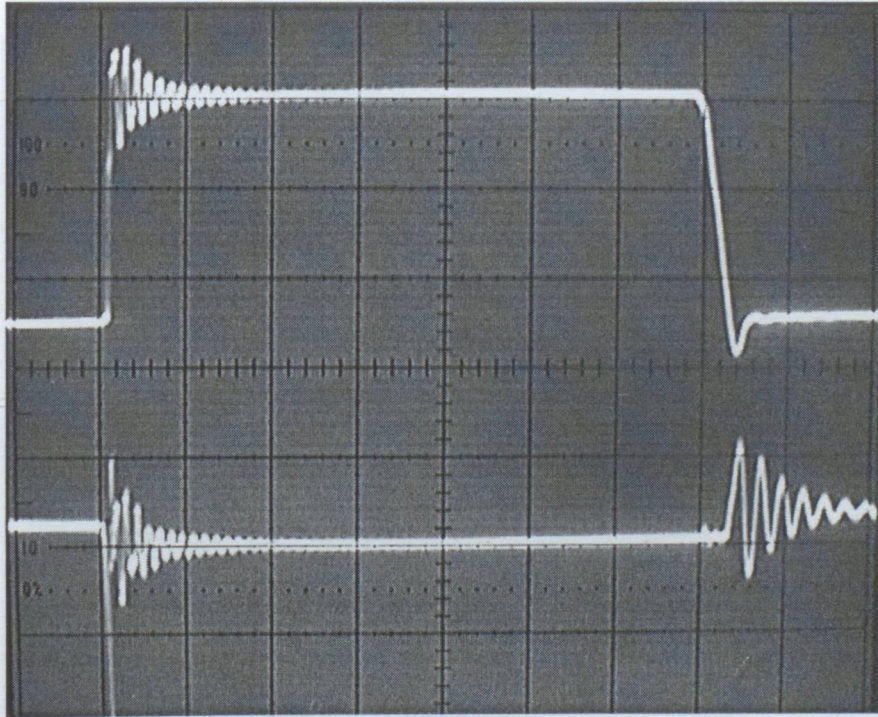
Şekil 6.2 ve 6.3'ten, sert anahtarlama dönüştürücüde ana transistör T ve ana diyot  $D_F$ 'nin sert anahtarlama ile çalıştığı görülmektedir. Eşzamanlı olarak oluşan T'nin kapama ve  $D_F$ 'nin açma işlemi esnasında, bu iki elemandan büyük bir kısa devre akımı geçmekte ve bu akım büyük bir enerji kaybına sebep olmaktadır.

Şekil 6.4 ve 6.5'ten, yumuşak anahtarlama dönüştürücüde ana transistör T'nin yaklaşık ZCS ile iletme ve ZVS ile kesime girdiği, ana diyot  $D_F$ 'nin ZVS altında iletme ve kesime girdiği ve kaynak geriliminin 1.5 katı kadar bir gerilime maruz kaldığı görülmektedir. Ayrıca, T'nin ilave bir gerilime ve  $D_F$ 'nin ilave bir akıma maruz kalmadığı görülmektedir. İlave olarak, Şekil 6.6, 6.7, 6.8 ve 6.9'dan,  $D_{S1}$ ,  $D_{S2}$  ve  $D_{S3}$  yardımcı diyotlarının yumuşak anahtarlama ile çalıştığı anlaşılmaktadır.

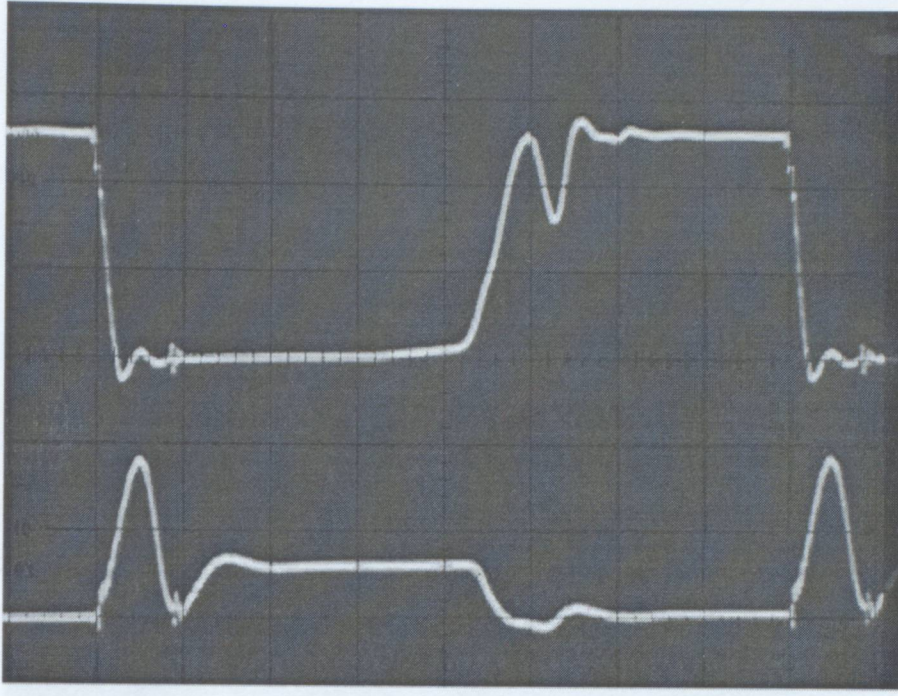
Çizelge 6.2 ve Şekil 6.10'dan görüldüğü gibi, sunulan yumuşak anahtarlama dönüştürücünün verim değerleri, özellikle maksimum çıkış gücüne yaklaşıldıkça oldukça yüksek değerler almaktadır. Bastırma devresi maksimum yük akımı için dizayn edildiğinden, çıkış gücü düştükçe verim değerlerinin de düştüğü görülmektedir. Ancak, hemen şunu da belirtmek gerekir ki, bir IGBT-PWM dönüştürücü, bu güç ve frekans değerlerinde ancak sunulan bastırma devresi yardımıyla çalışabilir.



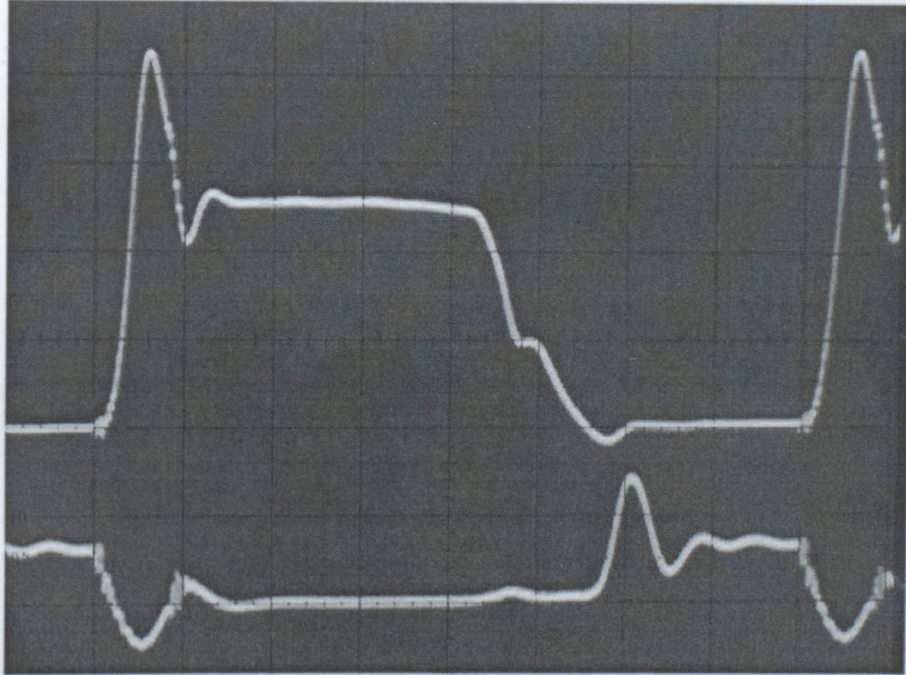
Şekil 6.2 Sert anahtarlama ana anahtar T'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 20 A/kare ve 2  $\mu$ s/kare ölçekleri mevcuttur.



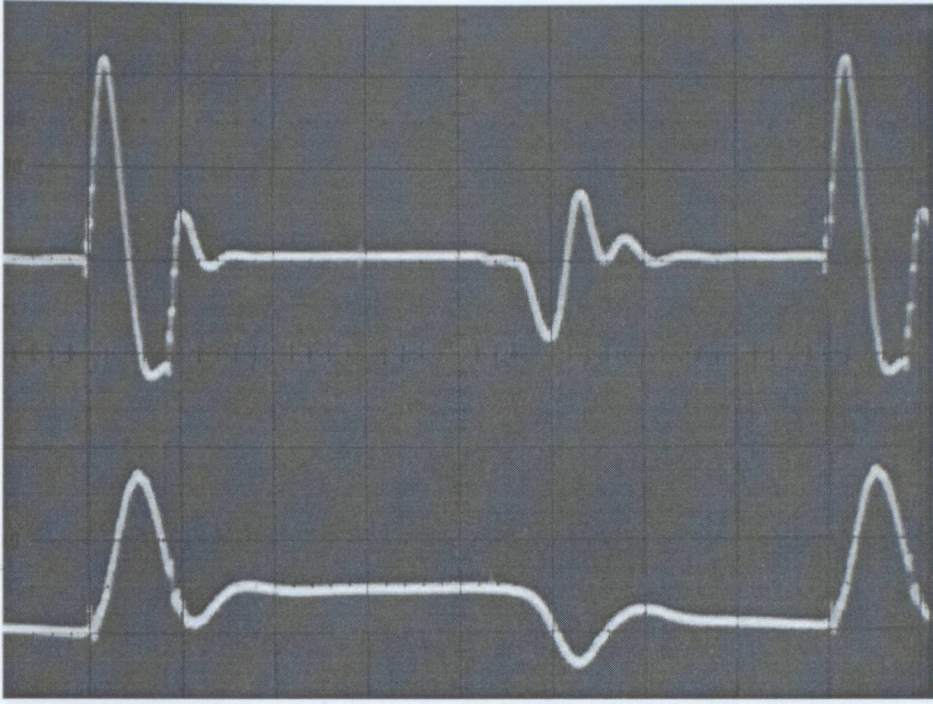
Şekil 6.3 Sert anahtarlama ana diyot DF'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 20 A/kare ve 2  $\mu$ s/kare ölçekleri mevcuttur.



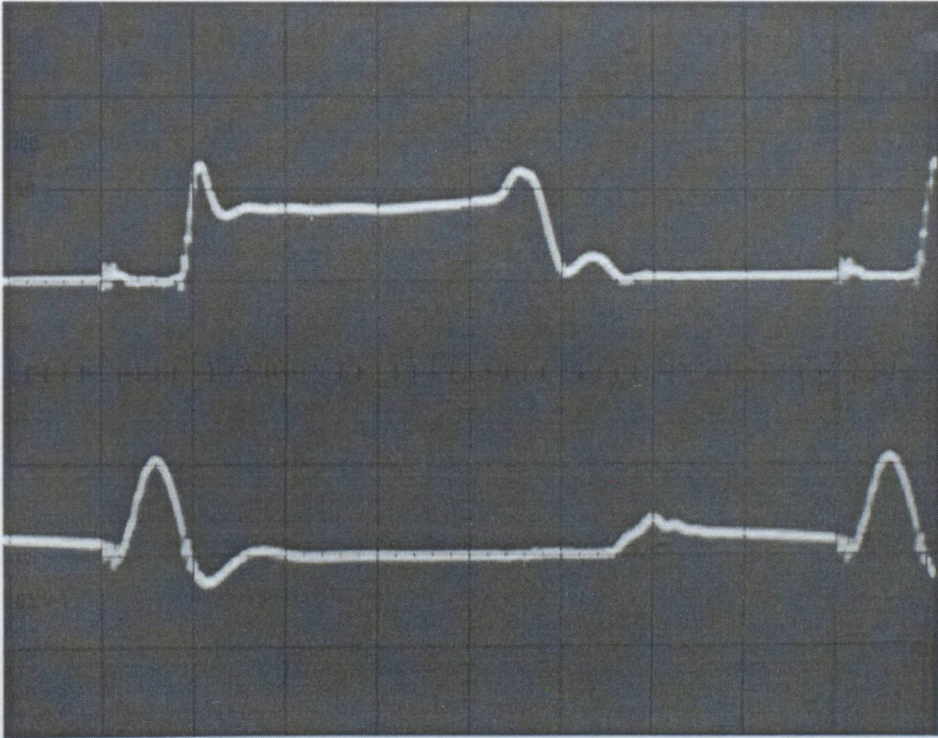
Şekil 6.4 Yumuşak anahtarlama ana anahtar T'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 10 A/kare ve 2  $\mu$ s/kare ölçekleri mevcuttur.



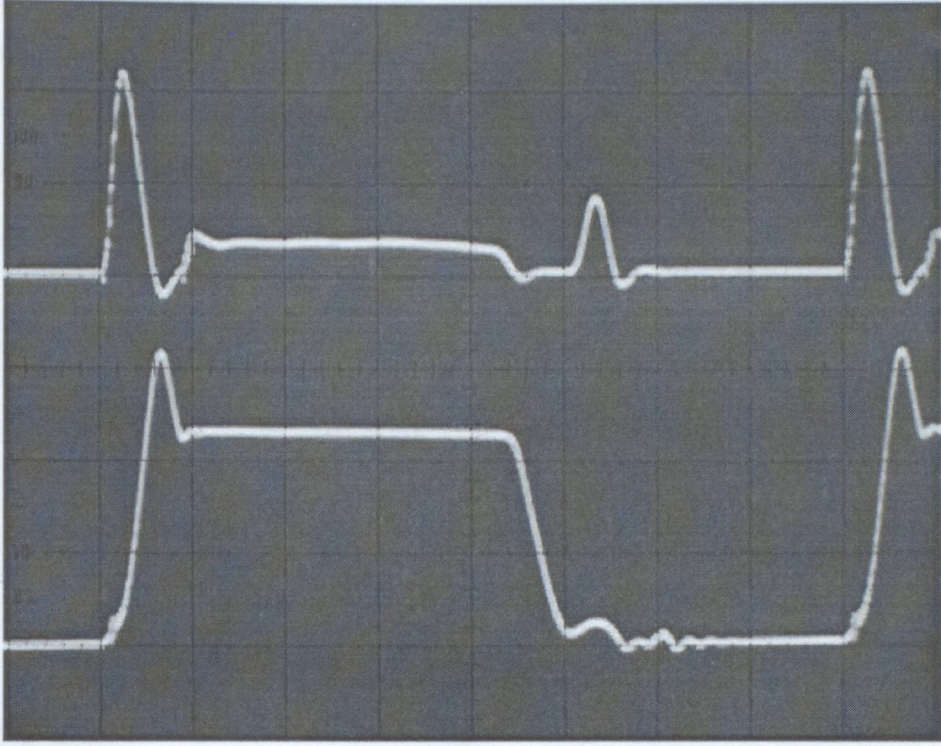
Şekil 6.5 Yumuşak anahtarlama ana diyot  $D_F$ 'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 10 A/kare ve 2  $\mu$ s/kare ölçekleri mevcuttur.



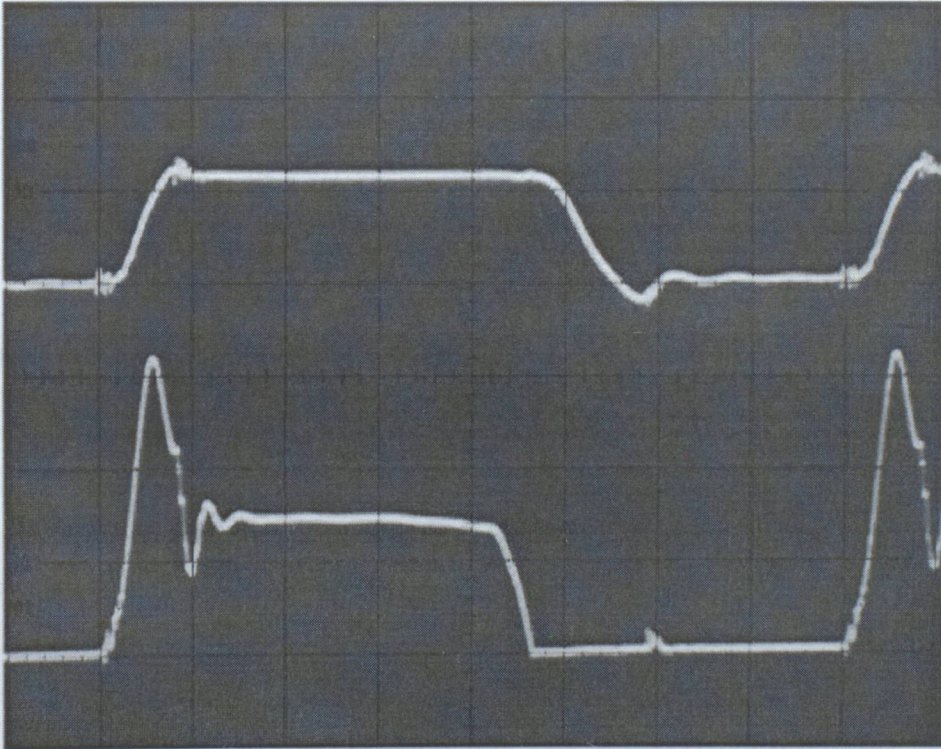
Şekil 6.6 Yumuşak anahtarlamaalı bastırma devresi endüktansı  $L_S$ 'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 10 A/kare ve 2  $\mu$ s/kare'dir.



Şekil 6.7 Yumuşak anahtarlamaalı bastırma devresi yardımcı diyodu  $D_{S2}$ 'ye ait gerilim (üstte) ve akım (altta) osilogramı. 200V/kare, 10 A/kare ve 2  $\mu$ s/kare'dir.

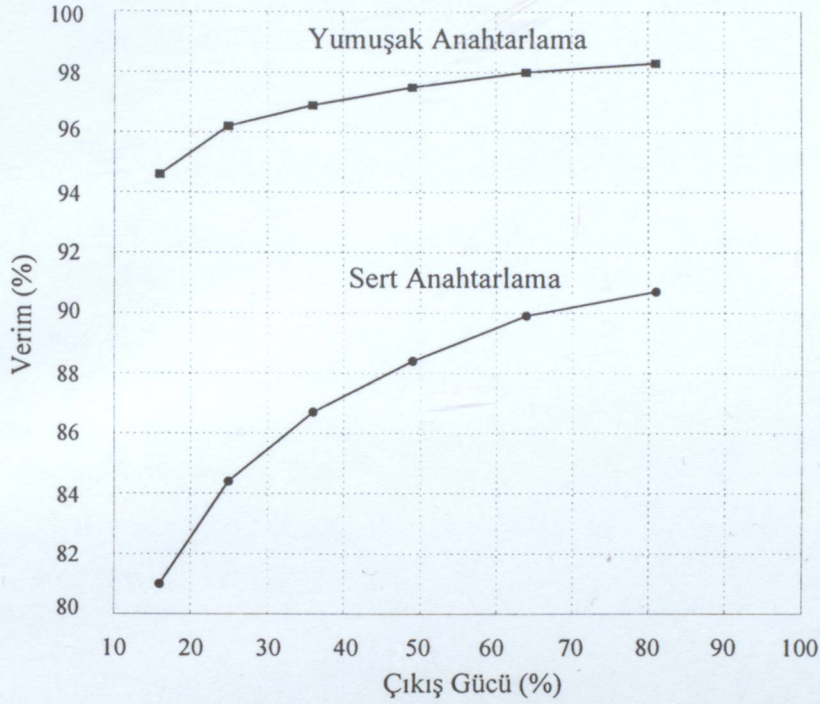


Şekil 6.8 Yumuşak anahtarlamaalı bastırma devresi yardımcı diyodu  $D_{S1}$ 'e ait gerilim (üstte) ve bastırma devresi kondansatörü  $C_S$ 'ye ait gerilim (altta) osilogramı. 200V/kare ve  $2 \mu\text{s/kare}$ 'dir



Şekil 6.9 Yumuşak anahtarlamaalı bastırma devresi tampon kondansatörü  $C_B$ 'ye ait gerilim (üstte) ve bastırma devresi yardımcı diyodu  $D_{S3}$ 'e ait gerilim (altta) osilogramı. 200V/kare,  $2 \mu\text{s/kare}$ 'dir.

Sonuç olarak, elde edilen bütün deneysel sonuçların, bu bölümde sunulan dönüştürücü için öngörülen çalışma prensibi ve teorik analizi tam olarak doğruladığı açıkça görülmüştür. Bütün yarı iletken elemanların tam veya yaklaşık ZVS ve/veya ZCS altında iletme ve kesime girdiği gözlenmiştir. İlave olarak, % 80'lik bir çıkış gücü için sert anahtarlama dönüştürücüye göre, sunulan yumuşak anahtarlama dönüştürücüde ana anahtar kaybının %88 ve toplam devre kaybının %83 civarında düştüğü ve böylece devre veriminin %91'lik bir değerden %98 civarında bir değere eriştiği tespit edilmiştir.



Şekil 6.10 Sert ve sunulan yumuşak anahtarlama dönüştürücülerde karşılaştırmalı verim eğrileri.

### 6.3 Sonuç

Bu çalışmada aktif bastırma hücrelerinin çoğundan daha büyük bir toplam devre verimi ve daha geniş bir yük çalışma aralığı sağlayan, yeni bir rezonanslı pasif bastırma hücresi dizaynı sunulmuştur. Oldukça basit yapılı ve kolay kontrollu olan bu bastırma hücresi, özellikle yüksek güç ve frekanslı endüstriyel uygulamalarda IGBT-PWM DC-DC dönüştürücüler için uygundur.

Sunulan bastırma hücresi ile donatılan IGBT-PWM düşük çıkışlı bir dönüştürücünün etraflı bir analizi yapılmıştır. Sunulan dönüştürücünün önerilen çalışma prensibi ve teorik analizi, 5 kW ve 50 kHz'lik bir IGBT'li prototip ile tam olarak doğrulanmıştır. Uygulama devresinde kullanılan bütün yarı iletken elemanların tam veya yaklaşık ZVS ve/veya ZCS altında iletim

ve kesime girdiği açık bir şekilde görülmüştür. Ayrıca, %80'lik bir çıkış gücü için, sert anahtarlama karşılığı olan dönüştürücüye göre, sunulan yumuşak anahtarlama dönüştürücüde ana anahtar kaybının %88 ve toplam devre kaybının %83 civarında azaldığı ve böylece toplam verimin %91'lik bir değerden %98 civarında bir değere eriştiği görülmüştür.

Wassan, A., Torrey, D.A., (1995), "Soft Switching Active Snubbers for DC/DC Converters", *IEEE Trans. on Power Electron.*, vol.11, no.5, pp.710-722, September.

Narain, A., (1982), "An Overview of Low-Loss Snubber Technology For Transistor Converters", *IEEE Power Electron. Spec. Conf.*, pp.466-477.

Fujisawa, K., Nagata, K., (1985), "A Novel Zero Current Passive Snubber for Soft-Switching Boost-Type Converter", *IEEE Trans. on Power Electron.*, vol.14, no.6, pp.1065-1069, November.

Grigore, V., Lipp, J., (1995), "A Novel Zero-Voltage-Transition PWM Buck Converter", *Mathematics and Computing Conference, IEEE APEC 95*, vol.2, pp.1241-1245.

Hua, G., Lee, F.C., Hong, Y., Lee, F.C.Y., (1994), "Novel Zero-Voltage-Transition PWM Converter", *IEEE Trans. on Power Electron.*, vol.9, no.2, pp.210-219, March.

Hua, G., Hong, Y., Lee, F.C.Y., Lee, F.C.Y., (1990), "Novel Zero-Current-Transition PWM Converter", *IEEE Trans. on Power Electron.*, vol.5, no.6, pp.601-606, November.

Lee, F.C., Lee, H.S., Ahn, H.W., (1995), "An Improved ZVT PWM Boost Converter", *IEEE Trans. on Power Electron.*, vol.10, no.3, pp.313-319.

Hua, G., Lee, F.C.Y., Zhou, X., Dai, H., Cosan, M., Boroyebich, D., (1997), "Improved Zero-Current-Transition Converters for High-Power Applications", *IEEE Trans. on Ind. Appl.*, vol.33, no.5, pp.1220-1232, September/October.

Menegar, P.J.M., Co, M.A., Simonski, D.S.L., Vieira, J.F., (1995), "Improving the Operation of ZVT DC/DC Converters", *Power Electron. Spec. Conf. PESC 95*, pp.293-297.

Smith, K.M., Smolke, K.M., (1995), "Properties and Limits of Zero-Current-Transition Switching PWM Converters", *IEEE Trans. on Power Electron.*, vol.10, no.5, pp.600-607, September.

Jiang, C.J., Lee, H.S., Ahn, H.W., (1995), "A Novel ZVT PWM Boost Converter", *IEEE Trans. on Power Electron.*, vol.10, no.3, pp.313-319.

Lee, F.C., Lee, H.S., Ahn, H.W., (1995), "A Novel ZVT PWM Boost Converter", *IEEE Trans. on Power Electron.*, vol.10, no.3, pp.313-319.

## KAYNAKLAR

- Bodur, H., Sarul, M.H., Bakan, A.F., (1999), "A Passive Lossless Snubber Cell Design for An Ohmic Loaded PWM IGBT Chopper Fed by A Diode Bridge From AC Mains", ELECO'99 Int. Conf. on Elect. and Electron. Eng., Bursa (Turkey), December 1-5, Electron, pp. 440-444.
- Elasser, A., Torrey, D.A., (1996), "Soft Switching Active Snubbers for DC/DC Converters" IEEE Trans. on Power Electron., vol.11, no.5, pp.710-722, September.
- Ferraro, A., (1982), "An Overview Of Low-Loss Snubber Technology For Transistor Converters", IEEE Power Electron. Spec. Conf., pp. 466-477.
- Fujiwara, K., Nomura, H., (1999), "A Novel Lossless Passive Snubber for Soft-Switching Boost-Type Converters", IEEE Trans. on Power Electron., vol.14, no.6, pp.1065-1069, November.
- Grigore, V., Kyyra, J., (1998), "A New Zero-Voltage-Transition PWM Buck Converter", Mediterranean Electrotechnical Conf., MELECON 98, 9 th. vol.2, pp.1241-1245.
- Hua, G., Leu, C.S., Jiang, Y., Lee, F.C.Y., (1994), "Novel Zero-Voltage-Transition PWM Converters", IEEE Trans. on Power Electron., vol.9, no.2, pp.213-219, March.
- Hua, G., Yang, E.X., Jiang, Y., Lee, F.C.Y., (1994), "Novel Zero-Current-Transition PWM Converters", IEEE Trans. on Power Electron., vol.9, no.6, pp.601-606, November.
- Kim, T.W., Kim, H.S., Ahn, H.W., (2000) "An Improwed ZVT PWM Boot Converter", Power Electron. Spec. Coonf. PESC00, 31 st, vol.2, pp. 615-619.
- Mao, H., Lee, F.C.Y., Zhou, X., Dai, H., Cosan, M., Boroyevich, D., (1997) "Improved Zero-Current-Transition Converters for High-Power Applications", IEEE Trans. on Ind. Applcat., vol.33, no.5, pp.1220-1232, September/October.
- Menegaz, P.J.M., Co, M.A., Simonetti, D.S.L., Vieira, J.F.L., (1999), "Improving the Operation of ZVT DC-DC Converters", Power Electron. Spec. Conf., PESC 99, 30 th, vol.1, pp. 293-297.
- Smith, K.M., Smedley, K.M., (1999), "Properties and Synthesis of Passive Lossless Soft Switching PWM Converters", IEEE Trans. on Power Electron., vol.14, no.5, pp.890-899, September.
- Tseng, C.J., Chen, C.L., (1998), "A Passive Snubber Cell for Non-isolated PWM DC/DC Converters", IEEE Trans. on Ind. Electron., vol.45, no.5, pp.593-601, August.
- Tseng, C.J., Chen, C.L., (1998), "Novel ZVT-PWM Converters with Active Snubbers", IEEE Trans. on Power Electron., vol.13, no.5, pp.861-869, September.

**ÖZGEÇMİŞ**

Doğum tarihi 29.03.1976

Doğum yeri İstanbul

Lise 1990-1993 Pertevniyal Lisesi

Lisans 1994-1998 Yıldız Teknik Üniversitesi Elektrik-Elektronik Fak.  
Elektrik Mühendisliği Bölümü

Yüksek Lisans 1998-2001 Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü  
Elektrik Müh. Anabilim Dalı, Elektrik Müh. Prog.

**Çalıştığı kurumlar**

2000-2001 Hazinedaroğlu İnşaat A.Ş.

2001-Devam ediyor YTÜ Fen Bilimleri Enstitüsü Araştırma Görevlisi

